

本 IC 是用于车载的、可在高温环境下工作的、高速、宽工作电压范围的 SPI 串行 E<sup>2</sup>PROM。容量为 256 K 位，构成是 32768 字 × 8 位。可进行页写入、顺序读出。

**注意** 考虑使用在汽车控制系统和医疗设备用途上的客户，请务必与本公司的营业部门商谈。

### ■ 特長

- 工作电压范围
  - 读出时： 2.5 V ~ 5.5 V
  - 写入时： 2.5 V ~ 5.5 V
- 工作频率： 5.0 MHz (最大值)
- 写入时间： 5.0 ms (最大值)
- 支持 SPI 模式 (0, 0) & (1, 1)
- 页写入功能： 64 节 / 页
- 顺序读出功能
- 写入保护功能： 软件、硬件
- 保护领域： 25%, 50%, 100%
- 可通过状态寄存器监视存储器的写入状态
- 通过监视时钟脉冲防止误工作的功能
- 电源电压低时的禁止写入功能
- CMOS 施密特输入 ( $\overline{CS}$ , SCK, SI,  $\overline{WP}$ ,  $\overline{HOLD}$ )
- 重写次数\*1:
  - 10<sup>6</sup> 次 / 字\*2 (Ta = +25°C 时)
  - 3 × 10<sup>5</sup> 次 / 字\*2 (Ta = +125°C 时)
- 数据保存期：
  - 100 年 (Ta = +25°C 时)
  - 50 年 (Ta = +125°C 时)
- 存储器容量： 256 K 位
- 首次出厂数据： FFh, SRWD = 0, BP1 = 0, BP0 = 0
- 老化测试规格： 晶元级老化测试
- 无铅 (Sn 100%)、无卤素\*3

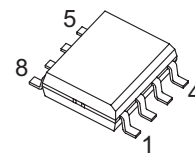
\*1. 详情请参阅 "■ 重写次数"。

\*2. 每个地址 (字 : 8 位)

\*3. 详情请参阅 "■ 产品型号的构成"。

### ■ 封装

- 8-Pin SOP (JEDEC)



(5.0 × 6.0 × t1.75 mm)

**备注** 有关封装与产品的对应详情请参阅 "■ 产品型号的构成" 的 "3. 产品名目录"。

■ 框图

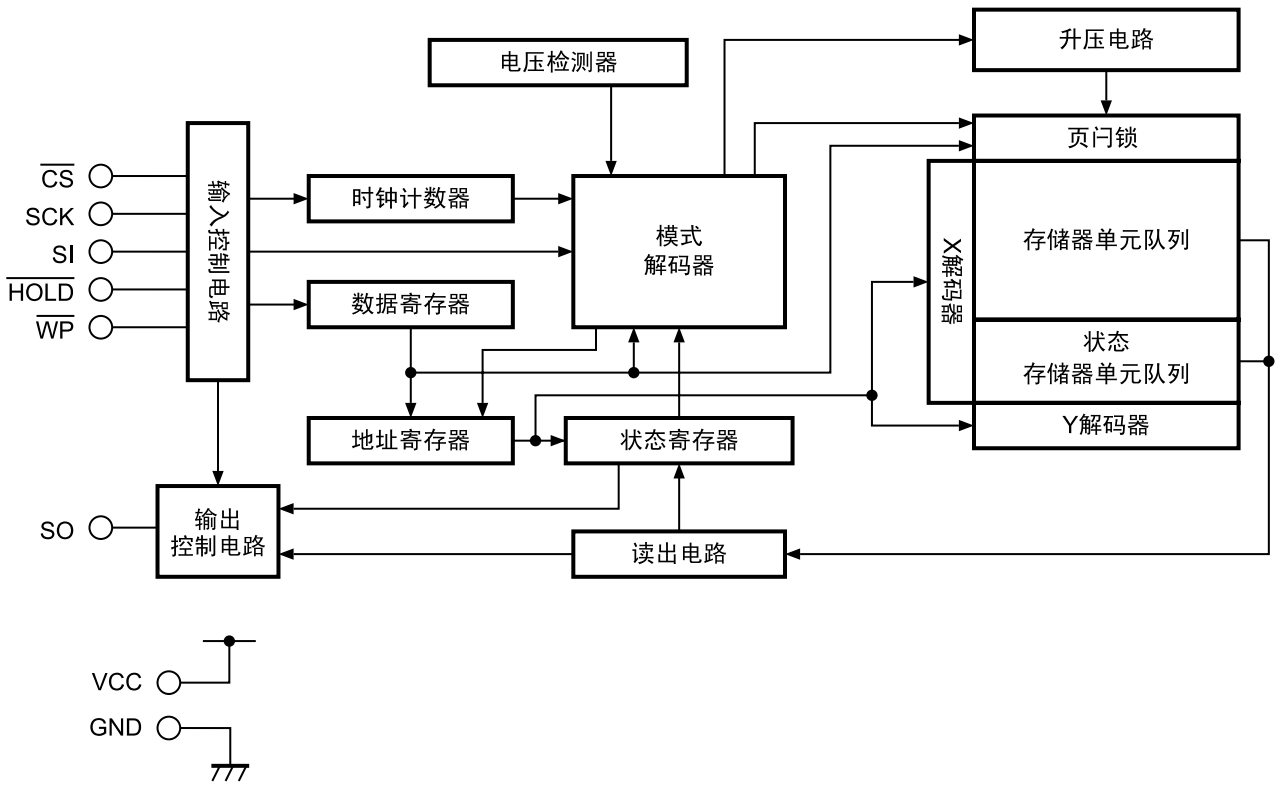
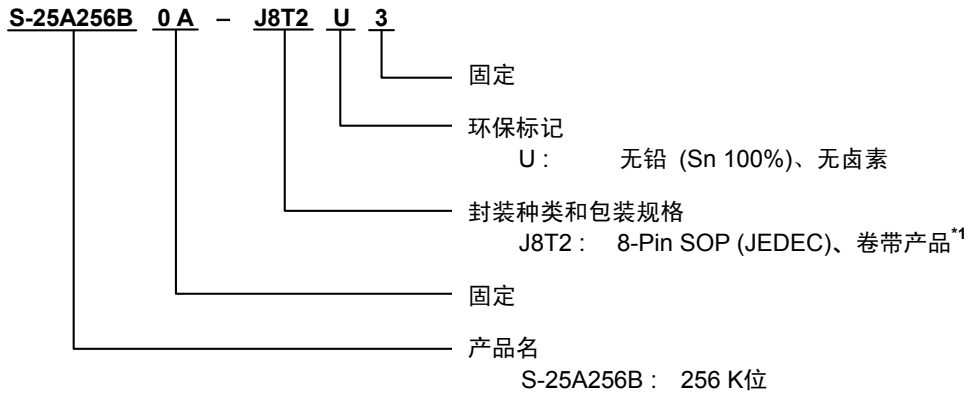


图 1

## ■ 产品型号的构成

### 1. 产品名



\*1. 请参阅卷带图。

备注 本 IC 为晶圆级老化测试规格。

### 2. 封装

表 1 封装图纸号码

封装名	外形尺寸图	卷带图	带卷图
8-Pin SOP (JEDEC)	FJ008-A-P-SD	FJ008-D-C-SD	FJ008-D-R-S1

### 3. 产品名目录

表 2

产品名	容量	封装	带卷数量
S-25A256B0A-J8T2U3	256 K 位	8-Pin SOP (JEDEC)	4000 个 / 带卷

备注 本 IC 为晶圆级老化测试规格。

## ■ 引脚排列图

### 1. 8-Pin SOP (JEDEC)

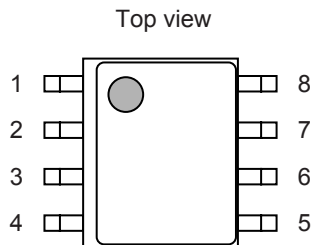


图 2

表 3

引脚号	符号	描述
1	$\overline{CS}^{*1}$	芯片选择输入
2	SO	串行数据输出
3	$\overline{WP}^{*1}$	写入保护输入
4	GND	接地
5	SI <sup>*1</sup>	串行数据输入
6	SCK <sup>*1</sup>	串行时钟输入
7	$\overline{HOLD}^{*1}$	保持输入
8	VCC	电源

\*1. 请妥善处理，以防被输入高阻抗。

■ 绝对最大额定值

表 4

项目	符号	绝对最大额定值	单位
电源电压	V <sub>CC</sub>	-0.3 ~ +6.5	V
输入电压	V <sub>IN</sub>	-0.3 ~ +6.5	V
输出电压	V <sub>OUT</sub>	-0.3 ~ V <sub>CC</sub> + 0.3	V
工作环境温度	T <sub>opr</sub>	-40 ~ +125	°C
保存温度	T <sub>stg</sub>	-65 ~ +150	°C

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值，有可能造成产品劣化等物理性损伤。

■ 推荐工作条件

表 5

项目	符号	条件	Ta = -40°C ~ +125°C		单位
			最小值	最大值	
电源电压	V <sub>CC</sub>	读出	2.5	5.5	V
		写入	2.5	5.5	V
高电位输入电压	V <sub>IH</sub>	V <sub>CC</sub> = 2.5 V ~ 5.5 V	0.7 × V <sub>CC</sub>	V <sub>CC</sub> + 1.0	V
低电位输入电压	V <sub>IL</sub>	V <sub>CC</sub> = 2.5 V ~ 5.5 V	-0.3	0.3 × V <sub>CC</sub>	V

■ 端子容量

表 6

(Ta = +25°C, f = 1.0 MHz, V<sub>CC</sub> = 5.0 V)

项目	符号	条件	最小值	最大值	单位
输入容量	C <sub>IN</sub>	V <sub>IN</sub> = 0 V ( $\overline{CS}$ , SCK, SI, $\overline{WP}$ , HOLD)	—	8	pF
输出容量	C <sub>OUT</sub>	V <sub>OUT</sub> = 0 V (SO)	—	10	pF

■ 重写次数

表 7

项目	符号	工作环境温度	最小值	最大值	单位
重写次数	N <sub>w</sub>	Ta = +25°C	10 <sup>6</sup>	—	次 / 字 <sup>*1</sup>
		Ta = -40°C ~ +85°C	7 × 10 <sup>5</sup>	—	次 / 字 <sup>*1</sup>
		Ta = -40°C ~ +105°C	5 × 10 <sup>5</sup>	—	次 / 字 <sup>*1</sup>
		Ta = -40°C ~ +125°C	3 × 10 <sup>5</sup>	—	次 / 字 <sup>*1</sup>

\*1. 每个地址 (字 : 8 位)

■ 数据保存期

表 8

项目	符号	工作环境温度	最小值	最大值	单位
数据保存期	—	Ta = +25°C	100	—	年
		Ta = -40°C ~ +125°C	50	—	年

■ DC电气的特性

表 9

项目	符号	条件	Ta = -40°C ~ +125°C				单位
			V <sub>CC</sub> = 2.5 V ~ 4.5 V		V <sub>CC</sub> = 4.5 V ~ 5.5 V		
			f <sub>SCK</sub> = 5.0 MHz		f <sub>SCK</sub> = 5.0 MHz		
			最小值	最大值	最小值	最大值	
读出时消耗电流	I <sub>CC1</sub>	SO 端子无负载	—	2.0	—	2.5	mA

表 10

项目	符号	条件	Ta = -40°C ~ +125°C		单位
			V <sub>CC</sub> = 2.5 V ~ 5.5 V		
			f <sub>SCK</sub> = 5.0 MHz		
			最小值	最大值	
写入时消耗电流	I <sub>CC2</sub>	SO 端子无负载	—	4.0	mA

表 11

项目	符号	条件	Ta = -40°C ~ +125°C				单位
			V <sub>CC</sub> = 2.5 V ~ 4.5 V		V <sub>CC</sub> = 4.5 V ~ 5.5 V		
			最小值	最大值	最小值	最大值	
待机时消耗电流	I <sub>SB</sub>	$\overline{CS} = V_{CC}$ , SO = 开, 其它的输入端子为 V <sub>CC</sub> 或 GND	—	8.0	—	10.0	μA
输入泄漏电流	I <sub>LI</sub>	V <sub>IN</sub> = GND ~ V <sub>CC</sub>	—	2.0	—	2.0	μA
输出泄漏电流	I <sub>LO</sub>	V <sub>OUT</sub> = GND ~ V <sub>CC</sub>	—	2.0	—	2.0	μA
低电位输出电压	V <sub>OL1</sub>	I <sub>OL</sub> = 2.0 mA	—	—	—	0.4	V
	V <sub>OL2</sub>	I <sub>OL</sub> = 1.5 mA	—	0.4	—	0.4	V
高电位输出电压	V <sub>OH1</sub>	I <sub>OH</sub> = -2.0 mA	—	—	0.8 × V <sub>CC</sub>	—	V
	V <sub>OH2</sub>	I <sub>OH</sub> = -0.4 mA	0.8 × V <sub>CC</sub>	—	0.8 × V <sub>CC</sub>	—	V

■ AC 电气特性

表 12 测量条件

输入脉冲电压	$0.2 \times V_{CC} \sim 0.8 \times V_{CC}$
输出判定电压	$0.5 \times V_{CC}$
输出负载	100 pF

表 13

项目	符号	Ta = -40°C ~ +125°C		单位
		V <sub>CC</sub> = 2.5 V ~ 5.5 V		
		最小值	最大值	
SCK 时钟频率	f <sub>SCK</sub>	—	5.0	MHz
$\overline{CS}$ 下降时 $\overline{CS}$ 设置时间	t <sub>CSS.CL</sub>	90	—	ns
$\overline{CS}$ 上升时 $\overline{CS}$ 设置时间	t <sub>CSS.CH</sub>	90	—	ns
$\overline{CS}$ 取消选定时间	t <sub>CDS</sub>	90	—	ns
$\overline{CS}$ 下降时 $\overline{CS}$ 保持时间	t <sub>C<sub>SH</sub>.CL</sub>	90	—	ns
$\overline{CS}$ 上升时 $\overline{CS}$ 保持时间	t <sub>C<sub>SH</sub>.CH</sub>	90	—	ns
SCK 时钟 "H" 时间 <sup>*1</sup>	t <sub>HIGH</sub>	90	—	ns
SCK 时钟 "L" 时间 <sup>*1</sup>	t <sub>LOW</sub>	90	—	ns
SCK 时钟上升时间 <sup>*2</sup>	t <sub>RSK</sub>	—	1	μs
SCK 时钟下降时间 <sup>*2</sup>	t <sub>FSK</sub>	—	1	μs
SI 数据输入设置时间	t <sub>DS</sub>	20	—	ns
SI 数据输入保持时间	t <sub>DH</sub>	30	—	ns
$\overline{HOLD}$ 上升时 SCK "L" 保持时间	t <sub>SKH.HH</sub>	70	—	ns
$\overline{HOLD}$ 下降时 SCK "L" 保持时间	t <sub>SKH.HL</sub>	40	—	ns
$\overline{HOLD}$ 下降时 SCK "L" 设置时间	t <sub>SKS.HL</sub>	0	—	ns
$\overline{HOLD}$ 上升时 SCK "L" 设置时间	t <sub>SKS.HH</sub>	0	—	ns
SO 输出无效时间 <sup>*2</sup>	t <sub>OZ</sub>	—	100	ns
SO 输出延迟时间	t <sub>OD</sub>	—	70	ns
SO 输出保持时间	t <sub>OH</sub>	0	—	ns
SO 输出上升时间 <sup>*2</sup>	t <sub>RO</sub>	—	40	ns
SO 输出下降时间 <sup>*2</sup>	t <sub>FO</sub>	—	40	ns
$\overline{HOLD}$ 下降时 SO 输出无效时间 <sup>*2</sup>	t <sub>OZ.HL</sub>	—	100	ns
$\overline{HOLD}$ 上升时 SO 输出延迟时间 <sup>*2</sup>	t <sub>OD.HH</sub>	—	50	ns
$\overline{WP}$ 设置时间	t <sub>WS1</sub>	0	—	ns
$\overline{WP}$ 保持时间	t <sub>WH1</sub>	0	—	ns
$\overline{WP}$ 解除设置时间	t <sub>WS2</sub>	0	—	ns
$\overline{WP}$ 解除保持时间	t <sub>WH2</sub>	30	—	ns

\*1. SCK 时钟 (频率 f<sub>SCK</sub>) 的时钟周期为 1 / f<sub>SCK</sub> μs。这个时钟周期是由几个 AC 特性的组合而决定的。因此, 即使将 SCK 时钟周期时间设置为最小的情况下, 也不能使时钟周期 (1 / f<sub>SCK</sub>) = t<sub>LOW</sub> (最小值) + t<sub>HIGH</sub> (最小值), 务请注意。

\*2. 此参数并不是全数测量的数值, 仅为样本数值。

表 14

项目	符号	Ta = -40°C ~ +125°C		单位
		V <sub>CC</sub> = 2.5 V ~ 5.5 V		
		最小值	最大值	
写入时间	t <sub>PR</sub>	—	5.0	ms

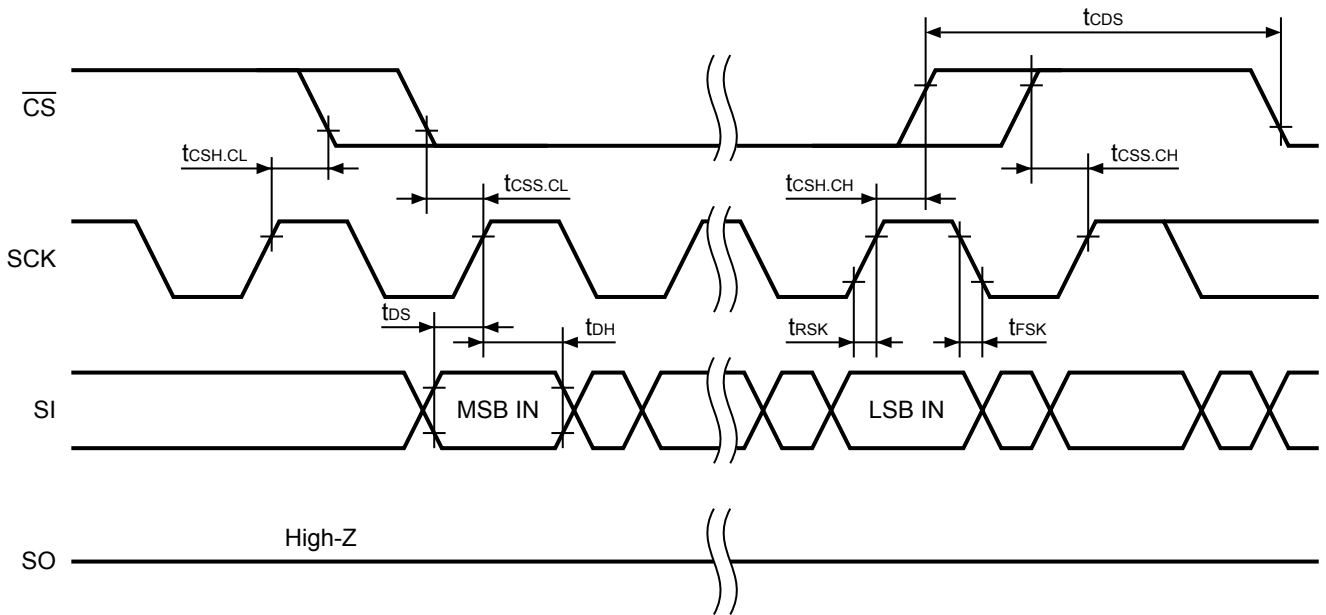


图 3 串行输入定时

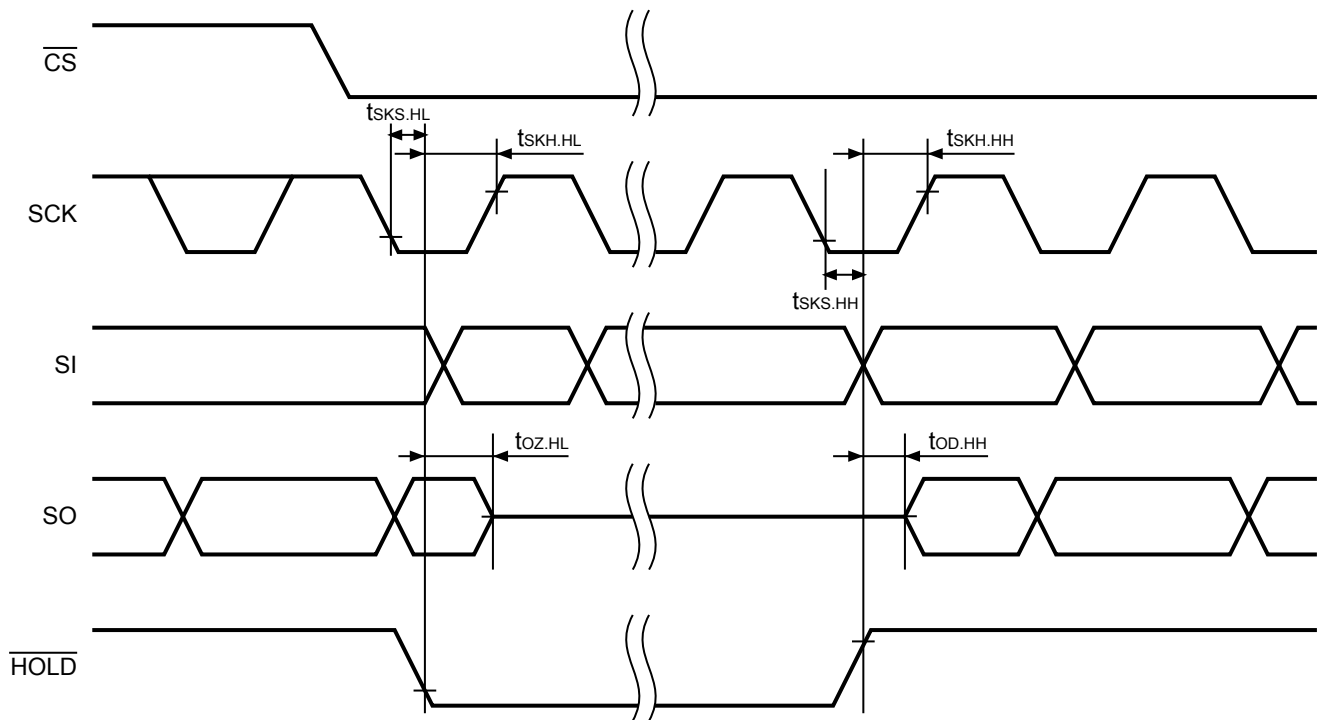


图 4 保持定时

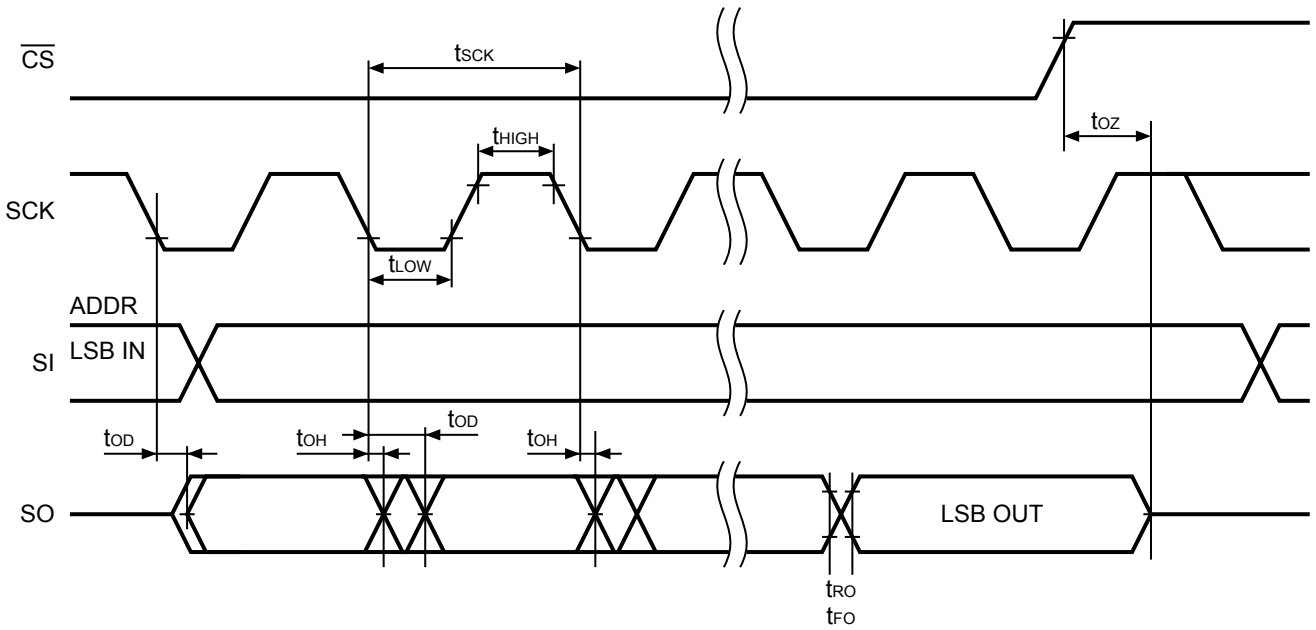


图 5 串行输出定时

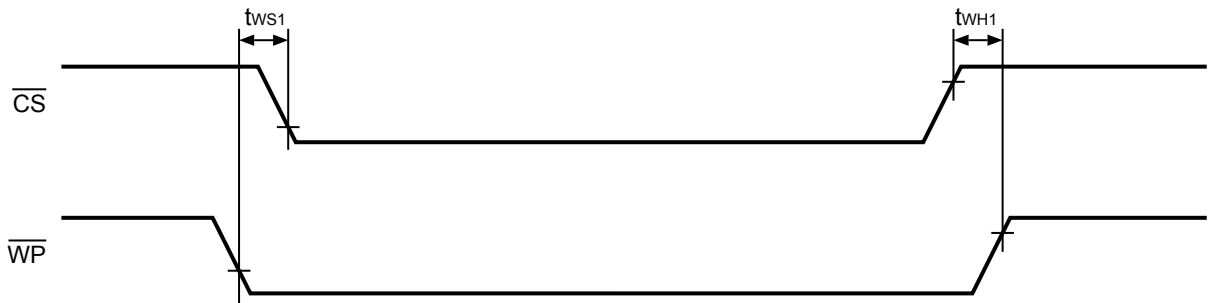


图 6 保护写入有效定时

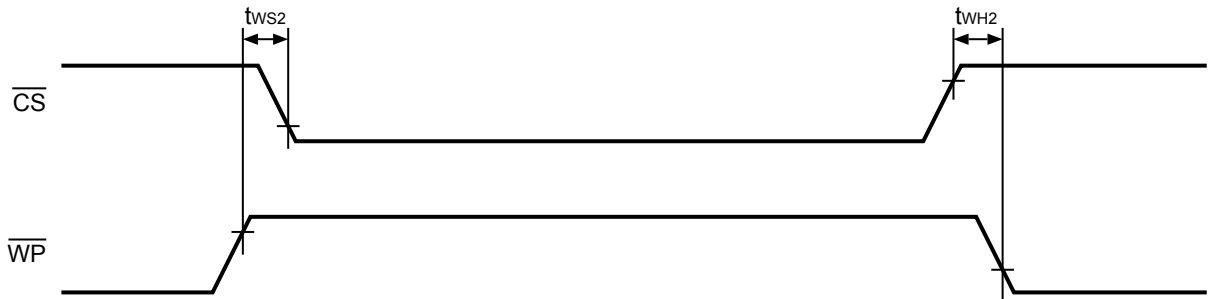


图 7 保护写入无效定时

## ■ 各端子的功能说明

### 1. $\overline{\text{CS}}$ (芯片选择输入) 端子

$\overline{\text{CS}}$  端子是为了将芯片设定为选择状态的输入端子。当输入为 "H" 电位时, 本 IC 处于非选择状态, 输出变为高阻抗。只要内部不处于写入状态, 本 IC 均处于待机状态。  
若芯片选择设为 "L" 电位, 本 IC 会转变为动态。电源启动后要降低芯片选择时, 需要输入某些指令码。

### 2. SI (串行数据输入) 端子

SI 端子是串行数据的输入端子。用来存取指令码、地址和写入数据。在串行时钟的上升时将数据门锁。

### 3. SO (串行数据输出) 端子

SO 端子是串行数据的输出端子。数据输出因串行时钟的下降而变。

### 4. SCK (串行时钟输入) 端子

SCK 端子是为了设定串行数据定时的时钟输入端子。指令码、地址及写入数据的输入在时钟上升时进行。数据输出在时钟下降时进行。

### 5. $\overline{\text{WP}}$ (写入保护输入) 端子

写入保护的目的在于保护针对写入指令的保护区域大小 (状态寄存器的 BP1, BP0)。 $\overline{\text{WP}}$  端子应固定为 "H" 或 "L", 以便防止处于浮动状态。  
有关详情请参阅 "■ 保护工作"。

### 6. $\overline{\text{HOLD}}$ (保持输入) 端子

不将本 IC 设为非选择状态而想中断串行通信时, 可使用保持端子。

在保持状态下, 串行输出变为高阻抗状态, 串行输入以及串行时钟变为 "Don't care"。在保持工作过程中, 必须将  $\overline{\text{CS}}$  (芯片选择输入) 端子设为 "L" 电位, 将本 IC 设为动态。  
有关详情请参阅 "■ 保持工作"。

## ■ 首次出厂数据

所有地址的首次出厂数据为 "FFh"。  
状态寄存器的不挥发性存储器首次出厂数据如下所示。

- SRWD = 0
- BP1 = 0
- BP0 = 0

## ■ 指令组

本 IC 的指令一览如表 15 所示。当芯片选择 ( $\overline{CS}$ ) 从 "H" 变为 "L" 时可执行指令输入，指令的输入以 MSB 开始。如下表所示，指令码均为 1 字节的构成。

如果接收到无效的指令码，本 IC 会转变为非选择状态。

表 15 指令组

指令	内容	指令码			地址		数据
		SCK 输入时钟 1 ~ 8	SCK 输入时钟 9 ~ 16	SCK 输入时钟 17 ~ 24	SCK 输入时钟 25 ~ 32	SCK 输入时钟 25 ~ 32	
WREN	允许写入	0000 0110	—	—	—	—	
WRDI	禁止写入	0000 0100	—	—	—	—	
RDSR	状态寄存器读出	0000 0101	b7 ~ b0 输出 <sup>*1</sup>	—	—	—	
WRSR	状态寄存器写入	0000 0001	b7 ~ b0 输入	—	—	—	
READ	存储器数据读出	0000 0011	A15 ~ A8 <sup>*2</sup>	A7 ~ A0	—	D7 ~ D0 输出 <sup>*3</sup>	
WRITE	存储器数据写入	0000 0010	A15 ~ A8 <sup>*2</sup>	A7 ~ A0	—	D7 ~ D0 输入	

\*1. 可连续读出数据。

\*2. 上位地址 A15 = Don't care。

\*3. 输出所指定的地址的数据后，接着输出下一个地址的数据。

## ■ 工作说明

### 1. 状态寄存器

状态寄存器的构成如下所示。状态寄存器可通过专用的指令来读出、写入。

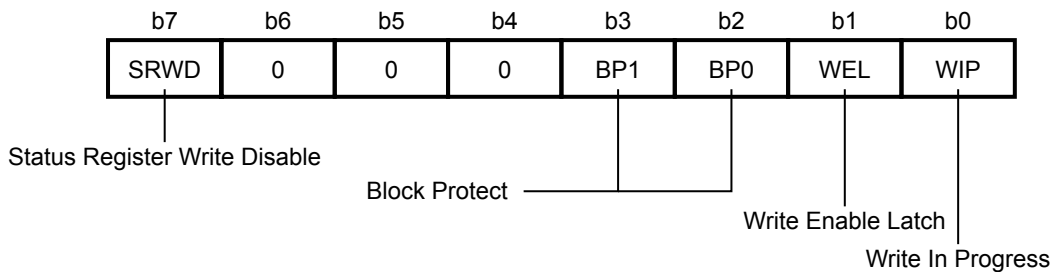


图 8 状态寄存器构成图

状态寄存器的状态以及控制位如下所示。

#### 1.1 SRWD (b7) : Status Register Write Disable

SRWD 位与写入保护 ( $\overline{WP}$ ) 信号相连动。通过 SRWD 位与写入保护 ( $\overline{WP}$ ) 信号 (SRWD = "1",  $\overline{WP}$  = "L") 的组合，本 IC 变为硬件保护状态。此时，状态寄存器内的不挥发性存储器所构成的位 (SRWD, BP1, BP0) 变为只读状态，不能执行 WRSR 指令。

### 1.2 BP1, BP0 (b3, b2) : Block Protect

BP1, BP0 位是由不挥发性存储器构成的。用来定义 WRITE 指令的软件保护的领域大小。这些位可通过 WRSR 指令重写。通过将 BP1, BP0 位的其中一位或两位设置为 "1" 时的 WRITE 指令，保护相关的存储器领域。BP1, BP0 位在非硬件保护模式下可以进行重写。

有关 Block Protect 的详情，请参阅 "■ 保护工作"。

### 1.3 WEL (b1) : Write Enable Latch

WEL 位用来表示内部的 Write Enable Latch 的状态。WEL 位只有通过 WREN 指令才能进行设置。WEL 位为 "1" 时表示处于内部的 Write Enable Latch 被设置的状态。为 "0" 时表示处于内部的 Write Enable Latch 被复位的状态，本 IC 不能接受 WRITE 或 WRSR 的指令。只有在下述操作后方可进行复位。

- 电源电压低时
- 电源投入时
- 执行 WRDI 后
- 执行 WRSR 指令时的写入工作结束后
- 执行 WRITE 指令时的写入工作结束后

### 1.4 WIP (b0) : Write In Progress

WIP 位用来表示在只读状态下，执行 WRITE 指令或 WRSR 指令时内部存储器是否处于写入工作中。处于写入工作中时为 "1"，处于除此以外的状态时为 "0"。使用示例如图 9 所示。

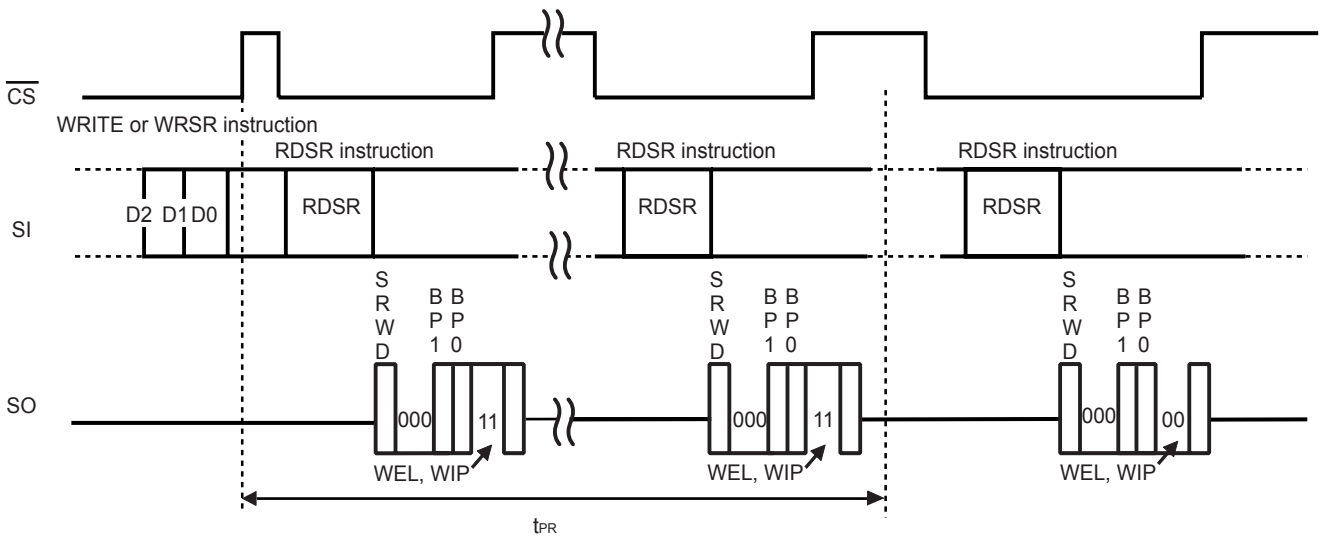


图 9 写入工作中的 WEL, WIP 位的使用示例

## 2. 允许写入 (WREN)

在进行数据的写入工作 (WRITE 和 WRSR) 之前，需要设置好 Write Enable Latch (WEL) 位。本指令是设置 WEL 位的方法。其工作如下所示。

通过芯片选择 ( $\overline{CS}$ ) 选择本 IC 后，通过串行数据输入 (SI) 输入指令码。在串行时钟 (SCK) 的第 8 个时钟上，通过  $\overline{CS}$  将本 IC 设定为非选择状态来设置 WEL 位。

芯片选择 ( $\overline{CS}$ ) 处于 "L" 的期间内，输入与规定数 (n = 8 时钟) 不同的时钟时，WREN 指令会被取消。

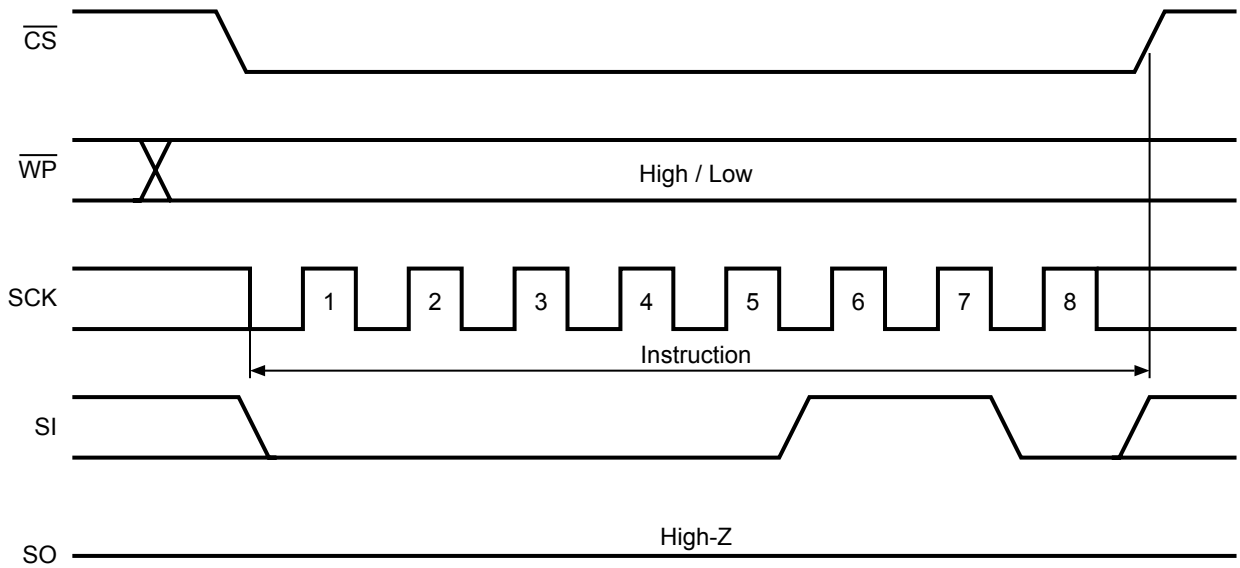


图 10 WREN 工作

### 3. 禁止写入 (WRDI)

WRDI 指令是一种将 Write Enable Latch (WEL) 位复位的方法。通过芯片选择 ( $\overline{CS}$ ) 选择本 IC 后，通过串行数据输入 (SI) 输入指令码。

在串行时钟 (SCK) 的第 8 个时钟上，通过芯片选择 ( $\overline{CS}$ ) 将本 IC 设定为非选择状态，这样来使 WEL 位复位。

在芯片选择 ( $\overline{CS}$ ) 处于 "L" 的期间内，输入与规定数 (n = 8 时钟) 不同的时钟时，WRDI 指令会被取消。

执行如下所示的工作后，WEL 位会被复位。

- 电源电压低时
- 电源投入时
- 执行 WRDI 后
- 执行 WRSR 指令时的写入工作结束后
- 执行 WRITE 指令时的写入工作结束后

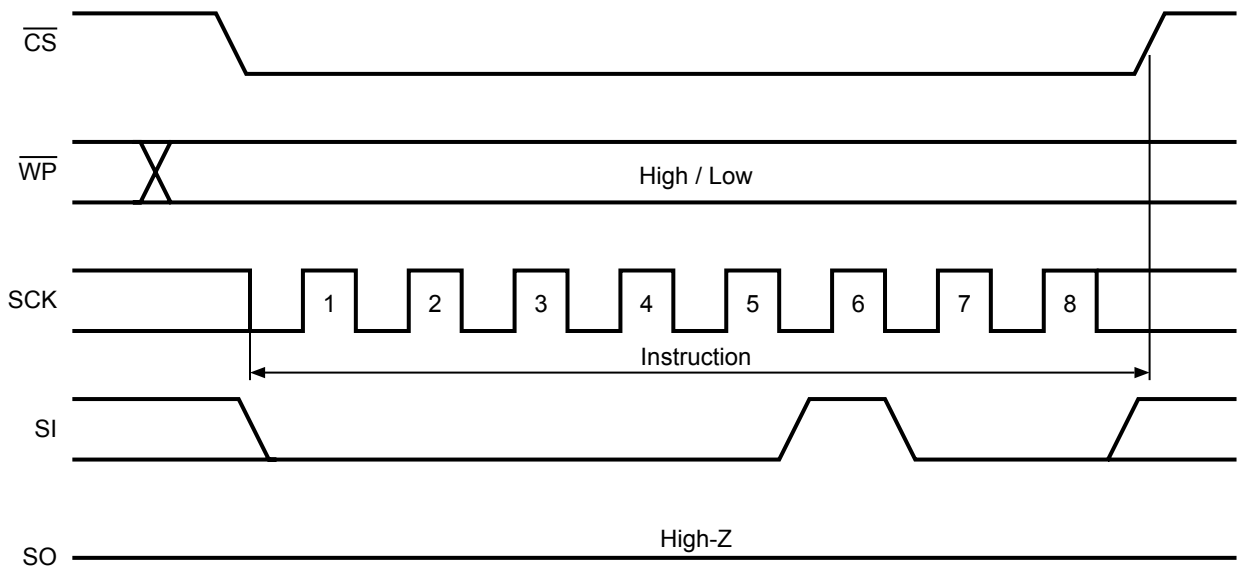


图 11 WRDI 動作

#### 4. 状态寄存器读出 (RDSR)

RDSR 指令可读出状态寄存器的数据。在写入工作的进行过程中，可通过检查 WIP 位来确认写入工作的进行状态。

首先将芯片选择 ( $\overline{CS}$ ) 设为 "L"。之后，通过串行数据输入 (SI) 输入指令码后，串行数据输出 (SO) 就会输出状态寄存器的当前的位的状态。

状态寄存器可连续读出。将芯片选择 ( $\overline{CS}$ ) 设为 "H"，可以结束使读出周期。

在任何时候，状态寄存器均能读出。即使是在写入周期中，状态寄存器的位依然有效，可通过 RDSR 读出。

但是，在当前的写入周期中，不挥发性位 SRWD, BP1, BP0 会固定为一定值。在写入周期结束后，可通过执行 RDSR 指令来获得这些被更新的值。另一方面，只读位 WEL, WIP 的值，在写入周期进行中会被更新。

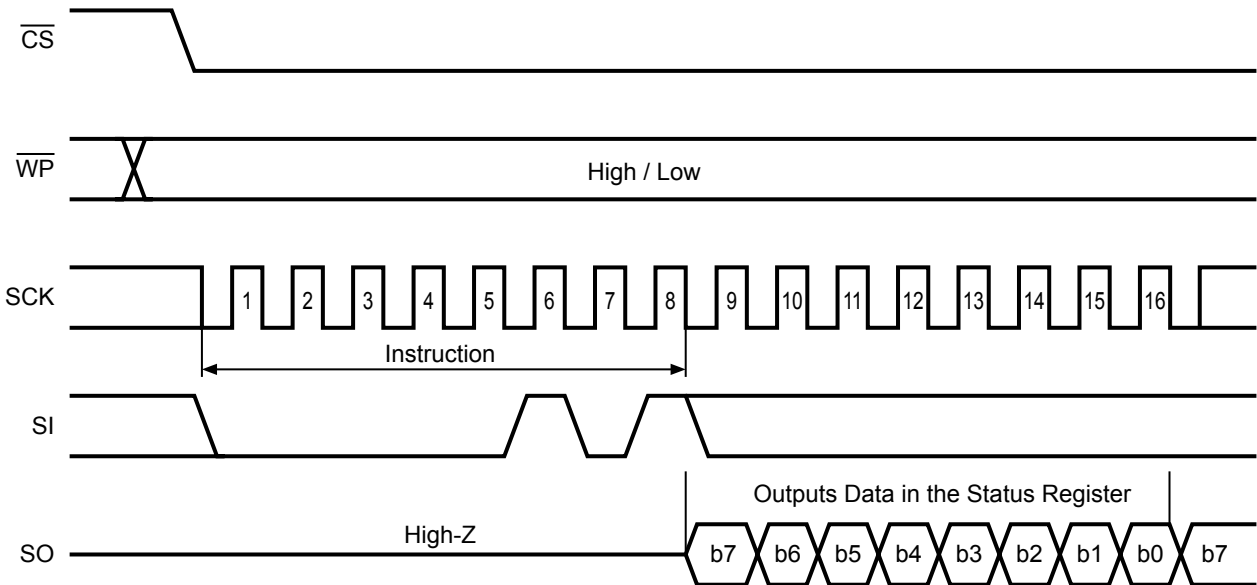


图 12 RDSR 工作

#### 5. 状态寄存器写入 (WRSR)

WRSR 指令可重写状态寄存器的值 (SRWD, BP1, BP0)。但状态寄存器的 b6, b5, b4, b1, b0 不能进行重写。读出状态寄存器的值时，b6, b5, b4 的值始终为 "0"。

在执行 WRSR 指令之前，请通过 WREN 指令事先将 WEL 位设置好。WRSR 的工作如下所示。

首先，将芯片选择 ( $\overline{CS}$ ) 设为 "L"。之后，通过串行数据输入 (SI) 输入指令码和数据。数据输入后或在下一个串行时钟上升输入前将芯片选择 ( $\overline{CS}$ ) 设为 "H"，就可以开始 WRSR 写入工作 ( $t_{PR}$ )。在 WRSR 写入工作中，可通过读出 WIP 位的值来确认工作的状态。处于写入工作中时 WIP 位的值为 "1"，处于除此之外的状态时为 "0"。在写入工作结束时，WEL 位会被复位。

BP1, BP0 的值是用来规定作为只读存储器使用的领域大小，通过 WRSR 指令可更改 BP1, BP0 的值。另外，根据写入保护 ( $\overline{WP}$ ) 的状态，可将 SRWD 位设置或复位。通过 SRWD 位与写入保护 ( $\overline{WP}$ ) 的组合，可将本 IC 设为硬件保护模式 (HPM)。此时，不能执行 WRSR 指令 (请参阅 "■ 保护工作")。

在 WRSR 指令执行过程中，SRWD 与 BP1, BP0 的内容会保持执行 WRSR 指令前的值。在执行 WRSR 指令结束时更改为最新的值。

在芯片选择 ( $\overline{CS}$ ) 设为 "L" 的期间中，输入与规定数 ( $n = 16$  时钟) 不同的时钟时，WRSR 指令会被取消。

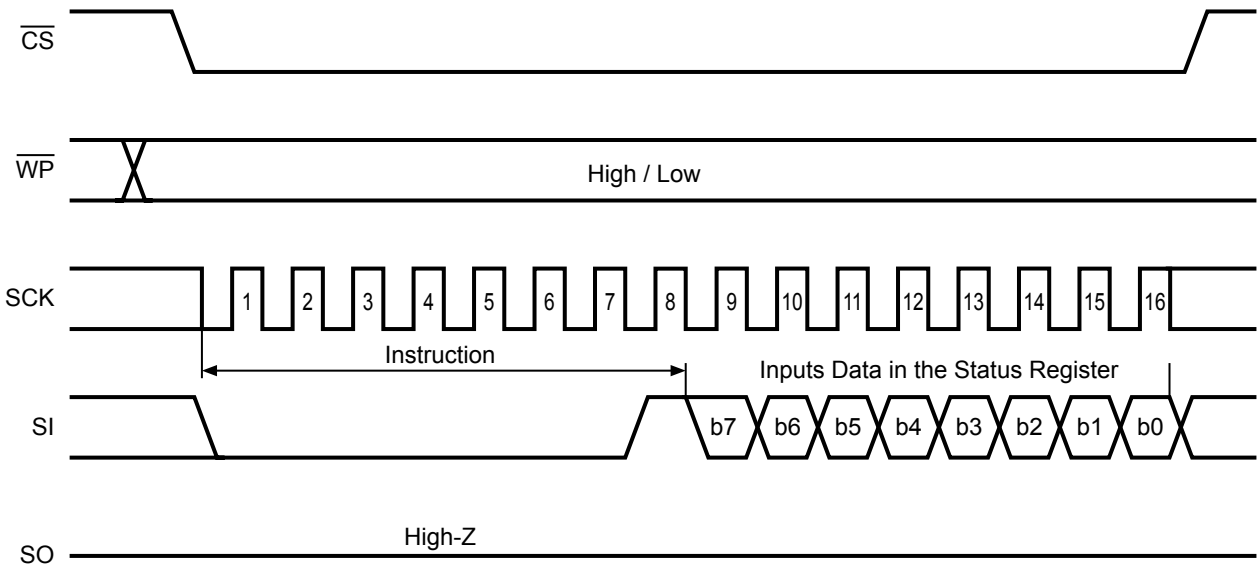


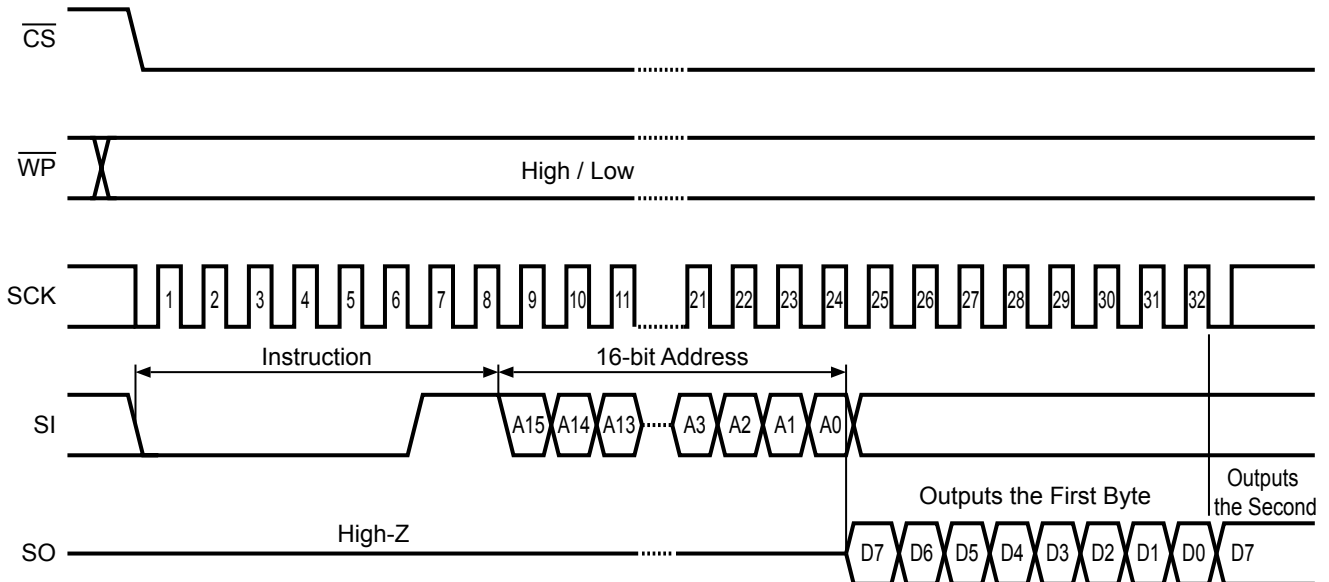
图 13 WRSR 動作

## 6. 存储器数据读出 (READ)

READ 工作如下所示。向芯片选择 ( $\overline{CS}$ ) 输入 "L" 后，通过串行数据输入 (SI) 输入指令码和地址。所输入的地址会载入到内部地址计数器中，接着，通过串行数据输出 (SO) 输出地址的数据。

若在维持芯片选择 ( $\overline{CS}$ ) 为 "L" 的状态下输入串行时钟输入 (SCK)，地址会自动增量，按顺序输出下一个地址数据。最后地址被增量后会转回到起始地址。

为了结束读出周期，需将芯片选择 ( $\overline{CS}$ ) 设为 "H"。在周期中的任何时候芯片选择均可上升。如果不能接受 READ 指令码或不能执行指令时，表明正处于写入工作中。



备注 上位地址 A15 = Don't care。

图 14 READ 工作

## 7. 存储器数据写入 (WRITE)

图 15 为输入 1 字节数据时的时序图。向芯片选择 ( $\overline{CS}$ ) 输入 "L" 后, 通过串行数据输入 (SI) 输入指令码、地址、数据。输入数据后或在下一个串行时钟上升输入前将芯片选择 ( $\overline{CS}$ ) 设为 "H", 就可以开始 WRITE 工作 ( $t_{PR}$ ), 在写入工作结束后, WIP 位、WEL 位复位为 "0"。

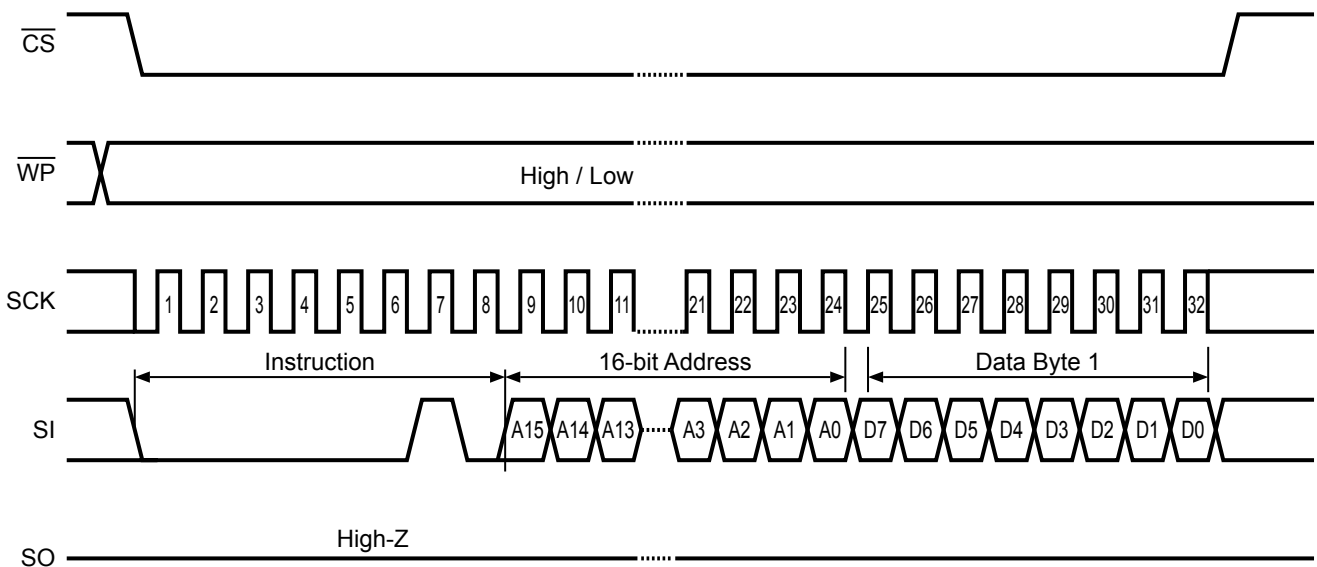
另外, 本 IC 可进行 64 字节的页写入。基本的数据传送手段与字节写入时相同, 在连续接收到页大小的 8 位写入数据后, 开始进行页写入。如图 16 所示的 WRITE 工作 (页) 那样, 向芯片选择 ( $\overline{CS}$ ) 输入 "L" 后, 通过串行数据输入 (SI) 输入指令码、地址和数据。接着, 继续使芯片选择 ( $\overline{CS}$ ) 保持为 "L", 输入下一个数据。之后, 反复连续输入 8 位数据的工作。最后, 通过将芯片选择 ( $\overline{CS}$ ) 设为 "H", 开始 WRITE 工作 ( $t_{PR}$ )。

在每次接收到 8 位的写入数据时地址的下位 6 位会自动地增量。因此, 即使写入数据超过了 64 字节时, 地址的上位位也不会发生变化, 地址的下位 6 位会转回到起始位, 与先输入的写入数据一起重叠写入。

以下表示不能接受 WRITE 指令或不能执行指令时的状态。

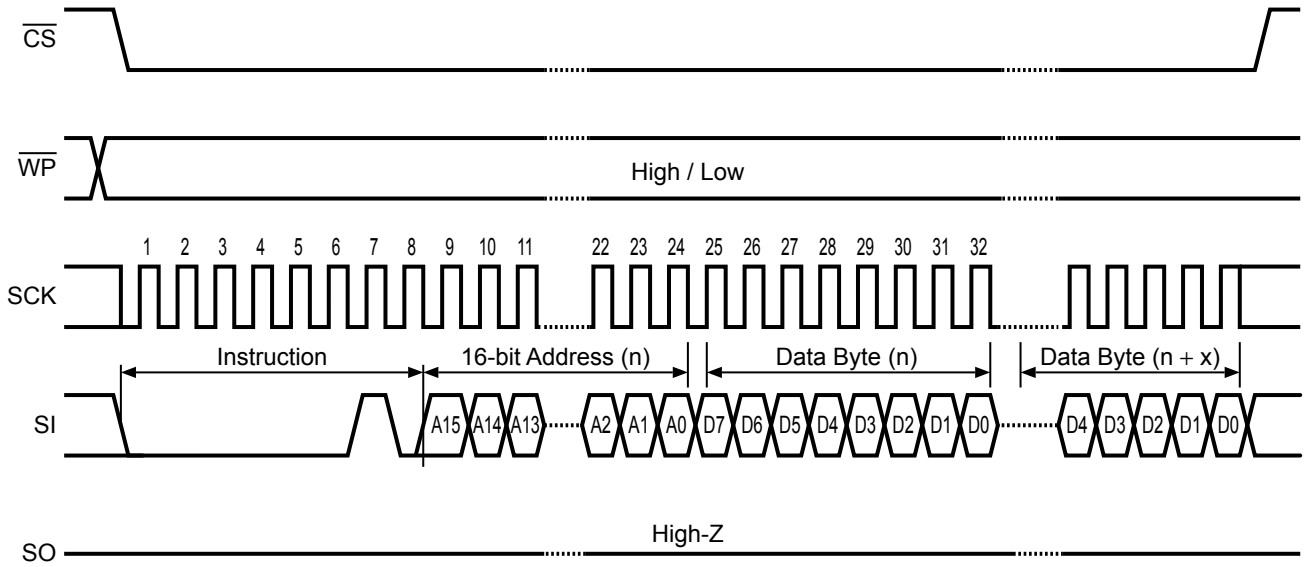
- WEL 位没有设置为 "1" 时 (在执行 WRITE 指令前, 没有事先设置好)
- 写入工作中
- 写入地址为 BP1, BP0 的保护领域

在芯片选择 ( $\overline{CS}$ ) 为 "L" 的期间中, 输入与规定数 ( $n = 24 + m \times 8$  时钟) 不同的时钟时, WRITE 指令会被取消。



备注 上位地址 A15 = Don't care。

图 15 WRITE 工作 (1 字节)



备注 上位地址 A15 = Don't care。

图 16 WRITE 工作 (页)

## ■ 保护工作

禁止写入模块的设定如表 16 所示。另外，有关本 IC 的保护工作如表 17 所示。状态寄存器的 Status Register Write Disable (SRWD) 位复位为 "0" (出厂时为复位状态) 时，可以更改状态寄存器的值。

SRWD 位设置为 "1" 时，有如下所示的二种状态。

- 保护写入 ( $\overline{WP}$ ) 为 "H" 时，可以进行状态寄存器的写入工作。
- 保护写入 ( $\overline{WP}$ ) 为 "L" 时，不能进行状态寄存器的写入工作。因此，不能更改通过状态寄存器的保护位 (BP1, BP0) 设定的禁止写入领域。

硬件保护 (HPM) 可通过如下工作来进行设定。

- 设置好 SRWD 位后，将保护写入 ( $\overline{WP}$ ) 设为 "L" 时
- 保护写入 ( $\overline{WP}$ ) 设为 "L" 后，设置完毕 SRWD 位时

"图 6 保护写入有效定时" 和 "图 7 保护写入无效定时" 表示状态寄存器写入周期的定时。

通过向保护写入 ( $\overline{WP}$ ) 输入 "H"，就可以解除硬件保护 (HPM)。

在保护写入 ( $\overline{WP}$ ) 为 "H" 状态的情况下，硬件保护 (HPM) 不能起作用，仅备有通过状态寄存器的保护位 (BP1, BP0) 进行设定的软件保护 (SPM) 功能。

表 16 禁止写入模块的设定

状态寄存器		禁止写入领域	禁止写入模块地址
BP1	BP0		
0	0	0%	无
0	1	25%	6000h ~ 7FFFh
1	0	50%	4000h ~ 7FFFh
1	1	100%	0000h ~ 7FFFh

表 17 保护工作

模式	WP 端子	SRWD 位	WEL 位	禁止写入模块	通常模块	状态寄存器
软件保护 (SPM)	1	X	0	不可写入	不可写入	不可写入
	1	X	1	不可写入	可写入	可写入
	X	0	0	不可写入	不可写入	不可写入
	X	0	1	不可写入	可写入	可写入
硬件保护 (HPM)	0	1	0	不可写入	不可写入	不可写入
	0	1	1	不可写入	可写入	不可写入

备注 X = Don't care

## ■ 保持工作

不将本 IC 设为非选择状态而想中断串行通信时，可使用保持状态。

在保持状态下，串行数据输出变为高阻抗，串行数据输入以及串行时钟变为 "Don't care"。处于保持状态时，需要将芯片选择 ( $\overline{CS}$ ) 设为 "L" 电位，将本 IC 设为选择状态。

通常，处于保持状态的期间内，本 IC 保持为选择状态，在此期间内，可将本 IC 设为非选择状态来结束进行中的工作。

保持工作如图 17 所示。

在串行时钟 (SCK) 为 "L" 时，有如下所示的二种状态。

- 将保持 ( $\overline{HOLD}$ ) 设为 "L" 后，在切换保持 ( $\overline{HOLD}$ ) 的同时，开始处于保持状态。
- 将保持 ( $\overline{HOLD}$ ) 设为 "H" 后，在切换保持 ( $\overline{HOLD}$ ) 的同时，结束处于保持状态。

在串行时钟 (SCK) 为 "H" 时，有如下所示的二种状态。

- 将保持 ( $\overline{HOLD}$ ) 设为 "L" 时，在切换保持 ( $\overline{HOLD}$ ) 后串行时钟 (SCK) 变为 "L" 时，开始处于保持状态。
- 将保持 ( $\overline{HOLD}$ ) 设为 "H" 后，在切换保持 ( $\overline{HOLD}$ ) 后串行时钟 (SCK) 变为 "L" 时，结束处于保持状态。

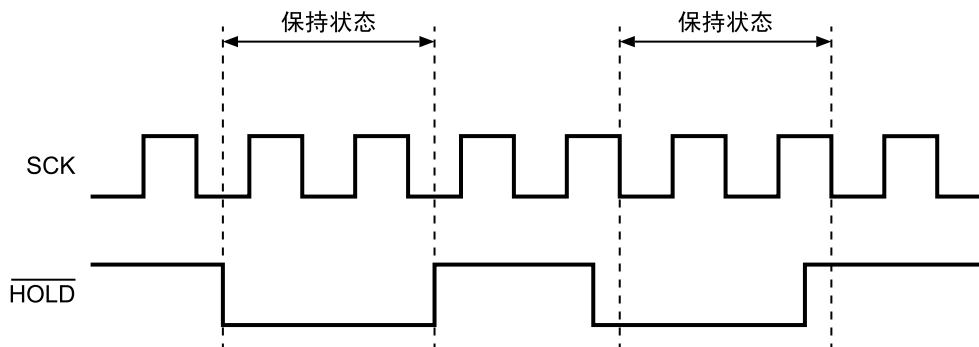


图 17 保持工作

## ■ 电源电压低时禁止写入功能

本 IC 内置了低电源电压的检测电路，在电源电压低下时及电源投入时取消写入工作 (WRITE, WRSR)，并同时自动地转为禁止写入状态 (WRDI)，且 WEL 位被复位。检测电压和解除电压为 1.20 V (典型值) (参阅图 18)。

因此，若在电源电压降低并再次上升到可以写入的电压之后进行写入工作，务必要在进行写入工作 (WRITE, WRSR) 之前，设置好 Write Enable Latch (WEL) 位。

另外，若在写入工作中电源电压降低，则无法保证正在写入的地址的数据。

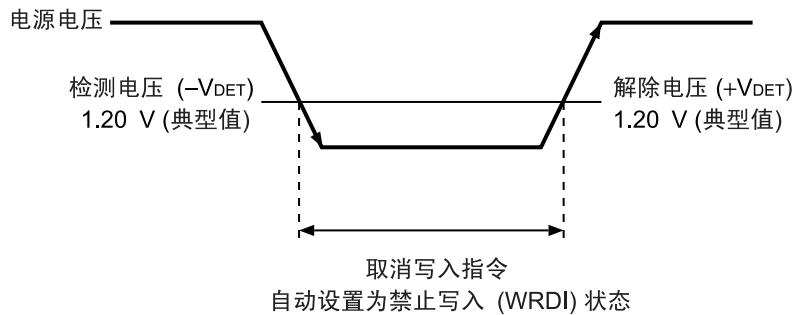


图 18 低电源电压时的工作

## ■ 有关输入、输出端子

### 1. 有关输入端子的连接

本 IC 的输入端子全部为 CMOS 构造，所以工作时请设计为不能输入高阻抗。特别是电源 ON / OFF 时和工作待机时，请设置  $\overline{CS}$  输入端子为非选择状态 "H"。数据的误写入在  $\overline{CS}$  端子为非选择状态 "H" 时不会发生。 $\overline{CS}$  端子请通过连接电阻 (10 k $\Omega$  ~ 100 k $\Omega$  的上拉电阻) 与  $V_{CC}$  相连接。

如果  $\overline{CS}$  端子和 SCK 端子同时从 "L" 状态转变为 "H" 状态，则有可能从 SI 端子输入数据。

为了更确实地防止误工作，推荐把 SCK 端子下拉至 GND。另外推荐把 SI,  $\overline{WP}$ ,  $\overline{HOLD}$  端子分别上拉至  $V_{CC}$ ，或分别下拉至 GND。 $\overline{WP}$ ,  $\overline{HOLD}$  端子在不被使用的情况下也可直接与  $V_{CC}$  相连接。

### 2. 输入、输出端子等效电路

本 IC 输入端子的等效电路如图 19、图 20 所示。因为在各个输入端子中没有内置上拉及下拉元件，故要防止成为浮动状态，在设计时请充分的注意。

图 21 表示输出端子的等效电路。输出端子为高电位 / 低电位 / 高阻抗的三状态输出。

#### 2.1 输入端子

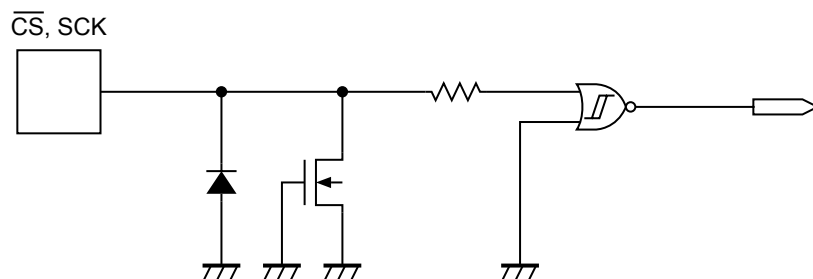


图 19  $\overline{CS}$ , SCK 端子

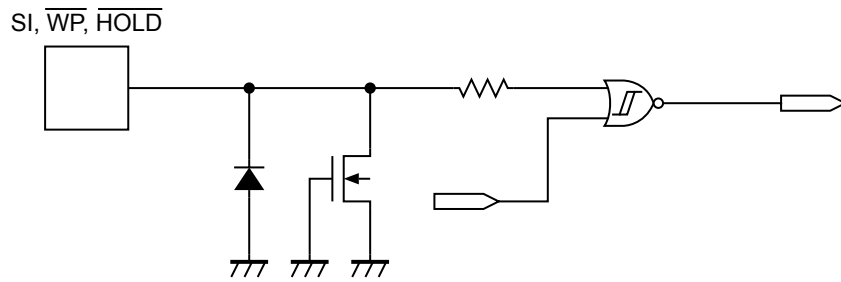


图 20 SI,  $\overline{WP}$ ,  $\overline{HOLD}$  端子

## 2.2 输出端子

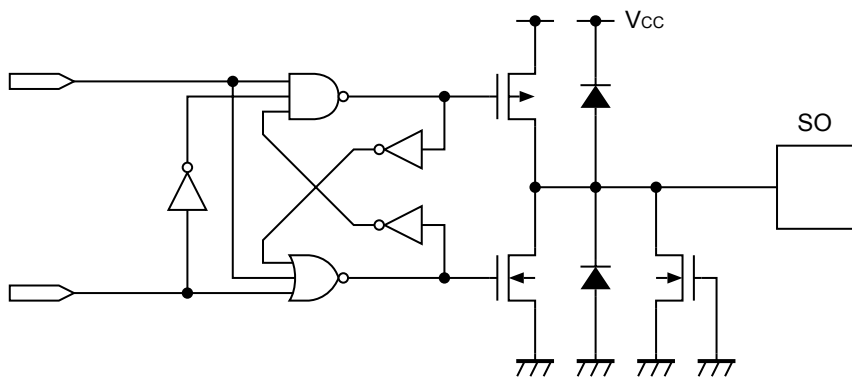
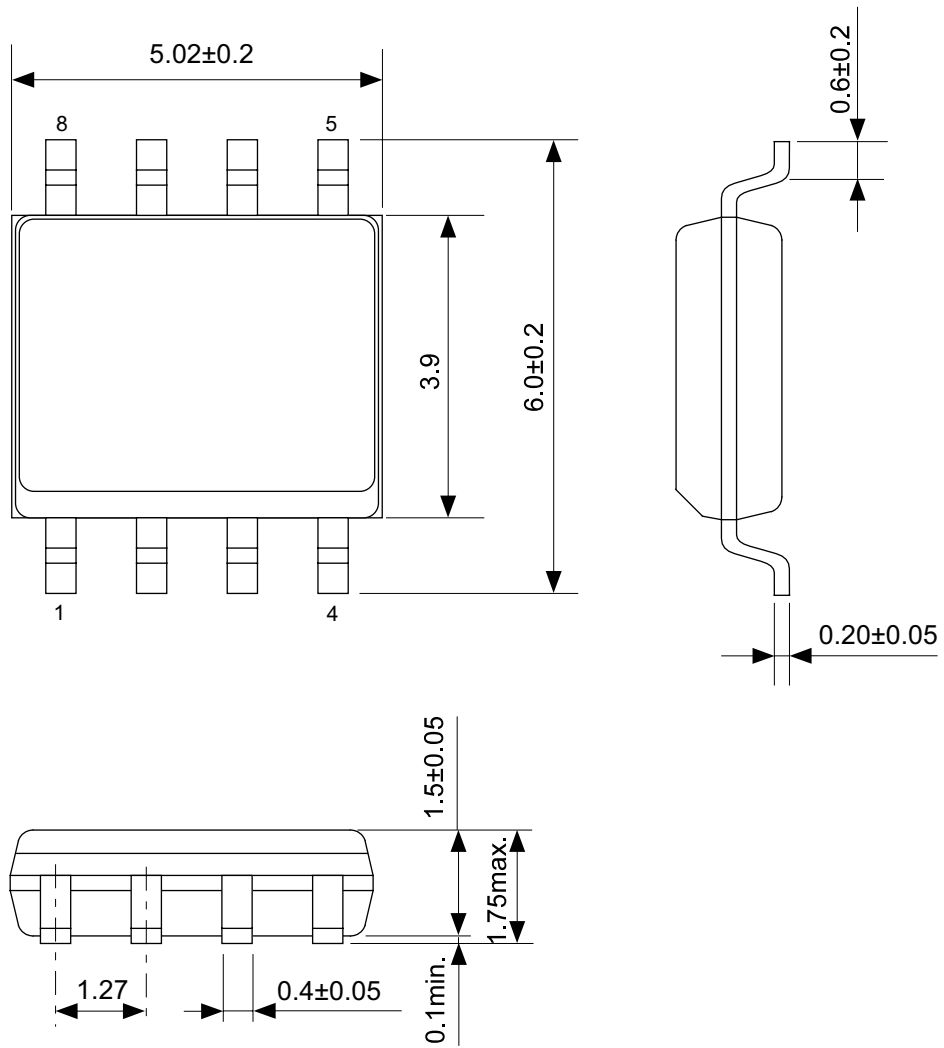


图 21 SO 端子

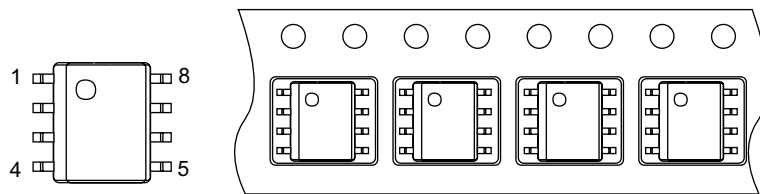
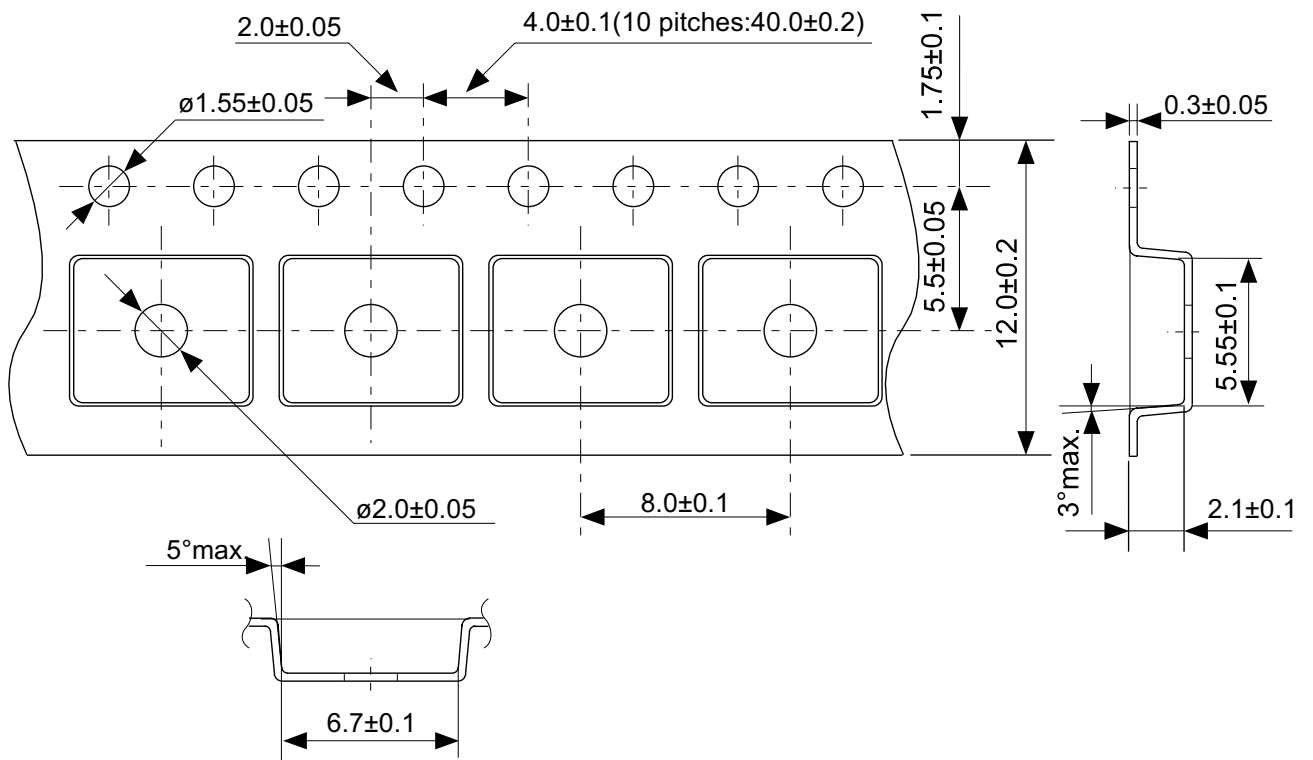
## ■ 注意事项

- 不仅限于本 IC，半导体器件请不要在超过绝对最大额定值的条件下使用。特别请充分注意电源电压。额定值以外的瞬间的急变电压会成为封闭或误工作的原因。详细的使用条件，请充分确认数据表上所记载的项目后，再予以使用。
- 本 IC 的端子若带水分而继续使之工作，则可能导致端子间发生短路而引起误工作。特别是在用户的评价之中，从低温的恒温槽中取出的情况下，端子有结霜时，若继续使之工作，可能导致端子间发生短路而引起误工作，请务必注意。另外，在容易结露的场所下使用时，也会因同样的理由产生同样的情况，请充分注意。
- 本 IC 虽内置了防静电保护电路，但请不要对 IC 施加超过保护电路性能的过大静电。
- 使用本公司的 IC 生产产品时，如因其产品中对该 IC 的使用方法或产品的规格，或因进口国等原因，包含本 IC 产品在内的制品发生专利纠纷时，本公司概不承担相应责任。



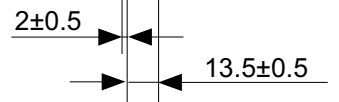
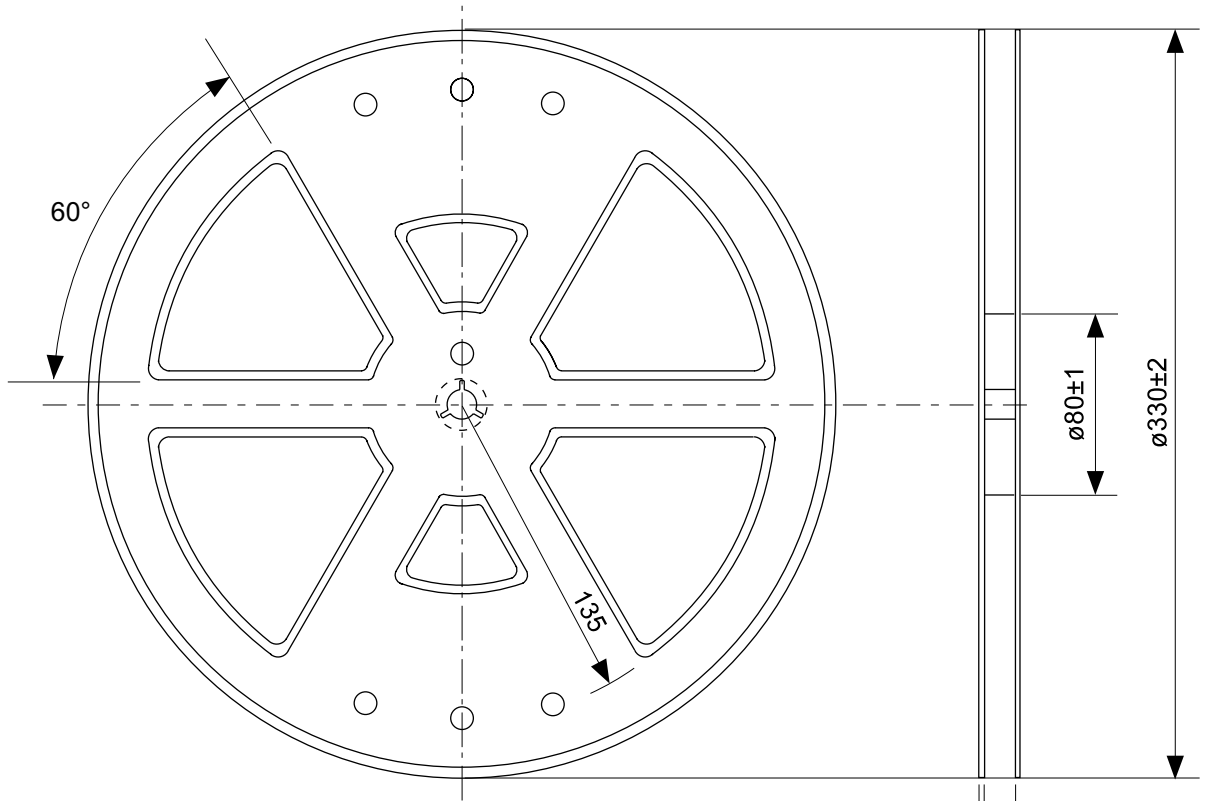
No. FJ008-A-P-SD-2.1

TITLE	SOP8J-D-PKG Dimensions
No.	FJ008-A-P-SD-2.1
SCALE	
UNIT	mm
Seiko Instruments Inc.	

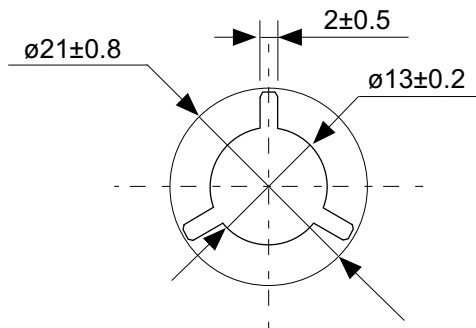


No. FJ008-D-C-SD-1.1

TITLE	SOP8J-D-Carrier Tape
No.	FJ008-D-C-SD-1.1
SCALE	
UNIT	mm
Seiko Instruments Inc.	



Enlarged drawing in the central part



No. FJ008-D-R-S1-1.0

TITLE	SOP8J-D-Reel		
No.	FJ008-D-R-S1-1.0		
SCALE		QTY.	4,000
UNIT	mm		

Seiko Instruments Inc.



Seiko Instruments Inc.  
[www.sii-ic.com](http://www.sii-ic.com)

- 本资料内容，随着产品的改进，可能会有未经预告的更改。
- 本资料所记载的设计图等因第三者的工业所有权而引发之诸问题，本公司不承担其责任。另外，应用电路示例为产品的代表性应用说明，并非保证批量生产的设计。
- 本资料所记载产品，如属外汇交易及外国贸易法中规定的限制货物（或劳务）时，基于该法律规定，需得到日本国政府的出口许可。
- 本资料内容未经本公司许可，严禁以其他目的加以转载或复制等。
- 本资料所记载的产品，未经本公司书面许可，不得作为健康器械、医疗器械、防灾器械、瓦斯关联器械、车辆器械、航空器械及车载器械等对人体产生影响的器械或装置部件使用。
- 本公司致力于提高质量与信赖性，但是半导体产品有可能会有一定的概率产生故障或误工作。为防止因故障或误工作而产生的人身事故、火灾事故、社会性损害等，请注意冗长设计、火势蔓延对策设计、防止误工作设计等安全设计。