

S-8204B シリーズは、高精度電圧検出回路と遅延回路を内蔵し、単体では3セル直列あるいは4セル直列のリチウムイオン二次電池の状態を監視することが可能です。3セル直列あるいは4セル直列用の切り換えは、SEL 端子により可能です。

本製品をカスケード接続することにより5セル直列以上^{*1}のリチウムイオン電池パックを保護することができます。

*1. 5セル以上の直列保護回路の接続例については、アプリケーションノートを参照してください。

■ 特長

- (1) 各セルに対する高精度電圧検出機能
 - ・ 過充電検出電圧 n ($n = 1 \sim 4$) 3.65 V \sim 4.6 V (50 mVステップ) 精度 \pm 25 mV
 - ・ 過充電解除電圧 n ($n = 1 \sim 4$) 3.5 V \sim 4.6 V^{*1} 精度 \pm 50 mV
 - ・ 過放電検出電圧 n ($n = 1 \sim 4$) 2.0 V \sim 3.0 V (100 mVステップ) 精度 \pm 80 mV
 - ・ 過放電解除電圧 n ($n = 1 \sim 4$) 2.0 V \sim 3.4 V^{*2} 精度 \pm 100 mV
- (2) 3段階の放電過電流検出機能
 - ・ 放電過電流検出電圧1 0.05 V \sim 0.30 V (50 mVステップ) 精度 \pm 15 mV
 - ・ 放電過電流検出電圧2 0.5 V (固定) 精度 \pm 100 mV
 - ・ 負荷短絡検出電圧 1.0 V (固定) 精度 \pm 300 mV
- (3) 過充電検出遅延時間、過放電検出遅延時間、放電過電流検出遅延時間1、放電過電流検出遅延時間2は外付け容量により設定が可能
(負荷短絡検出遅延時間は内部固定)
- (4) SEL端子から3セル直列用／4セル直列用の切り換えが可能
- (5) 充電制御用コントロール端子と放電制御用コントロール端子より充電／放電が独立に制御可能
- (6) 高耐圧素子の採用 絶対最大定格 24 V
- (7) 広動作電圧範囲 2 V \sim 22 V
- (8) 広動作温度範囲 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- (9) 低消費電流
 - ・ 動作時 33 μA max. ($+25^{\circ}\text{C}$)
 - ・ パワーダウン時 0.1 μA max. ($+25^{\circ}\text{C}$)
- (10) 鉛フリー、Sn 100%、ハロゲンフリー^{*3}

*1. 過充電ヒステリシス電圧 n ($n = 1 \sim 4$) は0 Vまたは0.1 V \sim 0.4 Vの範囲内から50 mVステップで選択可能
(過充電ヒステリシス電圧 = 過充電検出電圧 - 過充電解除電圧)

*2. 過放電ヒステリシス電圧 n ($n = 1 \sim 4$) は0 Vまたは0.2 V \sim 0.7 Vの範囲内から100 mVステップで選択可能
(過放電ヒステリシス電圧 = 過放電解除電圧 - 過放電検出電圧)

*3. 詳細は「■ 品目コードの構成」を参照してください。

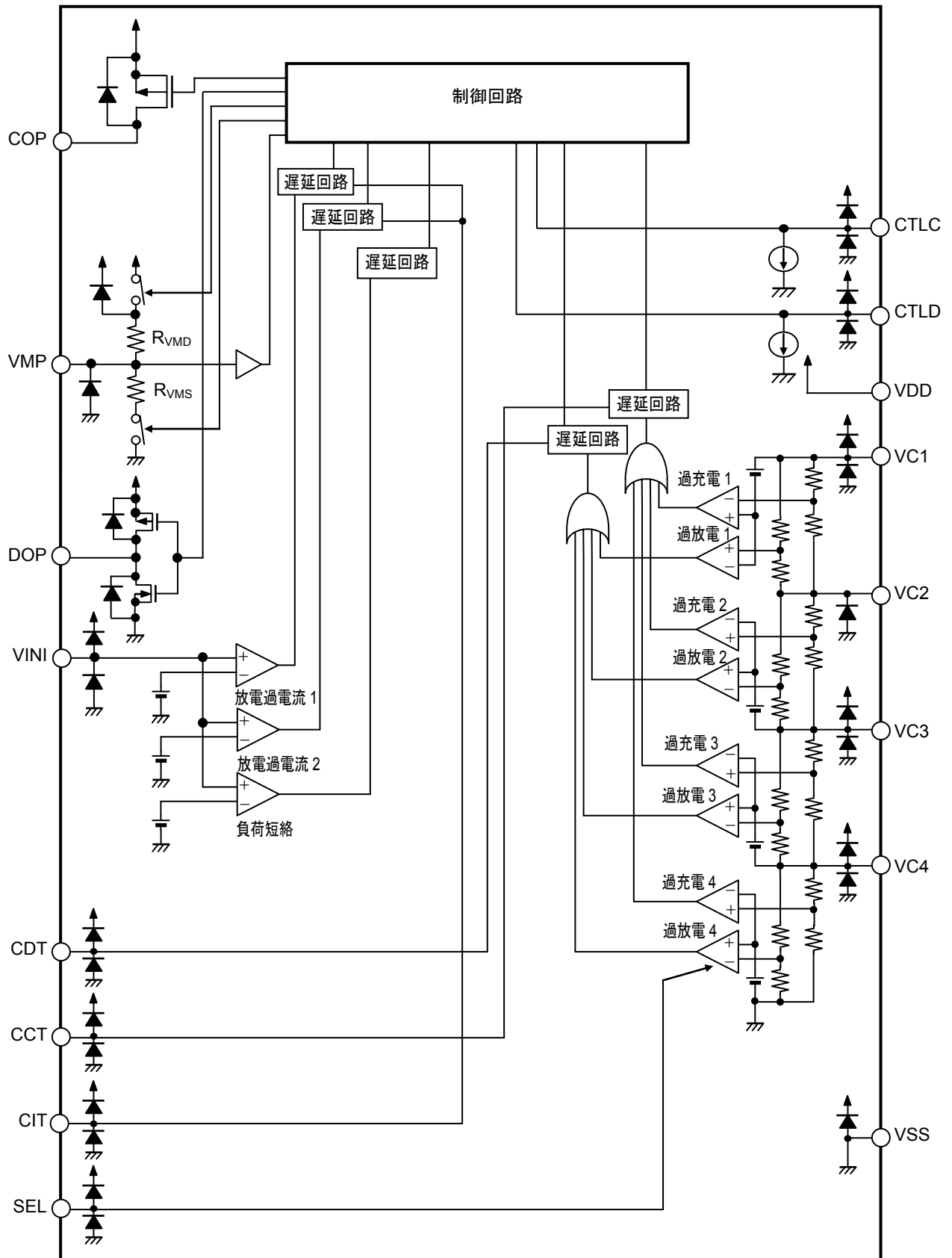
■ 用途

- ・ リチウムイオン二次電池パック

■ パッケージ

- ・ 16-Pin TSSOP

■ ブロック図

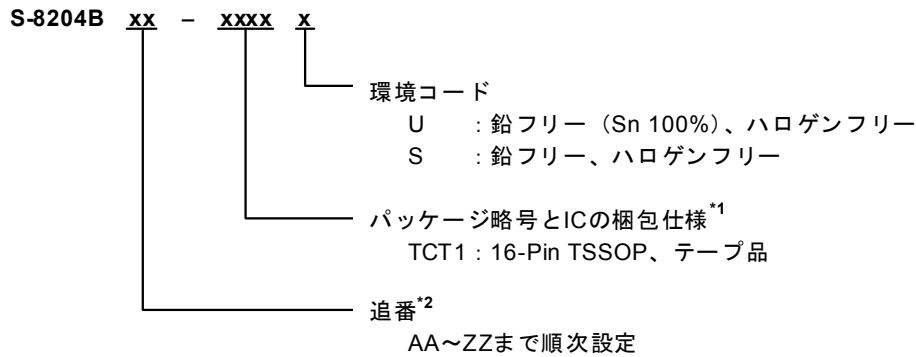


備考 図中に示されたダイオードは寄生ダイオードです。

図1

■ 品目コードの構成

1. 製品名



*1. テープ図面をご参照ください。

*2. 「3. 製品名リスト」をご参照ください。

2. パッケージ

パッケージ名		図面コード		
		パッケージ図面	テープ図面	リール図面
16-Pin TSSOP	環境コード = S	FT016-A-P-SD	FT016-A-C-SD	FT016-A-R-SD
	環境コード = U	FT016-A-P-SD	FT016-A-C-SD	FT016-A-R-S1

3. 製品名リスト

表1

製品名	過充電 検出電圧 [V _{CU}]	過充電 解除電圧 [V _{CL}]	過放電 検出電圧 [V _{DL}]	過放電 解除電圧 [V _{DU}]	放電過電流 検出電圧1 [V _{DIOV1}]	0V電池への 充電機能	パワーダウン 機能
S-8204BAB-TCT1y	4.350 V	4.150 V	2.00 V	2.70 V	0.250 V	可能	あり
S-8204BAC-TCT1y	4.225 V	4.075 V	2.30 V	3.00 V	0.100 V	可能	あり
S-8204BAD-TCT1y	3.800 V	3.600 V	2.00 V	2.30 V	0.300 V	可能	あり
S-8204BAE-TCT1y	4.350 V	4.150 V	2.50 V	3.00 V	0.250 V	可能	あり
S-8204BAF-TCT1y	4.350 V	4.150 V	2.30 V	3.00 V	0.100 V	可能	あり
S-8204BAG-TCT1y	4.350 V	4.150 V	2.80 V	3.30 V	0.100 V	可能	あり
S-8204BAH-TCT1y	4.200 V	4.000 V	2.60 V	3.00 V	0.100 V	可能	あり
S-8204BAI-TCT1y	3.900 V	3.800 V	2.00 V	2.00 V	0.150 V	不可	あり
S-8204BAJ-TCT1y	4.300 V	4.100 V	2.50 V	2.90 V	0.250 V	可能	あり
S-8204BAK-TCT1y	3.650 V	3.500 V	2.40 V	3.00 V	0.100 V	可能	あり
S-8204BAL-TCT1y	4.200 V	4.100 V	2.70 V	2.90 V	0.250 V	可能	あり
S-8204BAM-TCT1y	4.400 V	4.200 V	2.00 V	2.70 V	0.250 V	可能	あり
S-8204BAN-TCT1y	4.100 V	4.100 V	2.00 V	2.50 V	0.150 V	不可	あり
S-8204BAO-TCT1y	3.900 V	3.600 V	2.50 V	2.70 V	0.100 V	不可	あり
S-8204BAP-TCT1y	4.320 V	4.120 V	2.40 V	3.00 V	0.100 V	不可	あり
S-8204BAQ-TCT1y	3.800 V	3.600 V	2.00 V	2.30 V	0.150 V	可能	あり
S-8204BAR-TCT1y	3.850 V	3.650 V	2.50 V	2.70 V	0.150 V	可能	あり
S-8204BAS-TCT1y	4.250 V	4.150 V	2.80 V	3.00 V	0.150 V	可能	あり
S-8204BAT-TCT1y	3.650 V	3.500 V	2.00 V	2.70 V	0.100 V	可能	あり
S-8204BAU-TCT1y	4.200 V	4.100 V	2.70 V	2.90 V	0.100 V	可能	あり
S-8204BAV-TCT1y	3.900 V	3.600 V	2.00 V	2.70 V	0.100 V	可能	あり
S-8204BAW-TCT1y	3.800 V	3.650 V	2.20 V	2.50 V	0.100 V	可能	あり
S-8204BAX-TCT1y	4.250 V	4.250 V	2.00 V	2.00 V	0.100 V	不可	あり
S-8204BAY-TCT1y	3.900 V	3.600 V	2.30 V	2.50 V	0.100 V	可能	あり
S-8204BAZ-TCT1y	4.250 V	4.100 V	3.00 V	3.30 V	0.100 V	可能	あり
S-8204BBA-TCT1y	4.250 V	4.150 V	2.50 V	3.00 V	0.100 V	可能	あり
S-8204BBB-TCT1y	4.250 V	4.150 V	2.70 V	3.00 V	0.250 V	不可	あり
S-8204BBC-TCT1y	4.250 V	4.100 V	2.80 V	3.20 V	0.250 V	不可	あり
S-8204BBD-TCT1y	4.300 V	4.200 V	2.30 V	3.00 V	0.100 V	可能	あり
S-8204BBE-TCT1y	3.800 V	3.600 V	2.00 V	2.30 V	0.100 V	可能	あり
S-8204BBF-TCT1y	3.800 V	3.600 V	2.00 V	2.30 V	0.050 V	可能	あり
S-8204BBG-TCT1y	4.250 V	4.100 V	2.80 V	3.30 V	0.100 V	不可	あり
S-8204BBH-TCT1y	4.250 V	4.150 V	2.70 V	3.00 V	0.125 V	不可	あり
S-8204BBI-TCT1U	4.250 V	4.150 V	2.70 V	3.00 V	0.125 V	不可	なし
S-8204BBJ-TCT1U	4.250 V	4.150 V	2.70 V	3.00 V	0.150 V	不可	なし
S-8204BBK-TCT1U	4.250 V	4.190 V	2.80 V	3.00 V	0.150 V	可能	あり
S-8204BBL-TCT1U	4.230 V	4.230 V	2.80 V	3.00 V	0.150 V	可能	あり

備考 1. 上記検出電圧値以外の製品をご希望の場合は、弊社営業部までお問い合わせください。

2. y : SまたはU

3. Sn 100%、ハロゲンフリー製品をご希望の場合は、環境コード = Uの製品をお選びください。

■ ピン配置図

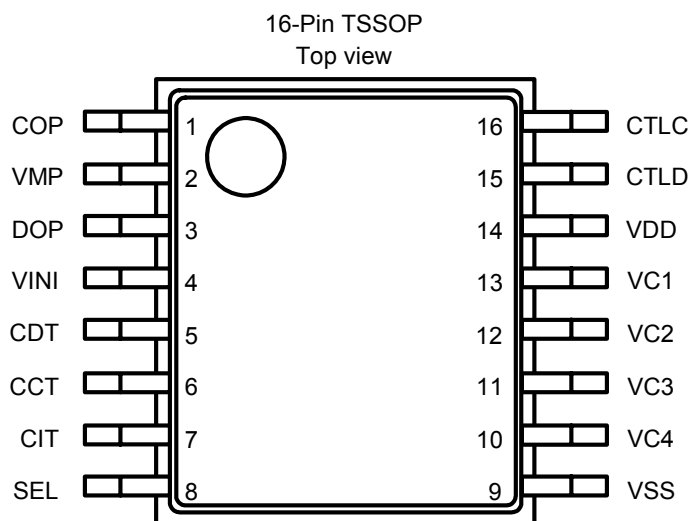


図2

表2

端子番号	端子記号	端子内容
1	COP	充電制御用FETゲート接続端子 (Pchオーブンドレイン出力)
2	VMP	VDD-VMP間の電圧検出端子
3	DOP	放電制御用FETゲート接続端子 (CMOS出力)
4	VINI	VSS-VINI間の電圧検出端子 放電過電流1, 2検出および負荷短絡検出端子
5	CDT	過放電検出遅延用の容量接続端子
6	CCT	過充電検出遅延用の容量接続端子
7	CIT	放電過電流1, 2検出遅延の容量接続端子
8	SEL	3セル直列／4セル直列の切り替え端子 ・ V _{SS} 電位: 3セル直列 ・ V _{DD} 電位: 4セル直列
9	VSS	負電源入力端子、バッテリー4の負電圧接続端子
10	VC4	バッテリー3の負電圧、バッテリー4の正電圧接続端子
11	VC3	バッテリー2の負電圧、バッテリー3の正電圧接続端子
12	VC2	バッテリー1の負電圧、バッテリー2の正電圧接続端子
13	VC1	バッテリー1の正電圧接続端子
14	VDD	正電源入力端子、バッテリー1の正電圧接続端子
15	CTLD	放電用FETの制御端子
16	CTLC	充電用FETの制御端子

■ 絶対最大定格

表3

(特記なき場合 : Ta = 25°C)

項目	記号	適用端子	絶対最大定格	単位
VDD-VSS間入力電圧	V _{DS}	—	V _{SS} - 0.3 ~ V _{SS} + 24	V
入力端子電圧	V _{IN}	VC1, VC2, VC3, VC4, CTLC, CTLD, SEL, CCT, CDT, CIT, VINI	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
VMP入力端子電圧	V _{VMP}	VMP	V _{SS} - 0.3 ~ V _{SS} + 24	V
DOP出力端子電圧	V _{DOP}	DOP	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
COP出力端子電圧	V _{COP}	COP	V _{DD} - 24 ~ V _{DD} + 0.3	V
許容損失	P _D	—	1100 ^{*1}	mW
動作周囲温度	T _{opr}	—	-40 ~ +85	°C
保存温度	T _{stg}	—	-40 ~ +125	°C

*1. 基板実装時

[実装基板]

(1) 基板サイズ : 114.3 mm × 76.2 mm × t1.6 mm

(2) 名称 : JEDEC STANDARD51-7

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

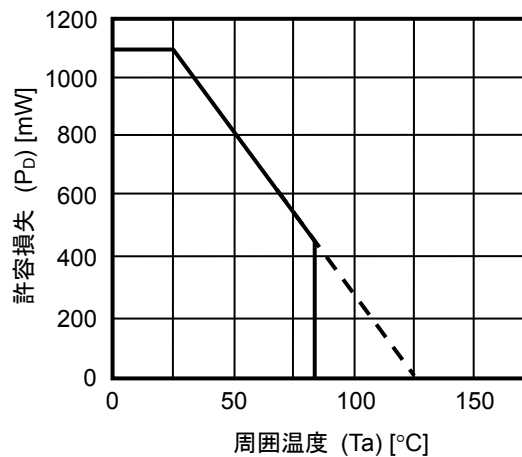


図3 パッケージ許容損失 (基板実装時)

■ 電気的特性

表4 (1 / 2)

(特記なき場合: Ta = 25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
検出電圧								
過充電検出電圧n (n = 1, 2, 3, 4)	V _{CU} n	3.65 V~4.6 V、調整可能、 50 mVステップ	V _{CU} n - 0.025	V _{CU} n	V _{CU} n + 0.025	V	2	
過充電解除電圧n (n = 1, 2, 3, 4)	V _{CL} n	3.5 V~4.6 V、 調整可能、 50 mVステップ	V _{CL} ≠ V _{CU}	V _{CL} n - 0.05	V _{CL} n	V _{CL} n + 0.05	V	2
			V _{CL} = V _{CU}	V _{CL} n - 0.025	V _{CL} n	V _{CL} n + 0.025	V	2
過放電検出電圧n (n = 1, 2, 3, 4)	V _{DL} n	2.0 V~3.0 V、調整可能、 100 mVステップ	V _{DL} n - 0.08	V _{DL} n	V _{DL} n + 0.08	V	2	
過放電解除電圧n (n = 1, 2, 3, 4)	V _{DU} n	2.0 V~3.4 V、 調整可能、 100 mVステップ	V _{DL} ≠ V _{DU}	V _{DU} n - 0.10	V _{DU} n	V _{DU} n + 0.10	V	2
			V _{DL} = V _{DU}	V _{DU} n - 0.08	V _{DU} n	V _{DU} n + 0.08	V	2
放電過電流検出電圧1	V _{DIOV} 1	0.05 V~0.30 V、調整可能	V _{DIOV} 1 - 0.015	V _{DIOV} 1	V _{DIOV} 1 + 0.015	V	2	
放電過電流検出電圧2	V _{DIOV} 2	—	0.4	0.5	0.6	V	2	
負荷短絡検出電圧	V _{SHORT}	—	0.7	1.0	1.3	V	2	
温度係数1 ^{*1}	T _{COE} 1	Ta = 0°C~50°C ^{*3}	-1.0	0	1.0	mV/°C	2	
温度係数2 ^{*2}	T _{COE} 2	Ta = 0°C~50°C ^{*3}	-0.5	0	0.5	mV/°C	2	
遅延時間機能^{*4}								
CCT端子内部抵抗	R _{INC}	V1 = 4.7 V、V2 = V3 = V4 = 3.5 V	6.15	8.31	10.2	MΩ	3	
CDT端子内部抵抗	R _{IND}	V1 = 1.5 V、V2 = V3 = V4 = 3.5 V	615	831	1020	kΩ	3	
CIT端子内部抵抗1	R _{INI} 1	V1 = V2 = V3 = V4 = 3.5 V	123	166	204	kΩ	3	
CIT端子内部抵抗2	R _{INI} 2	V1 = V2 = V3 = V4 = 3.5 V	12.3	16.6	20.4	kΩ	3	
CCT端子検出電圧	V _{CCT}	V _{DS} = 15.2 V V1 = 4.7 V、V2 = V3 = V4 = 3.5 V	V _{DS} × 0.68	V _{DS} × 0.70	V _{DS} × 0.72	V	3	
CDT端子検出電圧	V _{CDT}	V _{DS} = 12.0 V V1 = 1.5 V、V2 = V3 = V4 = 3.5 V	V _{DS} × 0.68	V _{DS} × 0.70	V _{DS} × 0.72	V	3	
CIT端子検出電圧	V _{CIT}	V _{DS} = 14.0 V V1 = V2 = V3 = V4 = 3.5 V	V _{DS} × 0.68	V _{DS} × 0.70	V _{DS} × 0.72	V	3	
負荷短絡検出 遅延時間	t _{SHORT}	FETゲート容量 = 2000 pF	100	300	600	μs	3	
0 V電池への充電機能								
0 V電池充電 開始電圧	V _{0CHA}	0 V電池充電機能「可能」	—	1.2	2.0	V	2	
0 V電池充電禁止 電池電圧	V _{0INH}	0 V電池充電機能「禁止」	0.4	0.7	1.1	V	2	
内部抵抗								
VMP-VDD間抵抗	R _{VMD}	—	0.5	1	1.5	MΩ	4	
VMP-VSS間抵抗	R _{VMS}	パワーダウン機能あり	450	900	1800	kΩ	4	

表4 (2 / 2)

(特記なき場合: Ta = 25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
入力電圧							
VDD-VSS間動作電圧	V _{DSOP}	DOP / COP出力電圧確定	2	—	22	V	2
CTLC入力電圧“H”	V _{CTLCH}	V1 = V2 = V3 = V4 = 3.5 V	—	—	13.2	V	2
CTLC入力電圧“L”	V _{CTLCL}	V1 = V2 = V3 = V4 = 3.5 V	10.1	—	—	V	2
CTLD入力電圧“H”	V _{CTLDH}	V1 = V2 = V3 = V4 = 3.5 V	—	—	13.2	V	2
CTLD入力電圧“L”	V _{CTLDL}	V1 = V2 = V3 = V4 = 3.5 V	10.1	—	—	V	2
SEL入力電圧“H”	V _{SELH}	V _{DS} = 14.0 V V1 = V2 = V3 = V4 = 3.5 V	V _{DS} × 0.8	—	—	V	2
SEL入力電圧“L”	V _{SELL}	V _{DS} = 14.0 V V1 = V2 = V3 = V4 = 3.5 V	—	—	V _{DS} × 0.2	V	2
入力電流							
動作時消費電流	I _{OPe}	V1 = V2 = V3 = V4 = 3.5 V	—	15	33	μA	1
パワーダウン時消費電流	I _{PDN}	パワーダウン機能あり V1 = V2 = V3 = V4 = 1.5 V	—	—	0.1	μA	1
過放電時消費電流	I _{OPeD}	パワーダウン機能なし V1 = V2 = V3 = V4 = 1.5 V	—	14	32	μA	1
VC1端子電流	I _{VC1}	V1 = V2 = V3 = V4 = 3.5 V	0.5	1.5	3.0	μA	4
VC2端子電流	I _{VC2}	V1 = V2 = V3 = V4 = 3.5 V	-0.3	0	0.3	μA	4
VC3端子電流	I _{VC3}	V1 = V2 = V3 = V4 = 3.5 V	-0.3	0	0.3	μA	4
VC4端子電流	I _{VC4}	V1 = V2 = V3 = V4 = 3.5 V	-0.3	0	0.3	μA	4
CTLC端子電流“H”	I _{CTLCH}	V1 = V2 = V3 = V4 = 3.5 V V _{CTLc} = V _{DD}	0.4	0.6	0.8	μA	4
CTLC端子電流“L”	I _{CTLCL}	V1 = V2 = V3 = V4 = 3.5 V CTLC端子の最大流出電流	-20.0	-10.0	-3.0	μA	4
CTLD端子電流“H”	I _{CTLDH}	V1 = V2 = V3 = V4 = 3.5 V V _{CTLD} = V _{DD}	0.4	0.6	0.8	μA	4
CTLD端子電流“L”	I _{CTLDL}	V1 = V2 = V3 = V4 = 3.5 V CTLD端子の最大流出電流	-20.0	-10.0	-3.0	μA	4
SEL端子電流“H”	I _{SELH}	V1 = V2 = V3 = V4 = 3.5 V V _{SEL} = V _{DD}	—	—	0.1	μA	4
SEL端子電流“L”	I _{SELL}	V1 = V2 = V3 = V4 = 3.5 V V _{SEL} = V _{SS}	-0.1	—	—	μA	4
出力電流							
COP端子ソース電流	I _{COH}	V _{COP} = V _{DD} - 0.5 V	10	—	—	μA	4
COP端子リーク電流	I _{COL}	V _{COP} = 0 V	—	—	0.1	μA	4
DOP端子ソース電流	I _{DOH}	V _{DOP} = V _{DD} - 0.5 V	10	—	—	μA	4
DOP端子シンク電流	I _{DOL}	V _{DOP} = V _{SS} + 0.5 V	10	—	—	μA	4

- *1. 電圧温度係数1は、過充電検出電圧を示します。
- *2. 電圧温度係数2は、放電過電流検出電圧1を示します。
- *3. 高温および低温での選別はしておりませんので、この温度範囲での規格は設計保証とします。
- *4. 遅延時間機能の詳細は「■ 動作説明」に示します。

■ 測定回路

この章ではS-8204Bシリーズの測定方法を説明しています。4セル選択の場合は、SEL = V_{DD}にしてください。また3セル選択の場合は、SEL = V_{SS} かつVC4端子とVSS端子間をショートしてください。

1. 動作時消費電流、パワーダウン時消費電流（測定回路1）

1.1 動作時消費電流（I_{OP}E）

V1 = V2 = V3 = V4 = 3.5 V、V_{VMP} = V_{DD}のときのVSS端子の電流が動作時消費電流（I_{OP}E）です。

1.2 パワーダウン時消費電流（I_{PDN}）（パワーダウン機能ありの製品）

V1 = V2 = V3 = V4 = 1.5 V、V_{VMP} = V_{SS}のときのVSS端子の電流がパワーダウン時消費電流（I_{PDN}）です。

1.3 過放電時消費電流（I_{OPED}）（パワーダウン機能なしの製品）

V1 = V2 = V3 = V4 = 1.5 V、V_{VMP} = V_{SS}のときのVSS端子の電流が過放電時消費電流（I_{OPED}）です。

2. 過充電検出電圧、過充電解除電圧、過放電検出電圧、過放電解除電圧、放電過電流検出電圧1、放電過電流検出電圧2、負荷短絡検出電圧、CTLC入力電圧“H”、CTLC入力電圧“L”、CTLD入力電圧“H”、CTLD入力電圧“L”、SEL入力電圧“H”、SEL入力電圧“L”（測定回路2）

V_{VMP} = V_{SEL} = V_{CTLC} = V_{CTLD} = V_{DD}、V_{VINI} = V_{SS}、CCT端子 = “オープン”、CDT端子 = “オープン”、CIT端子 = “オープン”、V1 = V2 = V3 = V4 = 3.5 Vとし、COP端子およびDOP端子が、“H”（V_{DS} × 0.9 V以上の電圧）であることを確認します（以下初期状態と記載）。

2.1 過充電検出電圧（V_{CU1}）、過充電解除電圧（V_{CL1}）

初期状態からV1の電圧を徐々に上げて行き、COP端子の電圧が“L”（V_{DD} × 0.1 V以下の電圧）となるときのV1の電圧が過充電検出電圧（V_{CU1}）です。その後、V1の電圧を徐々に下げて行き、COP端子の電圧が“H”となるときのV1の電圧が過充電解除電圧（V_{CL1}）です。

2.2 過放電検出電圧（V_{DL1}）、過放電解除電圧（V_{DU1}）

初期状態からV1の電圧を徐々に下げて行き、DOP端子の電圧が“L”となるときのV1の電圧が過放電検出電圧（V_{DL1}）です。その後、V1の電圧を徐々に上げて行き、DOP端子の電圧が“H”となるときのV1の電圧が過放電解除電圧（V_{DU1}）です。

V_n（n = 2～4）の電圧を変化させれば、過充電検出電圧（V_{CUn}）、過充電解除電圧（V_{CLn}）、過放電検出電圧（V_{DLn}）、および過放電解除電圧（V_{DUn}）もn = 1の場合と同様に求めることができます。

2.3 放電過電流検出電圧1（V_{DIOV1}）

初期状態からVINI端子の電圧を徐々に上げて行き、DOP端子の電圧が“L”となるときのVINI端子の電圧が放電過電流検出電圧1（V_{DIOV1}）です。

2.4 放電過電流検出電圧2（V_{DIOV2}）

初期状態からVINI端子の電圧を徐々に上げて行き、CIT端子からの流出電流が500 μA以上になるときのVINI端子の電圧が放電過電流検出電圧2（V_{DIOV2}）です。

2.5 負荷短絡検出電圧（V_{SHORT}）

初期状態からCIT端子の電圧をV_{SS}電位としたあと、VINI端子の電圧を徐々に上げて行き、DOP端子の電圧が“L”となるときのVINI端子の電圧が負荷短絡検出電圧（V_{SHORT}）です。

2.6 CTLC入力電圧“H” (V_{CTLCH})、CTLC入力電圧“L” (V_{CTLCL})

初期状態からCTLC端子の電圧を徐々に下げて行き、COP端子の電圧が“L”となるときのCTLC端子の電圧がCTLC入力電圧“L” (V_{CTLCL}) です。その後、CTLC端子の電圧を徐々に上げて行き、COP端子の電圧が“H”となるときのCTLC端子の電圧がCTLC入力電圧“H” (V_{CTLCH}) です。

2.7 CTLD入力電圧“H” (V_{CTLDH})、CTLD入力電圧“L” (V_{CTLDL})

初期状態からCTLD端子の電圧を徐々に下げて行き、DOP端子の電圧が“L”となるときのCTLD端子の電圧がCTLD入力電圧“L” (V_{CTLDL}) です。その後、CTLD端子の電圧を徐々に上げて行き、DOP端子の電圧が“H”となるときのCTLD端子の電圧がCTLD入力電圧“H” (V_{CTLDH}) です。

2.8 SEL入力電圧“H” (V_{SELH})、SEL入力電圧“L” (V_{SELL})

初期状態からV4 = 0 Vとし、DOP端子が、“L”であることを確認します。その後、SEL端子の電圧を徐々に下げて行き、DOP端子の電圧が“H”となるときのSEL端子の電圧がSEL入力電圧“L” (V_{SELL}) です。その後、SEL端子の電圧を徐々に上げて行き、DOP端子の電圧が“L”となるときのSEL端子の電圧がSEL入力電圧“H” (V_{SELH}) です。

3. CCT端子内部抵抗、CDT端子内部抵抗、CIT端子内部抵抗1、CIT端子内部抵抗2、CCT端子検出電圧、CDT端子検出電圧、CIT端子検出電圧、負荷短絡検出遅延時間（測定回路3）

$V_{VMP} = V_{SEL} = V_{CTLC} = V_{CTLD} = V_{DD}$ 、 $V_{VIN1} = CCT = CDT = CIT = V_{SS}$ 、 $V1 = V2 = V3 = V4 = 3.5 V$ とし、COP端子およびDOP端子が、“H” ($V_{DS} \times 0.9 V$ 以上の電圧)であることを確認します（以下初期状態と記載）。

3.1 CCT端子内部抵抗 (R_{INC})

CCT端子内部抵抗 (R_{INC}) は、初期状態からV1 = 4.7 VにしたときのCCT端子から流れる電流 (I_{CCT}) を用いて、 $R_{INC} = V_{DS} / I_{CCT}$ から求められます。

3.2 CDT端子内部抵抗 (R_{IND})

CDT端子内部抵抗 (R_{IND}) は、初期状態からV1 = 1.5 VにしたときのCDT端子から流れる電流 (I_{CDT}) を用いて、 $R_{IND} = V_{DS} / I_{CDT}$ から求められます。

3.3 CIT端子内部抵抗1 (R_{INI1})

CIT端子内部抵抗1 (R_{INI1}) は、初期状態から $V_{VIN1} = V_{DIOV1} \max. + 0.05 V$ にしたときのCIT端子から流れる電流 (I_{CIT1}) を用いて、 $R_{INI1} = V_{DS} / I_{CIT1}$ から求められます。

3.4 CIT端子内部抵抗2 (R_{INI2})

CIT端子内部抵抗2 (R_{INI2}) は、初期状態から $V_{VIN1} = V_{DIOV2} \max. + 0.05 V$ にしたときのCIT端子から流れる電流 (I_{CIT2}) を用いて、 $R_{INI2} = V_{DS} / I_{CIT2}$ から求められます。

3.5 CCT端子検出電圧 (V_{CCT})

初期状態からV1 = 4.7 Vにしたあと、CCTの電圧を徐々に上げて行き、COP端子の電圧が“L” ($V_{DS} \times 0.1 V$ 以下の電圧) となるときのCCTの電圧がCCT端子検出電圧 (V_{CCT}) です。

3.6 CDT端子検出電圧 (V_{CDT})

初期状態からV1 = 1.5 Vにしたあと、CDTの電圧を徐々に上げて行き、DOP端子の電圧が“L” ($V_{DS} \times 0.1 V$ 以下の電圧) となるときのCDTの電圧がCDT端子検出電圧 (V_{CDT}) です。

3.7 CIT端子検出電圧 (V_{CIT})

初期状態から $V_{VINI} = V_{DIOV1 \max.} + 0.05 \text{ V}$ にしたあと、CITの電圧を徐々に上げて行き、DOP端子の電圧が“L” ($V_{DS} \times 0.1 \text{ V}$ 以下の電圧) となるときCITの電圧がCIT端子検出電圧 (V_{CIT}) です。

3.8 負荷短絡検出遅延時間 (t_{SHORT})

負荷短絡検出遅延時間 (t_{SHORT}) は初期状態からVINI端子の電圧を $V_{SHORT \max.} + 0.05 \text{ V}$ に瞬時に変化させてから、DOP端子の電圧が“H”から“L”に変わるまでの時間です。

4. 0 V電池充電開始電圧 (0 V電池充電機能「可能」の製品)、0 V電池充電禁止電池電圧 (0 V電池充電機能「禁止」の製品) (測定回路2)

$V_{VMP} = V_{SEL} = V_{CTLC} = V_{CTLD} = V_{DD}$ 、 $V_{VINI} = V_{SS}$ 、CCT端子 = “オープン”、CDT端子 = “オープン”、CIT端子 = “オープン”、 $V1 = V2 = V3 = V4 = 3.5 \text{ V}$ とし、COP端子およびDOP端子が、“H” ($V_{DS} \times 0.9 \text{ V}$ 以上の電圧) であることを確認します (以下初期状態と記載)。

0 V電池に対する充電機能の選択により、0 V電池充電開始電圧または0 V電池充電禁止電池電圧の一方が各製品に適用されます。

4.1 0 V電池充電開始電圧 (V_{0CHA}) (0 V電池充電機能「可能」の製品)

0 V電池充電開始電圧の場合、初期状態から $V1 = V2 = V3 = V4 = 0 \text{ V}$ にし、 $V1$ の電圧を徐々に上げて行き、COP端子の電圧が“H”となるとき $V1$ の電圧が0 V電池充電開始電圧 (V_{0CHA}) になります。

4.2 0 V電池充電禁止電池電圧 (V_{0INH}) (0 V電池充電機能「禁止」の製品)

0 V電池充電禁止電池電圧の場合、初期状態から $V1$ の電圧を徐々に下げて行き、COP端子の電圧が“L”となるとき $V1$ の電圧が0 V電池充電禁止電池電圧 (V_{0INH}) になります。

5. VMP-VDD間抵抗、VMP-VSS間抵抗、VC1端子電流、VC2端子電流、VC3端子電流、VC4端子電流、CTLC端子電流“H”、CTLC端子電流“L”、CTLD端子電流“H”、CTLD端子電流“L”、SEL端子電流“H”、SEL端子電流“L”、COP端子ソース電流、COP端子リーク電流、DOP端子ソース電流、DOP端子シンク電流 (測定回路4)

$V_{CTLC} = V_{CTLD} = V_{VMP} = V_{SEL} = V_{DD}$ 、 $V_{VINI} = V_{SS}$ 、 $V1 = V2 = V3 = V4 = 3.5 \text{ V}$ 、そのほかは “オープン” とします (以下初期状態と記載)。

5.1 VMP-VDD間抵抗 (R_{VMD})

VMP-VDD間抵抗 (R_{VMD}) は、初期状態から $V_{VINI} = 1.5 \text{ V}$ 、 $V_{VMP} = V_{SS}$ としたときのVMP端子の電流 (I_{VMD}) を用いて、 $R_{VMD} = V_{DS} / I_{VMD}$ から求められます。

5.2 VMP-VSS間抵抗 (R_{VMS})

VMP-VSS間抵抗 (R_{VMS}) は、初期状態から $V1 = V2 = V3 = V4 = 1.8 \text{ V}$ としたときのVMP端子の電流 (I_{VMS}) を用いて、 $R_{VMS} = V_{DS} / I_{VMS}$ から求められます。

5.3 VC1端子電流 (I_{VC1})、VC2端子電流 (I_{VC2})、VC3端子電流 (I_{VC3})、VC4端子電流 (I_{VC4})

初期状態において、VC1端子に流れる電流がVC1端子電流 (I_{VC1})、VC2端子に流れる電流がVC2端子電流 (I_{VC2})、VC3端子に流れる電流がVC3端子電流 (I_{VC3})、VC4端子に流れる電流がVC4端子電流 (I_{VC4}) です。

5.4 CTLC端子電流“H” (I_{CTLCH})、CTLC端子電流“L” (I_{CTLCL})

初期状態において、CTLC端子に流れる電流がCTLC端子電流“H” (I_{CTLCH})、その後CTLC端子の電圧を徐々に下げて行き、CTLC端子に流れる最大の電流がCTLC端子電流“L” (I_{CTLCL}) です。

5.5 CTLD端子電流“H” (I_{CTLDH})、CTLD端子電流“L” (I_{CTLDL})

初期状態において、CTLD端子に流れる電流がCTLD端子電流“H” (I_{CTLDH})、その後CTLD端子の電圧を徐々に下げて行き、CTLD端子に流れる最大の電流がCTLD端子電流“L” (I_{CTLDL}) です。

5.6 SEL端子電流“H” (I_{SELH})、SEL端子電流“L” (I_{SELL})

初期状態において、SEL端子に流れる電流がSEL端子電流“H” (I_{SELH})、その後、 $V_{SEL} = V_{SS}$ としたときにSEL端子に流れる電流がSEL端子電流“L” (I_{SELL}) です。

5.7 COP端子ソース電流 (I_{COH})、COP端子リーク電流 (I_{COL})

初期状態から、 $V_{COP} = V_{DD} - 0.5\text{ V}$ としたときに、COP端子に流れる電流がCOP端子ソース電流 (I_{COH}) です。その後、 $V1 = V2 = V3 = V4 = 5.5\text{ V}$ 、 $V_{COP} = V_{SS}$ としたときにCOP端子に流れる電流がCOP端子リーク電流 (I_{COL}) です。

5.8 DOP端子ソース電流 (I_{DOH})、DOP端子シンク電流 (I_{DOL})

初期状態から、 $V_{DOP} = V_{DD} - 0.5\text{ V}$ としたときに、DOP端子に流れる電流がDOP端子ソース電流 (I_{DOH}) です。その後、 $V1 = V2 = V3 = V4 = 1.8\text{ V}$ 、 $V_{DOP} = V_{SS} + 0.5\text{ V}$ としたときにDOP端子に流れる電流がDOP端子シンク電流 (I_{DOL}) です。

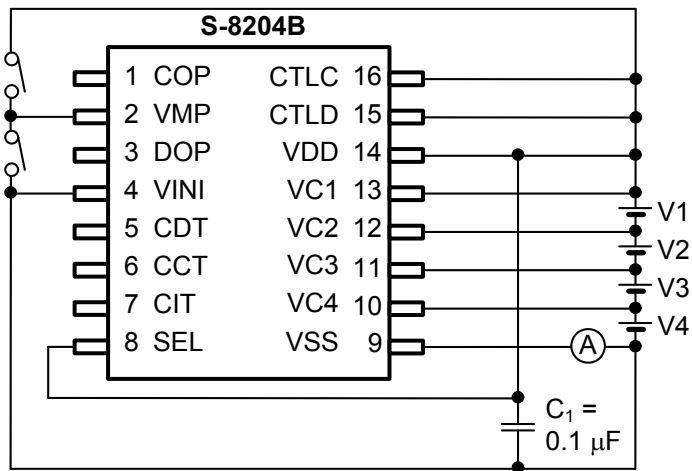


図4 測定回路1

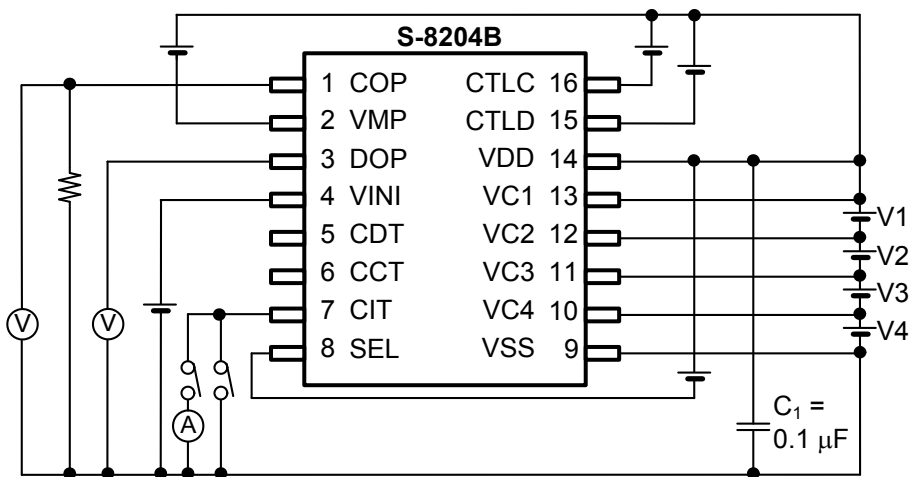


図5 測定回路2

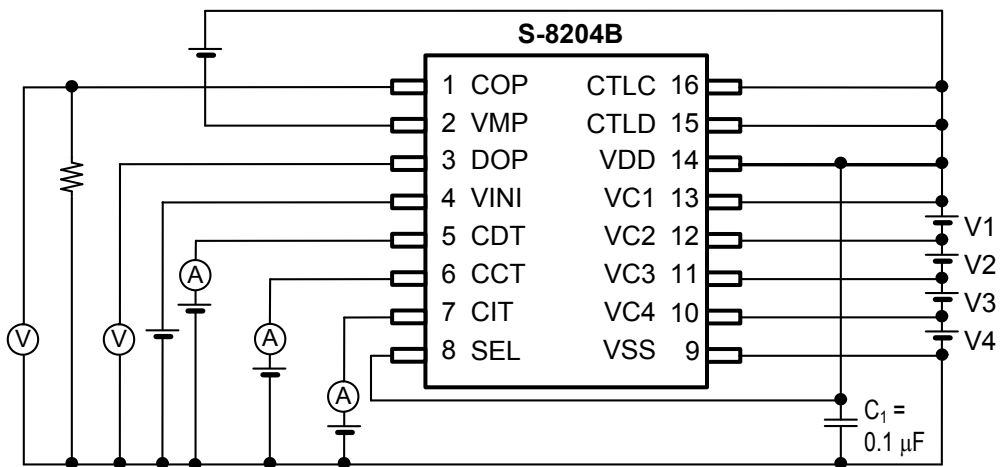


図6 測定回路3

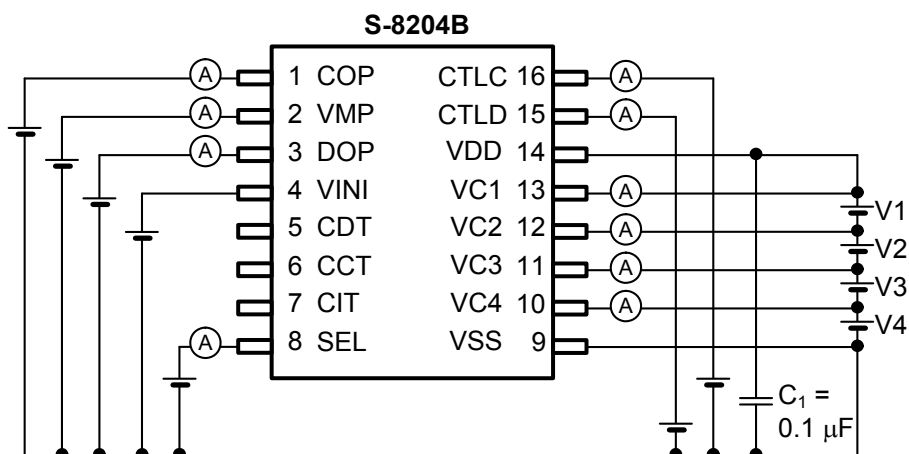


図7 測定回路4

■ 動作説明

備考 「■ バッテリー保護ICの接続例（カスケード接続）」を参照してください。

1. 通常状態

S-8204Bシリーズは、すべての電池電圧が過放電検出電圧（ V_{DLn} ）から過充電検出電圧（ V_{CUn} ）の間にあり、放電電流によりVINI端子の電圧が放電過電流検出電圧（ V_{DIOV1} ）より低い場合、COP端子・DOP端子はともに V_{DD} 電位となります。この状態を通常状態と言います。このとき、充電用FETおよび放電用FETはオンとなります。

2. 過充電状態

S-8204Bシリーズは、いずれかの電池電圧が V_{CUn} より高くなると、COP端子はハイインピーダンスとなります。この状態を過充電状態と言います。このとき、COP端子は外付け抵抗によりEB-にプルダウンされるので、充電用FETはオフし充電は停止します。

過充電状態は次の2つの条件のうち的一方が満たされた場合、解除されます。

- (1) VMP端子の電圧が $39 / 40 \times V_{DS}$ 以上の場合、すべての電池電圧が過充電解除電圧（ V_{CLn} ）以下で過充電状態を解除する。
- (2) VMP端子の電圧が $39 / 40 \times V_{DS}$ 以下の場合、すべての電池電圧が V_{CUn} 以下で過充電状態を解除する。

3. 過放電状態

S-8204Bシリーズは、いずれかの電池電圧が V_{DLn} より低くなると、DOP端子が V_{SS} 電位になります。この状態を過放電状態と言います。このとき、放電用FETはオフし放電は停止します。

過放電状態は次の3つの条件のうち的一方が満たされた場合、解除または維持されます。

- (1) VMP端子の電圧が V_{DD} 電位より高い場合、すべての電池電圧が V_{DLn} 以上で過放電状態を解除する。
- (2) VMP端子の電圧が $V_{DS} / 2$ 以上でかつVMP端子が V_{DD} 電位より低い場合、すべての電池電圧が過放電解除電圧（ V_{DUn} ）以上で過放電状態を解除する。

4. パワーダウン状態

S-8204Bシリーズは、パワーダウン機能ありの製品とパワーダウン機能なしの製品が選択可能です。

4.1 パワーダウン機能あり

過放電状態となるとVMP端子がVMP-VSS端子抵抗（ R_{VMS} ）により V_{SS} 電位にプルダウンされます。VMP端子の電圧が $V_{DS} / 2$ 以下になると、ほとんどすべての回路動作が停止し、消費電流はパワーダウン時消費電流（ I_{PDN} ）以下となります。この状態をパワーダウン状態と言います。

パワーダウン状態は次の条件が満たされると解除されます。

- (1) VMP端子の電圧が $V_{DS} / 2$ 以上になる。

4.2 パワーダウン機能なし

過放電状態になってもVMP端子はプルダウンされません。また、VMP端子の電圧が $V_{DS} / 2$ 以下になっても過放電状態を維持し、消費電流は過放電時消費電流（ I_{OPED} ）以下となります。

5. 放電過電流状態

S-8204Bシリーズは、通常状態の電池において、放電電流が所定値以上になりVINI端子の電圧が V_{DIOV1} 以上になると、DOP端子が V_{SS} 電位になります。この状態を放電過電流状態と言います。このとき、放電制御用FETはオフし放電が停止します。

S-8204Bシリーズは3種類の放電過電流検出レベル（ V_{DIOV1} 、 V_{DIOV2} および V_{SHORT} ）を有しています。放電過電流状態ではCOP端子はハイインピーダンスとなります。VMP端子はVMP-VDD間抵抗（ R_{VMD} ）により V_{DD} 電位にプルアップされます。放電過電流検出電圧2（ V_{DIOV2} ）および負荷短絡検出電圧（ V_{SHORT} ）に対する動作は V_{DIOV1} に対する動作と同様です。

放電過電流状態は次の条件が満たされると解除されます。

- (1) VMP端子の電圧が $V_{DS} - 1.2\text{ V}$ （Typ.）以上になる。

6. 0 V電池への充電機能

自己放電した電池（0 V電池）の充電に関し、S-8204Bシリーズでは2つの機能のうち的一方を選択できます。

- (1) 0 V電池の充電を許す（0 V電池の充電が可能）。
VDD-VSS間入力電圧（ V_{DS} ）が0 V電池充電開始電圧（ V_{0CHA} ）より高い場合、0 V電池は充電されます。
- (2) 0 V電池の充電を禁止する（0 V電池の充電は不可能）。
電池電圧が0 V電池充電禁止電池電圧（ V_{0INH} ）以下である場合、充電は行われません。

注意 VDD端子の電圧がVDD-VSS間動作電圧（ V_{DSOP} ）の最小値より低い場合、S-8204Bシリーズの動作は保証されません。

7. 遅延時間の設定

S-8204Bシリーズは、いずれかの電池電圧やVINI端子の電圧の変化を検出してからCOP端子・DOP端子へ出力されるまでの間に遅延時間を設けることが可能です。各遅延時間はIC内部の抵抗と外付け容量により決定されます。

過充電検出では、いずれかの電池電圧が V_{CU_n} 以上になるとCCT端子内部抵抗(R_{INC})を通じてCCT端子容量(C_{CCT})に充電を開始します。ある時間後にCCT端子の電圧がCCT端子検出電圧(V_{CCT})に達すると、COP端子がハイインピーダンスになります。この時間が過充電検出遅延時間(t_{CU})です。

t_{CU} は下記の式で算出されます ($V_{DS} = V1 + V2 + V3 + V4$)。

$$\begin{aligned} t_{CU} [s] &= -\ln (1 - V_{CCT} / V_{DS}) \times C_{CCT} [\mu F] \times R_{INC} [M\Omega] \\ &= -\ln (1 - 0.7 (Typ.)) \times C_{CCT} [\mu F] \times 8.31 [M\Omega] (Typ.) \\ &= 10.0 [M\Omega] (Typ.) \times C_{CCT} [\mu F] \end{aligned}$$

同様に過放電検出遅延時間 (t_{DL})、放電過電流検出遅延時間1 (t_{DIOV1})、放電過電流検出遅延時間2 (t_{DIOV2}) は下記の式で算出されます。

$$\begin{aligned} t_{DL} [ms] &= -\ln (1 - V_{CDT} / V_{DS}) \times C_{CDT} [\mu F] \times R_{IND} [k\Omega] \\ t_{DIOV1} [ms] &= -\ln (1 - V_{CIT} / V_{DS}) \times C_{CIT} [\mu F] \times R_{INI1} [k\Omega] \\ t_{DIOV2} [ms] &= -\ln (1 - V_{CIT} / V_{DS}) \times C_{CIT} [\mu F] \times R_{INI2} [k\Omega] \end{aligned}$$

$C_{CCT} = C_{CDT} = C_{CIT} = 0.1 [\mu F]$ の場合、各遅延時間 t_{CU} 、 t_{DL} 、 t_{DIOV1} 、 t_{DIOV2} は次のように算出されます。

$$\begin{aligned} t_{CU} [s] &= 10.0 [M\Omega] (Typ.) \times 0.1 [\mu F] = 1.0 [s] (Typ.) \\ t_{DL} [ms] &= 1000 [k\Omega] (Typ.) \times 0.1 [\mu F] = 100 [ms] (Typ.) \\ t_{DIOV1} [ms] &= 200 [k\Omega] (Typ.) \times 0.1 [\mu F] = 20 [ms] (Typ.) \\ t_{DIOV2} [ms] &= 20 [k\Omega] (Typ.) \times 0.1 [\mu F] = 2.0 [ms] (Typ.) \end{aligned}$$

負荷短絡検出遅延時間 (t_{SHORT}) は内部で固定されています。

8. CTLC端子およびCTLD端子について

S-8204Bシリーズには、2つの出力電圧制御端子があります。

CTLC端子はCOP端子の出力電圧を制御し、CTLD端子はDOP端子の出力電圧を制御します。COP端子およびDOP端子の出力電圧はそれぞれ独立して制御することができます。なお、これらの制御は電池保護回路に優先します。

表5 CTLC端子により設定される状態

CTLC端子	COP端子
High ^{*1}	通常状態 ^{*4}
Open ^{*2}	High-Z
Low ^{*3}	High-Z

- *1. Highは $CTLC \geq V_{CTLCH}$ の場合を示します。
- *2. CTLC端子がオープンの場合、 I_{CTLCH} によりプルダウンされます。
- *3. Lowは $CTLC \leq V_{CTLCL}$ の場合を示します。
- *4. 状態は電圧検出回路により制御されます。

表6 CTLD端子により設定される状態

CTLD端子	DOP端子
High ^{*1}	通常状態 ^{*4}
Open ^{*2}	V _{SS} 電位
Low ^{*3}	V _{SS} 電位

- *1. Highは $CTLD \geq V_{CTLDH}$ の場合を示します。
- *2. CTLD端子がオープンの場合、 I_{CTLDH} によりプルダウンされます。
- *3. Lowは $CTLD \leq V_{CTLDL}$ の場合を示します。
- *4. 状態は電圧検出回路により制御されます。

注意 電源変動時において、外付けフィルターR_{VDD1}、C_{VDD1}により、CTLC端子およびCTLD端子のHighレベル入力電位とICのV_{DD}電位の間に電位差が生じ、誤動作を起こす場合がありますので、注意してください。

9. SEL端子について

S-8204Bシリーズには、3セルまたは4セル保護の切り換え制御端子があります。

SEL端子をLowにした場合、V4セルの過放電検出が禁止されるため、V4セルをショートしても過放電検出が機能せず、3セル保護に使用できます。なお、このSEL端子による制御は電池保護回路に優先します。また、SEL端子は必ずHighまたはLow電位で使用してください。

表7 SEL端子により設定される状態

SEL端子	状態
High ^{*1}	4セル保護
Open	不定
Low ^{*2}	3セル保護

*1. HighはSEL \geq V_{SELH}の場合を示します。

*2. LowはSEL \leq V_{SELL}の場合を示します。

カスケード接続時においても、SEL端子の電位設定を組み合わせることにより6セル、7セルまたは8セル保護が可能となります。

表8 カスケード接続時のSEL端子により設定される状態

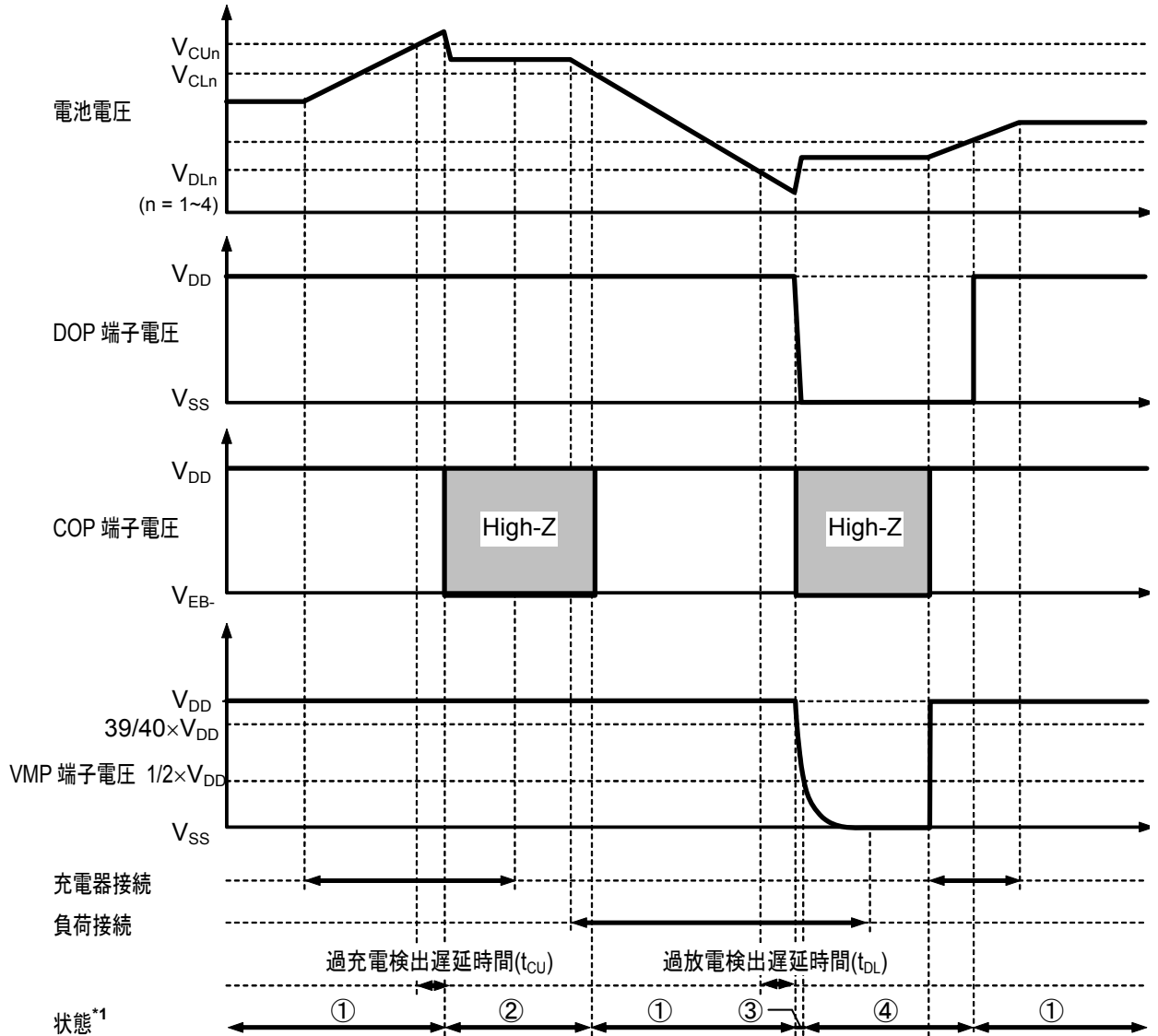
S-8204B (1) のSEL端子	S-8204B (2) のSEL端子	状態
Low ^{*1}	Low ^{*1}	6セル保護
Low ^{*1}	High ^{*2}	7セル保護
High ^{*2}	High ^{*2}	8セル保護

*1. LowはSEL \leq V_{SELL}の場合を示します。

*2. HighはSEL \geq V_{SELH}の場合を示します。

■ タイミングチャート (図11の回路)

1. 過充電検出、過放電検出 (パワーダウン機能あり)

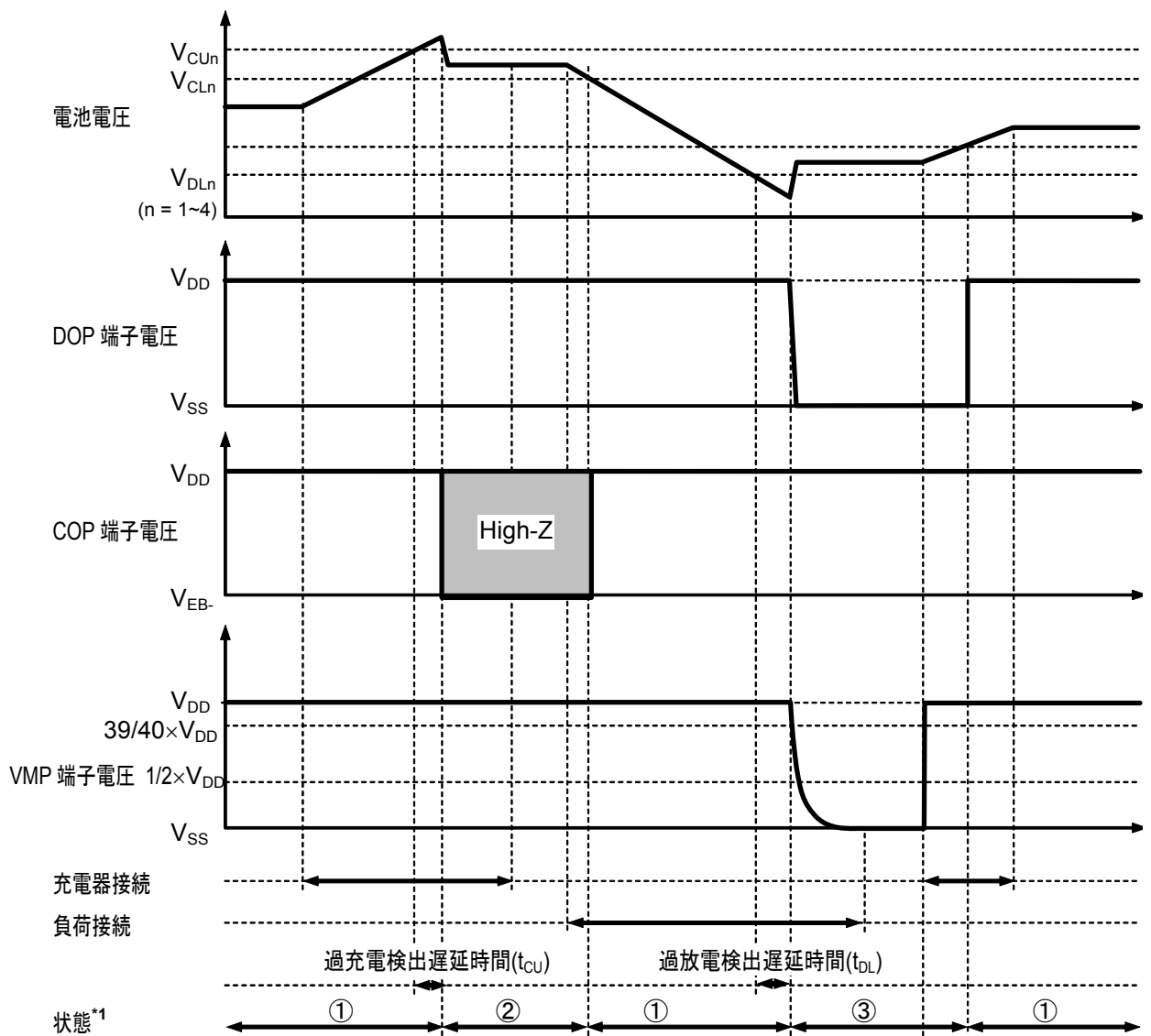


- *1. ① : 通常状態
 ② : 過充電状態
 ③ : 過放電状態
 ④ : パワーダウン状態

備考 定電流での充電を想定しています。 V_{EB-} は充電器の開放電圧を示します。

図8

2. 過充電検出、過放電検出（パワーダウン機能なし）

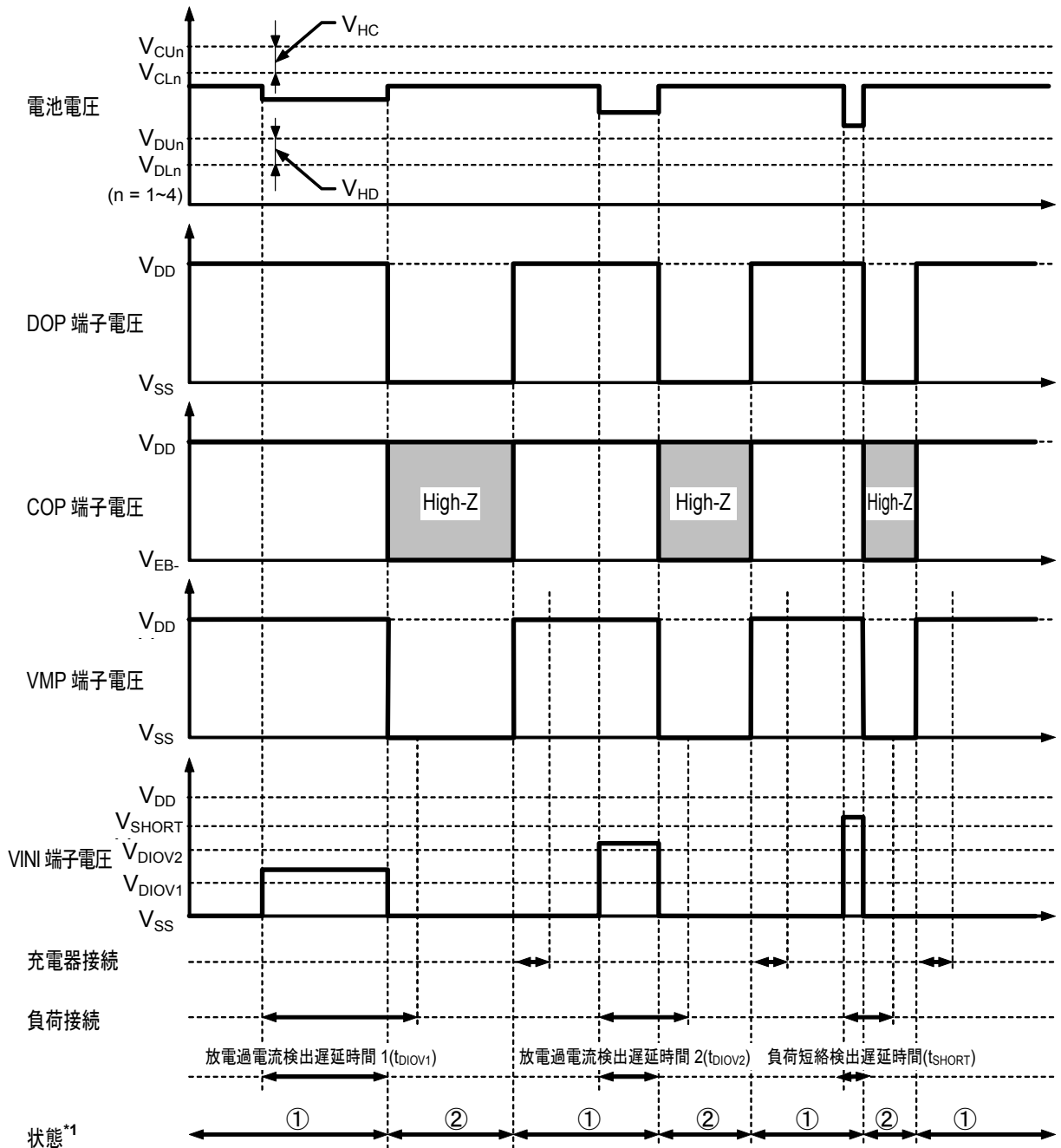


- *1. ①：通常状態
 ②：過充電状態
 ③：過放電状態

備考 定電流での充電を想定しています。 V_{EB-} は充電器の開放電圧を示します。

図9

3. 放電過電流検出



- *1. ①: 通常状態
②: 放電過電流状態

備考 定電流での充電を想定しています。V_{EB-}は充電器の開放電圧を示します。

図10

■ バッテリー保護ICの接続例

1. 4セル直列（過電流保護機能あり）

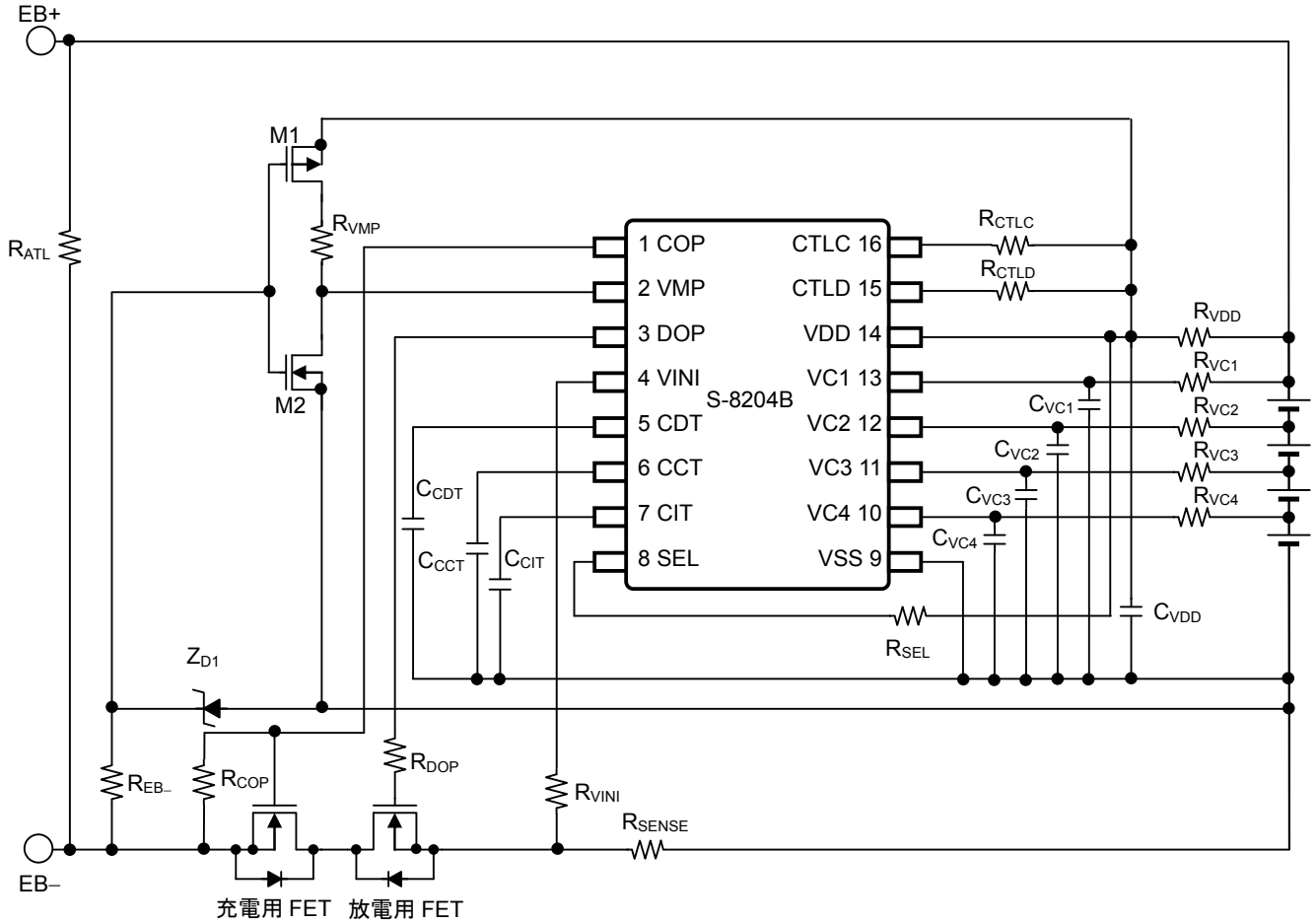


図11

2. 7セル直列 (カスケード接続 過電流保護機能なし)

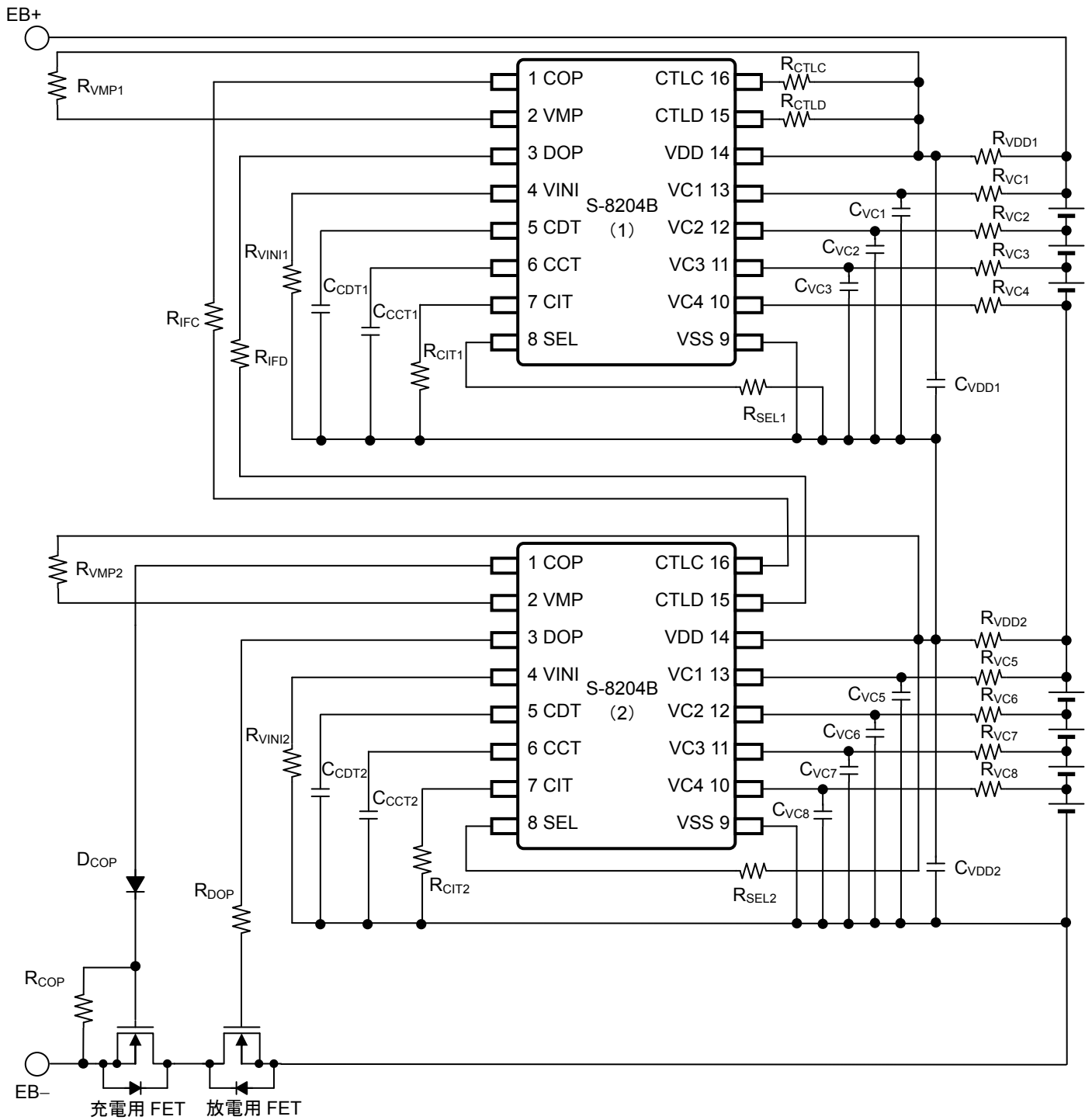


図12

3. 8セル直列（カスケード接続 過電流保護機能あり）

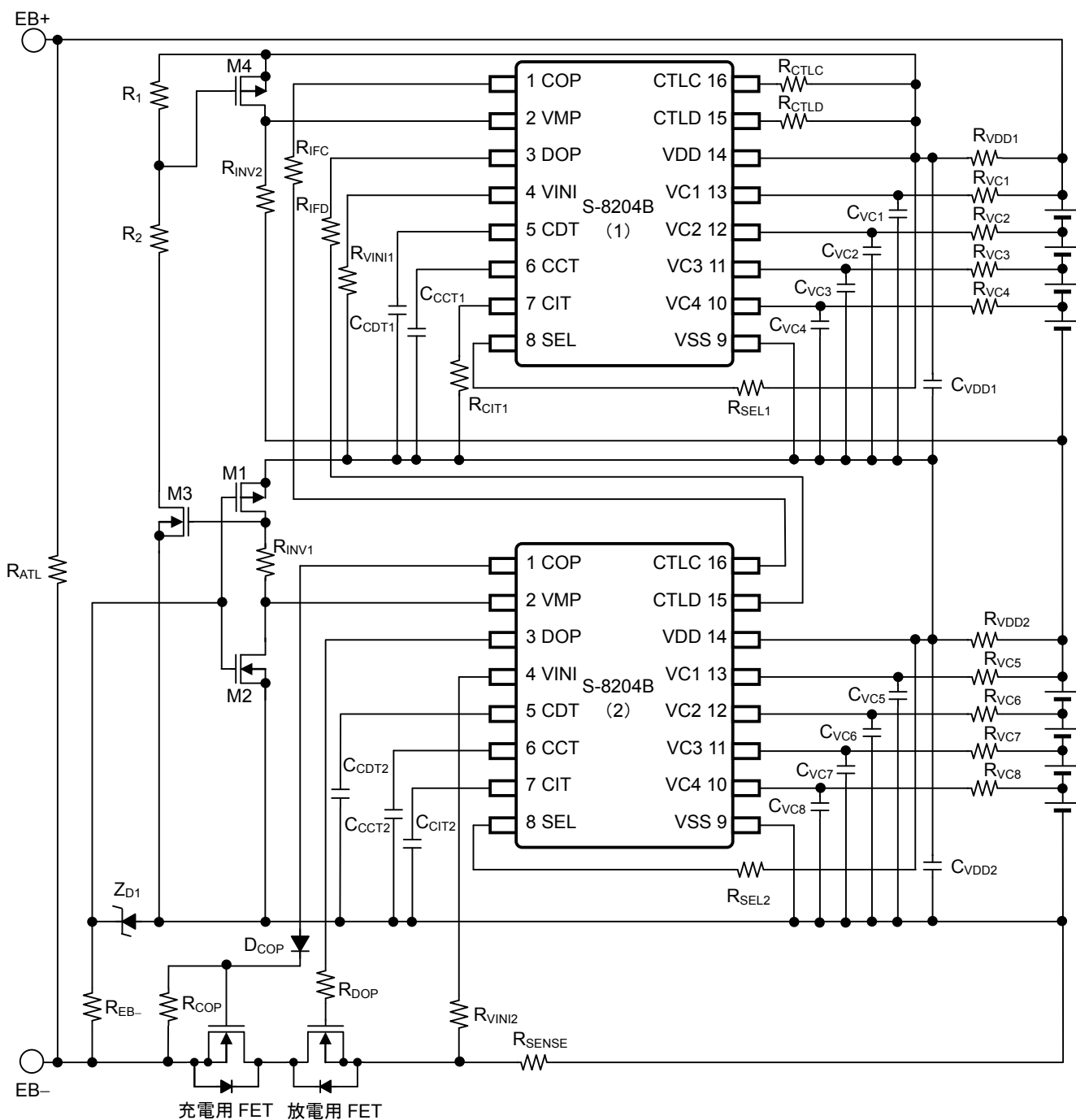


図13

表9 外付け部品の推奨値（図11の回路）

記号	推奨値	範囲	単位
R _{V_C1} , R _{V_C5}	1	0.51~1 ^{*1}	kΩ
R _{V_C2} , R _{V_C6}	1	0.51~1 ^{*1}	kΩ
R _{V_C3} , R _{V_C7}	1	0.51~1 ^{*1}	kΩ
R _{V_C4} , R _{V_C8}	1	0.51~1 ^{*1}	kΩ
R _{DOP}	51	20~68	kΩ
R _{COP}	1	0.1~1	MΩ
R _{VMP1} , R _{VMP2}	5.1	1~10	kΩ
R _{CTLC}	1	1~10	kΩ
R _{CTLD}	1	1~10	kΩ
R _{VINI}	1	1~10	kΩ
R _{SEL1} , R _{SEL2}	1	1~100	kΩ
R _{IFC}	5.1	5.1~6.8	MΩ
R _{IFD}	5.1	5.1~6.8	MΩ
R _{CIT1} , R _{CIT2}	1	1~100	kΩ
R _{VDD1} , R _{VDD2}	47	22~100 ^{*1}	Ω
C _{V_C1} , C _{V_C5}	47	0~100 ^{*1}	nF
C _{V_C2} , C _{V_C6}	47	0~100 ^{*1}	nF
C _{V_C3} , C _{V_C7}	47	0~100 ^{*1}	nF
C _{V_C4} , C _{V_C8}	47	0~100 ^{*1}	nF
C _{CCCT1} , C _{CCCT2}	0.1	0.01~	μF
C _{CDT1} , C _{CDT2}	0.1	0.01~	μF
C _{VDD1}	1	0~2.2	μF
C _{VDD2}	1.5	0~3.3	μF

*1. $R_{VDD1} \times C_{VDD1} = R_{VDD2} \times C_{VDD2} \times 2/3 = 47 \mu\text{F} \cdot \Omega$ 以上とし、 $R_{V_C1} \times C_{V_C1} = R_{V_C2} \times C_{V_C2} = R_{V_C3} \times C_{V_C3} = R_{V_C4} \times C_{V_C4} = R_{VDD1} \times C_{VDD1}$, $R_{V_C5} \times C_{V_C5} = R_{V_C6} \times C_{V_C6} = R_{V_C7} \times C_{V_C7} = R_{V_C8} \times C_{V_C8} = R_{VDD2} \times C_{VDD2} \times 2/3$ となるようにフィルター定数を設定してください。

注意1. 上記定数は予告なく変更することがあります。

2. VDD-VSS間フィルター定数は47 μF・Ω程度の値を推奨します。

例： $C_{VDD} \times R_{VDD} = 1.0 \mu\text{F} \times 47 \Omega = 47 \mu\text{F} \cdot \Omega$

VDD-VSS間フィルター定数を設定する場合には、実際のアプリケーションで過渡的な電源変動および過電流保護機能の評価を十分に行ってください。また、VDD-VSS間フィルター定数を47 μF・Ω程度以外に設定する場合は、弊社営業部までお問合せください。

3. 上記接続例および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

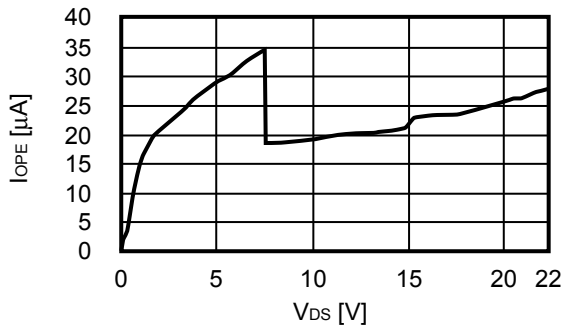
■ 注意事項

- ・ IC内での損失がパッケージの許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ 電池の接続順番は特に問いませんが、電池を接続した際に放電できない場合があります。この場合はVMP端子とVDD端子をショートすると通常状態に復帰します。
- ・ 過充電電池と過放電電池が混在した場合は過充電状態かつ過放電状態となり、充電と放電が共に不可能となります。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

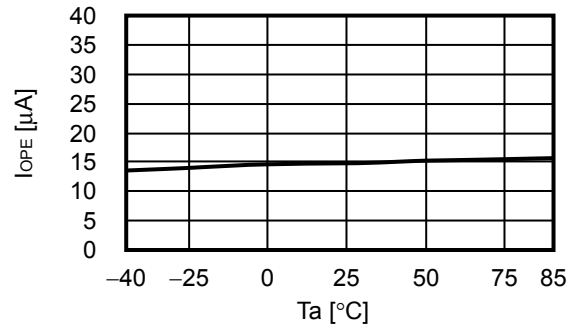
■ 諸特性データ (Typicalデータ)

1. 消費電流

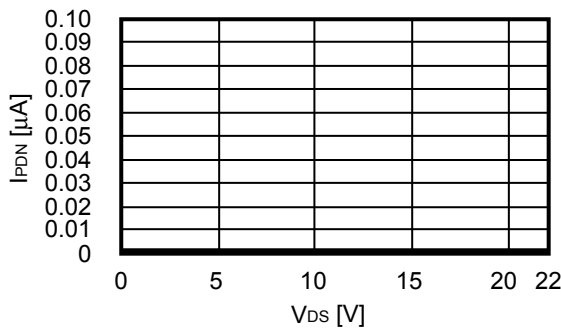
1.1 $I_{OPE} - V_{DS}$



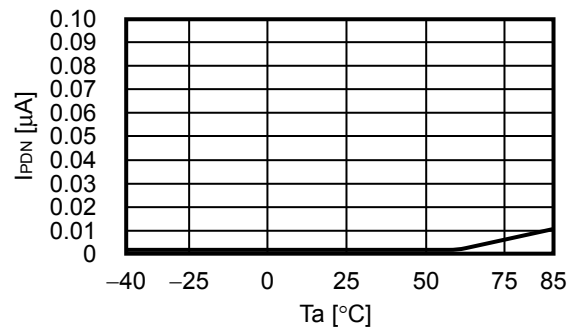
1.2 $I_{OPE} - T_a$



1.3 $I_{PDN} - V_{DS}$

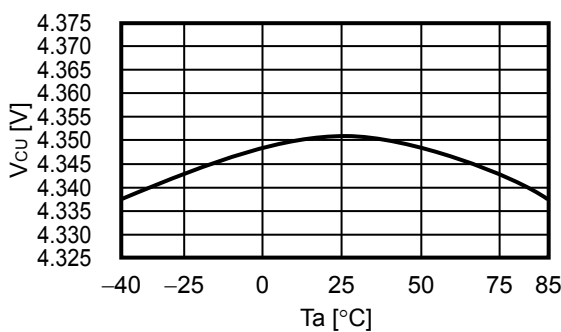


1.4 $I_{PDN} - T_a$

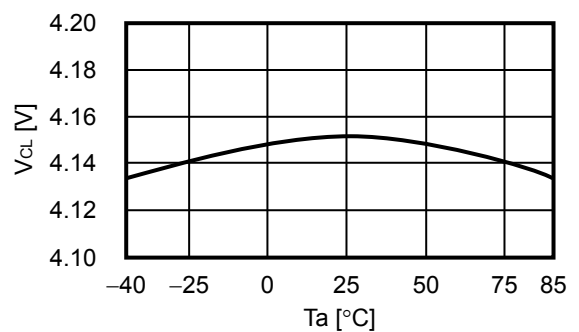


2. 過充電検出／解除電圧、過放電検出／解除電圧、過電流検出電圧

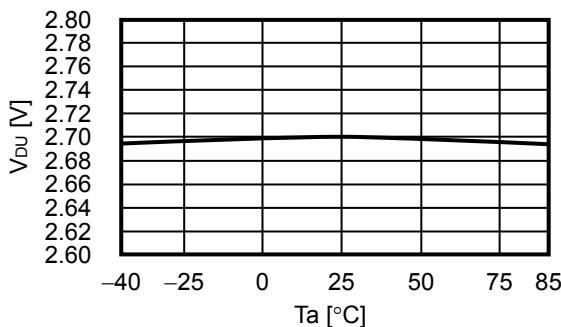
2.1 $V_{CU} - T_a$



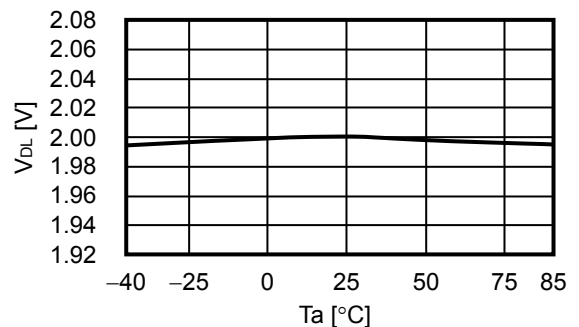
2.2 $V_{CL} - T_a$



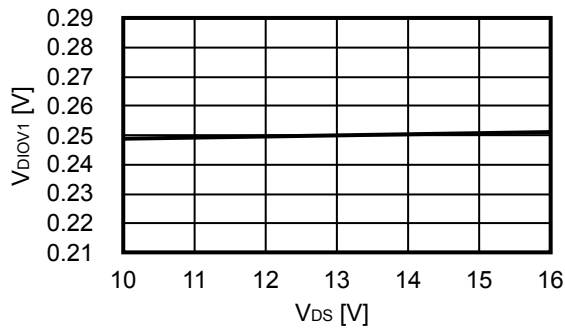
2.3 $V_{DU} - T_a$



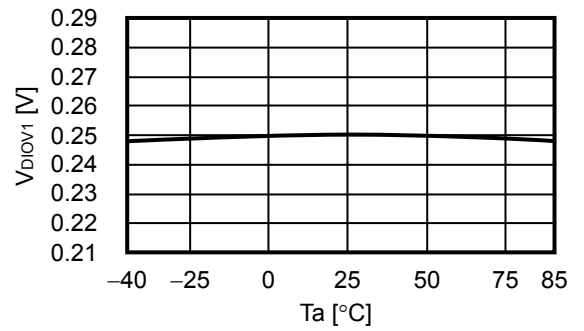
2.4 $V_{DL} - T_a$



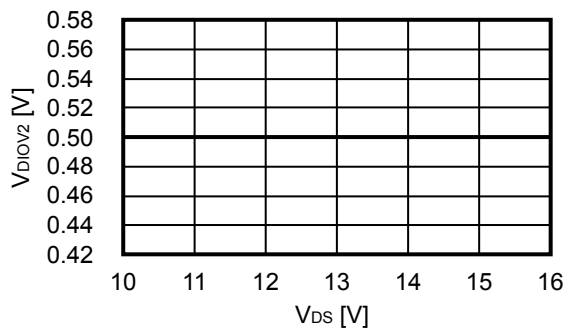
2.5 $V_{DIOV1} - V_{DS}$



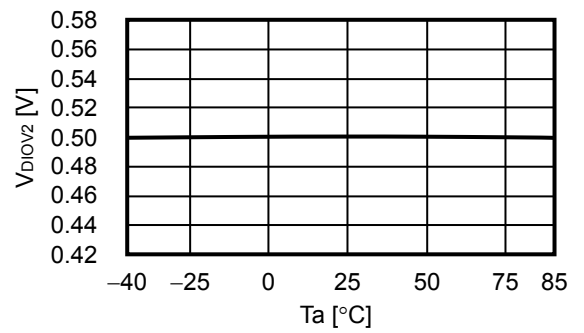
2.6 $V_{DIOV1} - Ta$



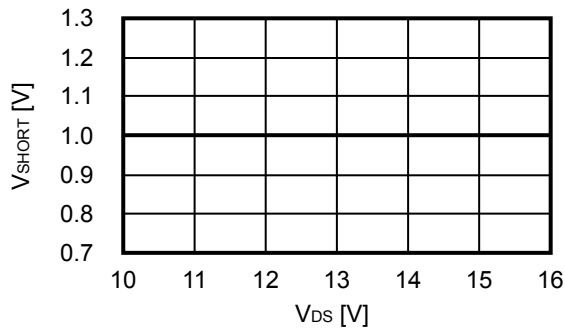
2.7 $V_{DIOV2} - V_{DS}$



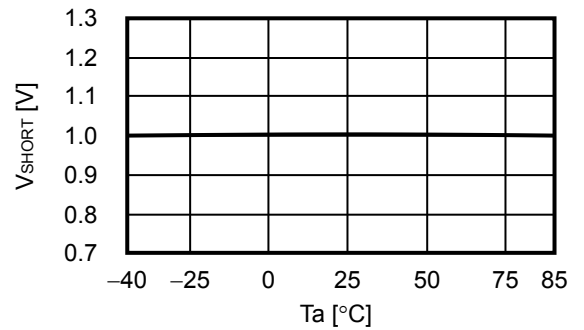
2.8 $V_{DIOV2} - Ta$



2.9 $V_{SHORT} - V_{DS}$

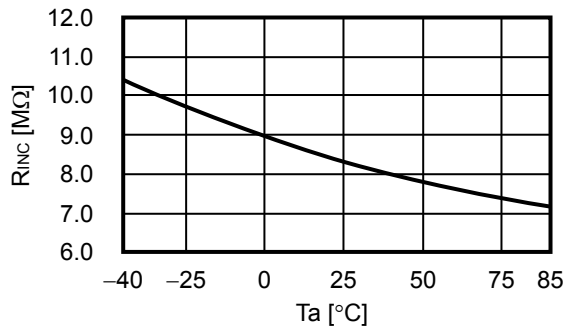


2.10 $V_{SHORT} - Ta$

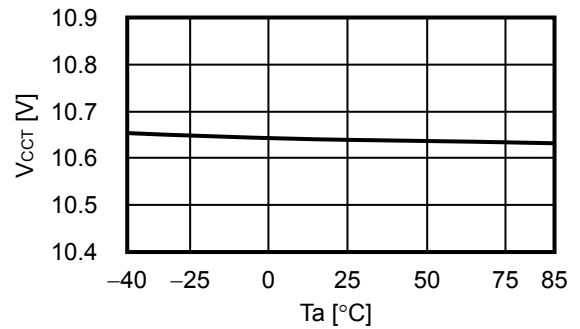


3. CCT端子内部抵抗 / 検出電圧、CDT端子内部抵抗 / 検出電圧、CIT端子内部抵抗 / 検出電圧および
負荷短絡検出遅延時間

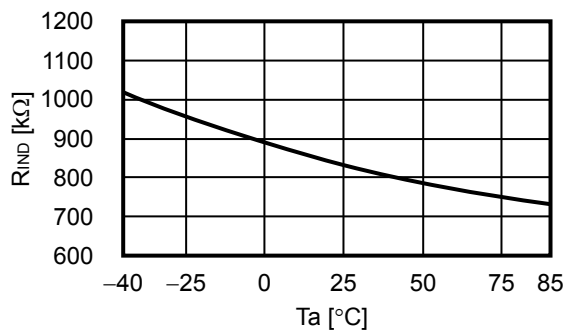
3.1 $R_{INC} - Ta$



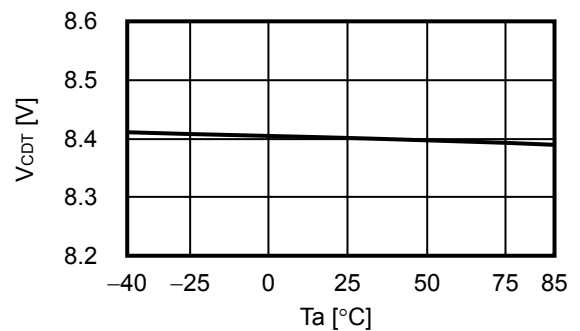
3.2 $V_{CCT} - Ta$ ($V_{DS} = 15.2 V$)



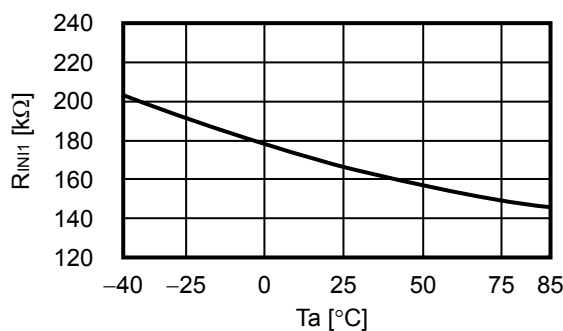
3.3 $R_{IND} - Ta$



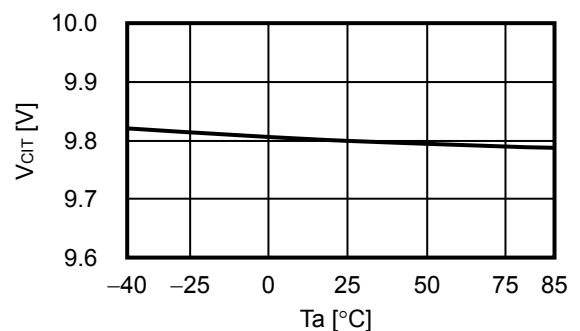
3.4 $V_{CDT} - Ta$ ($V_{DS} = 12.0 V$)



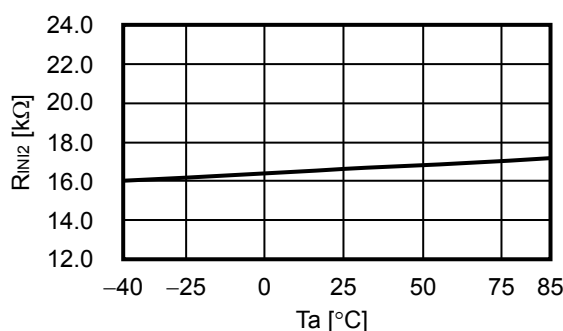
3.5 $R_{IN11} - Ta$



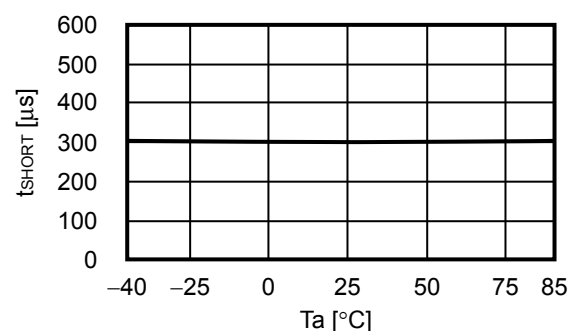
3.6 $V_{CIT} - Ta$ ($V_{DS} = 14.0 V$)



3.7 $R_{IN12} - Ta$

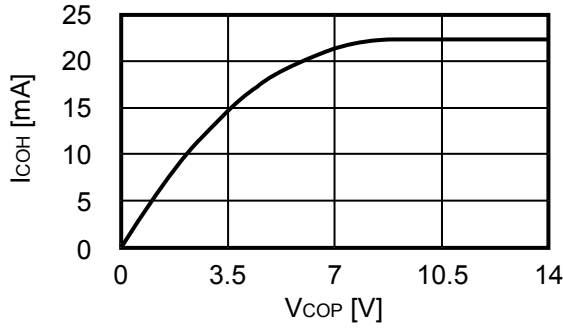


3.8 $t_{SHORT} - Ta$

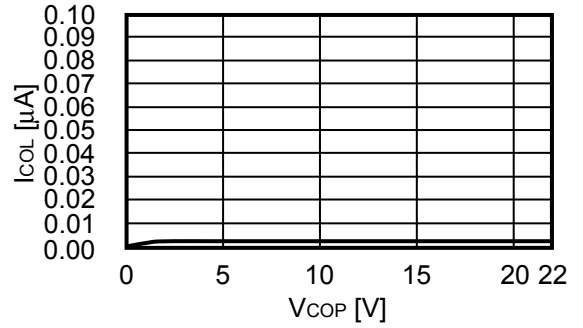


4. COP / DOP端子

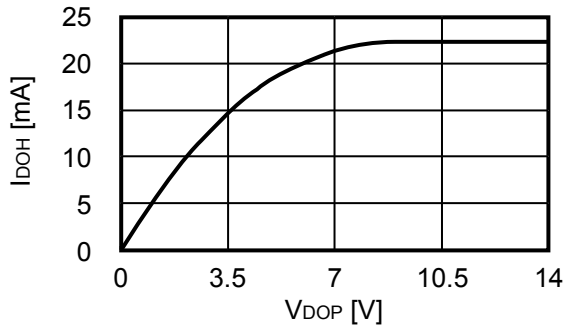
4.1 $I_{COH} - V_{COP}$



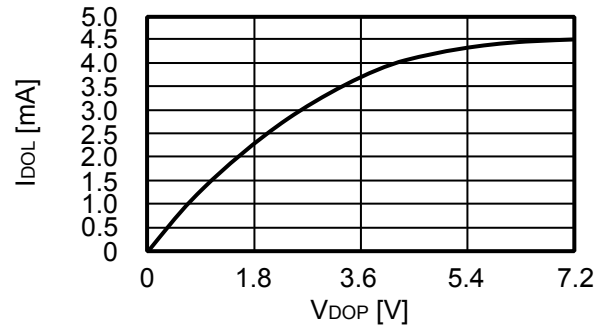
4.2 $I_{COL} - V_{COP}$

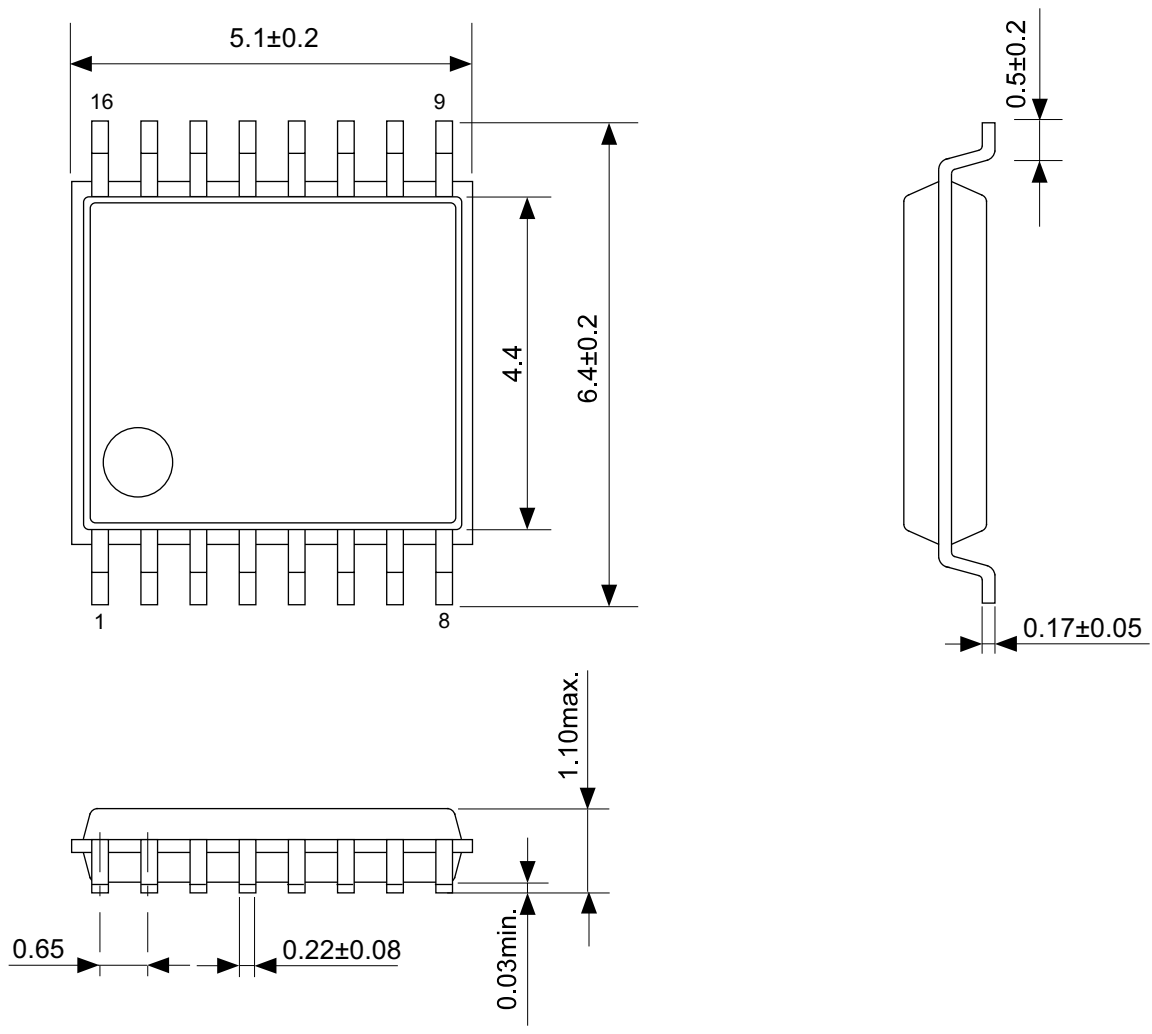


4.3 $I_{DOH} - V_{DOP}$



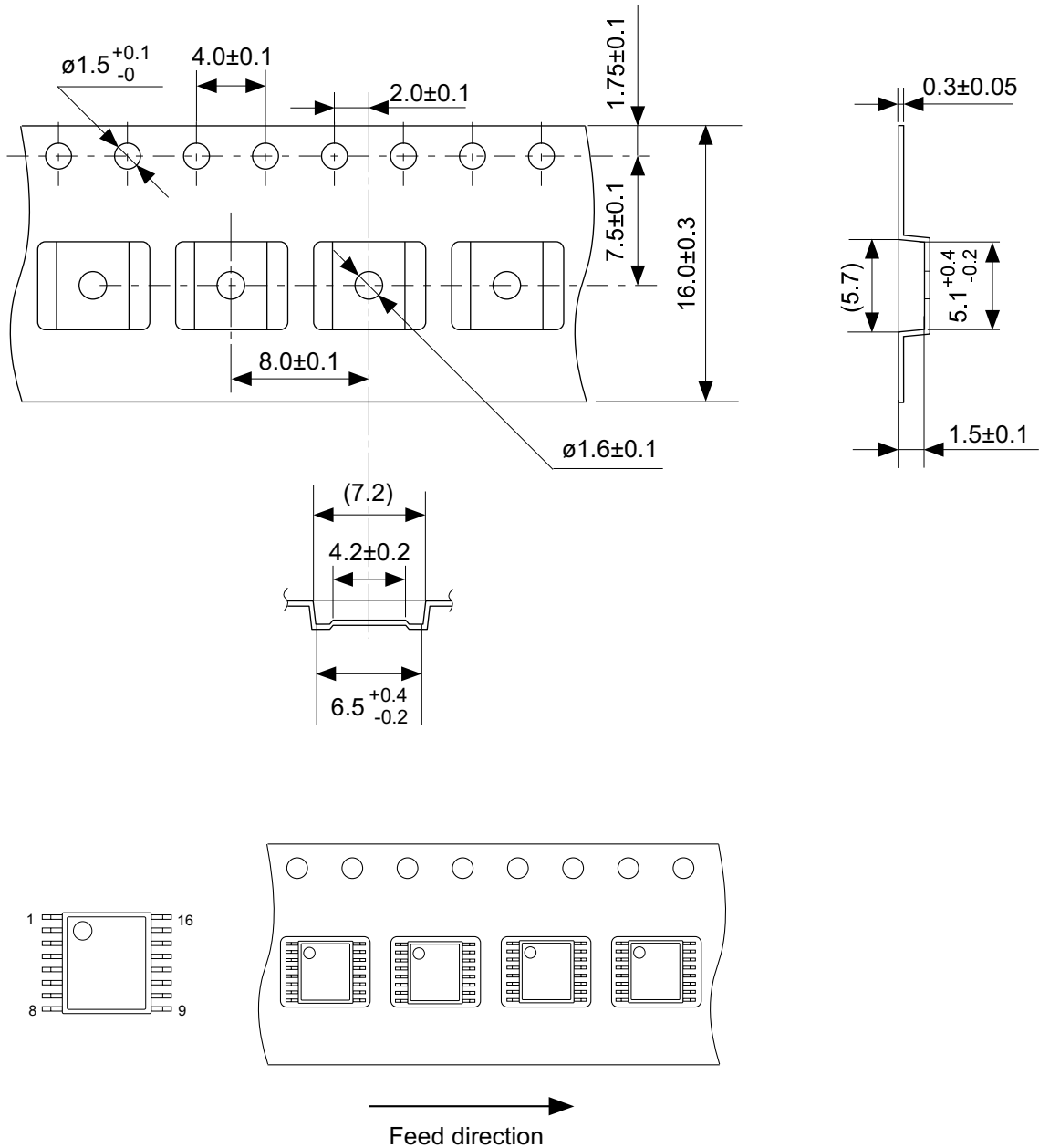
4.4 $I_{DOL} - V_{DOP}$





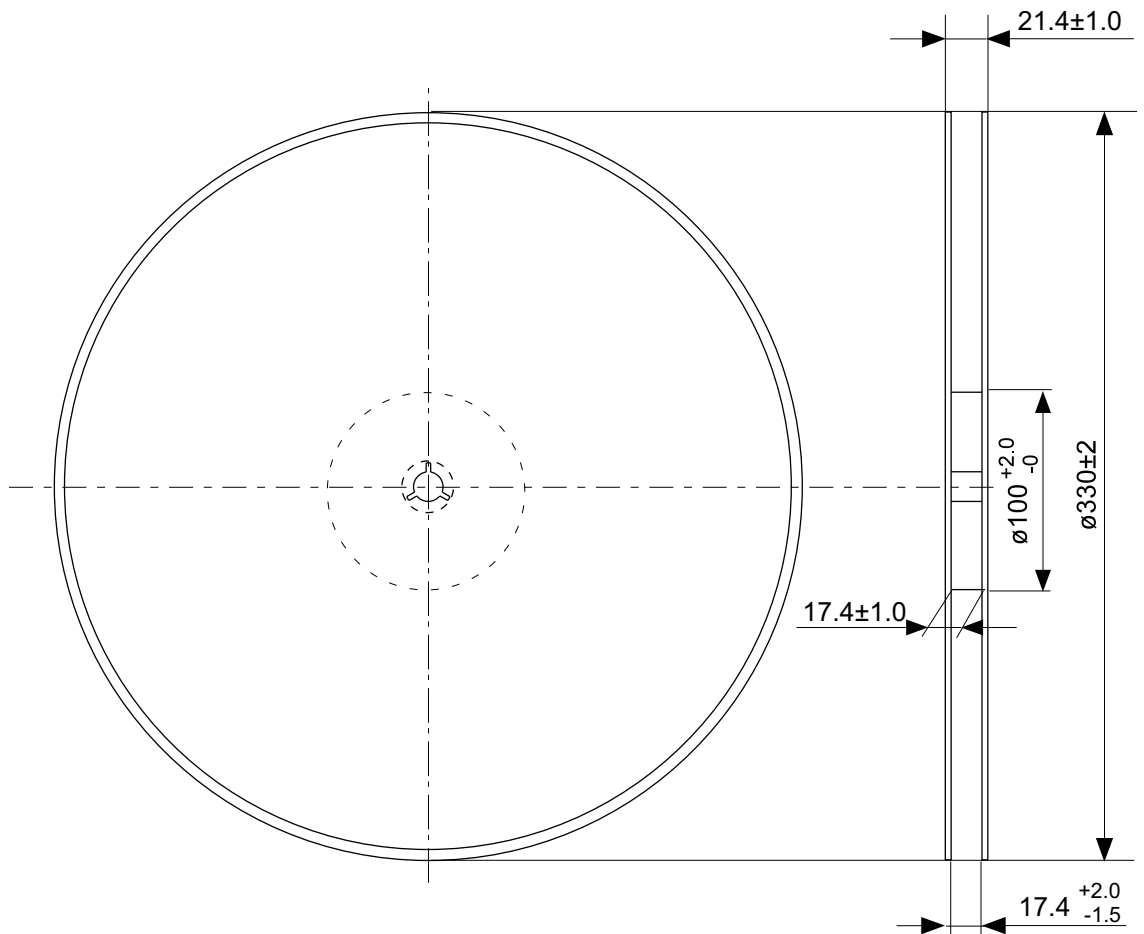
No. FT016-A-P-SD-1.1

TITLE	TSSOP16-A-PKG Dimensions
No.	FT016-A-P-SD-1.1
SCALE	
UNIT	mm
Seiko Instruments Inc.	

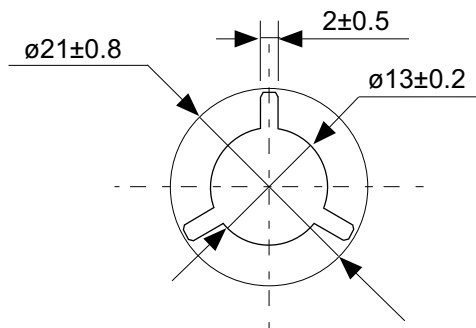


No. FT016-A-C-SD-1.1

TITLE	TSSOP16-A-Carrier Tape
No.	FT016-A-C-SD-1.1
SCALE	
UNIT	mm
Seiko Instruments Inc.	

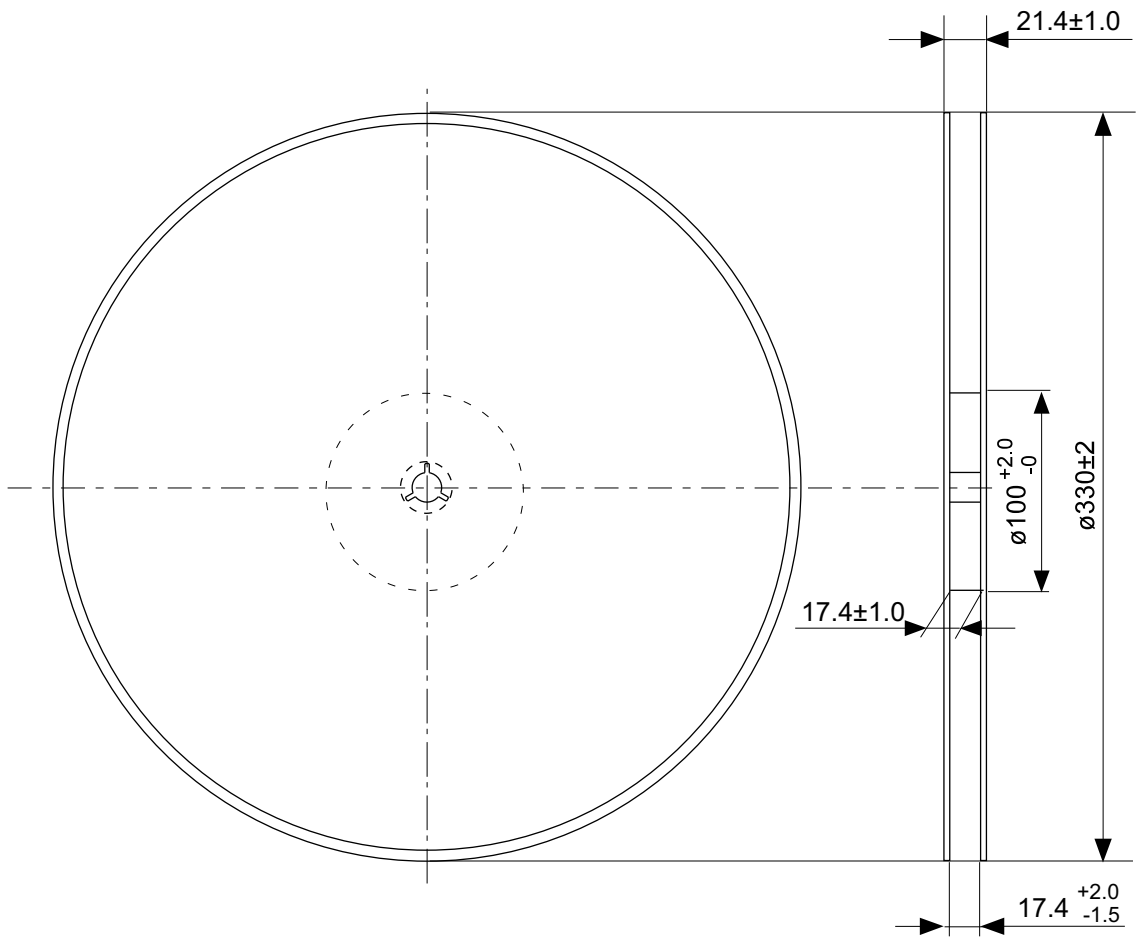


Enlarged drawing in the central part

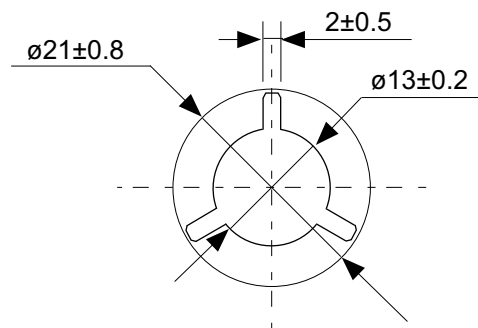


No. FT016-A-R-SD-2.0

TITLE	TSSOP16-A- Reel		
No.	FT016-A-R-SD-2.0		
SCALE		QTY.	2,000
UNIT	mm		
Seiko Instruments Inc.			



Enlarged drawing in the central part



No. FT016-A-R-S1-1.0

TITLE	TSSOP16-A- Reel		
No.	FT016-A-R-S1-1.0		
SCALE		QTY.	4,000
UNIT	mm		
Seiko Instruments Inc.			

SII



セイコーインスツル株式会社
www.sii-ic.com

- 本資料の内容は、製品の改良に伴い、予告なく変更することがあります。
- 本資料に記載されている図面等の第三者の工業所有権に起因する諸問題については弊社はその責任を負いかねます。また、応用回路例は製品の代表的な応用を説明するものであり、量産設計を保証するものではありません。
- 本資料に掲載されている製品が、外国為替及び外国貿易法に定める規制貨物（又は役務）に該当する場合は、同法に基づく日本国政府の輸出許可が必要です。
- 本資料の内容を弊社に断ることなしに、記載または、複製など他の目的で使用することは堅くお断りします。
- 本資料に記載されている製品は、弊社の書面による許可なくしては、健康機器、医療機器、防災機器、ガス関連機器、車両機器、航空機器、及び車載機器等、人体に影響を及ぼす機器または装置の部品として使用することはできません。
- 弊社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障や誤動作する場合があります。故障や誤動作により、人身事故、火災事故、社会的損害などを生じさせないような冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。