

S-24C256Cは、低消費電流、ワイドレンジ動作の2ワイヤシリアルE²PROMです。容量は256 Kビットで、構成は32768語 × 8ビットです。ページライト、シーケンシャルリードが可能です。

■ 特長

・動作電圧範囲	読み出し : 1.6 V ~ 5.5 V 書き込み : 1.7 V ~ 5.5 V
・ページライト機能	: 64バイト / ページ
・シーケンシャルリード機能	
・動作周波数	: 1.0 MHz (V _{CC} = 2.5 V ~ 5.5 V) 400 kHz (V _{CC} = 1.6 V ~ 2.5 V)
・書き込み時間	: 5.0 ms max.
・ノイズ除去	: シュミットトリガ、ノイズフィルタ付き入力端子 (SCL, SDA)
・低電源電圧時書き込み禁止機能	
・書き換え回数	: 10 ⁶ 回 / ユニット*1 (Ta = +25°C時)
・データ保持	: 100年 (Ta = +25°C時)
・メモリ容量	: 256 Kビット
・ライトプロテクト機能	: 100%
・初期出荷データ	: FFh
・鉛フリー (Sn 100%)、ハロゲンフリー ^{*2}	

*1. ユニットごと (ユニット : アドレス W14 ~ W2 部分が共通する 4 バイト)

*2. 詳細は「■ 品目コードの構成」を参照してください。

■ パッケージ

- ・ 8-Pin SOP (JEDEC)
- ・ 8-Pin TSSOP

注意 本製品はAV機器、OA機器、通信機器等の一般的な電子機器に使用されることを意図したものです。自動車搭載機器 (カーオーディオ、キーレスエントリー、エンジン制御等を含む)、医療機器用途で使用をお考えの際は必ず事前に弊社窓口まで御相談ください。

■ ピン配置図

1. 8-Pin SOP (JEDEC)

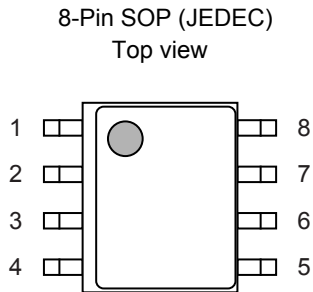


図1

S-24C256CI-J8T1U4

表1

端子番号	端子記号	端子内容
1	A0	スレーブアドレス入力
2	A1	スレーブアドレス入力
3	A2	スレーブアドレス入力
4	GND	グラウンド
5	SDA ^{*1}	シリアルデータ入出力
6	SCL ^{*1}	シリアルクロック入力
7	WP	ライトプロテクト入力 V _{CC} 接続 : プロテクト有効 オープンまたはGND接続 : プロテクト無効
8	VCC	電源

*1. High-Zが入力されないようにしてください。

2. 8-Pin TSSOP

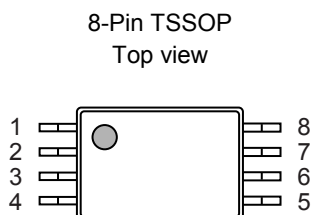


図2

S-24C256CI-T8T1U4

表2

端子番号	端子記号	端子内容
1	A0	スレーブアドレス入力
2	A1	スレーブアドレス入力
3	A2	スレーブアドレス入力
4	GND	グラウンド
5	SDA ^{*1}	シリアルデータ入出力
6	SCL ^{*1}	シリアルクロック入力
7	WP	ライトプロテクト入力 V _{CC} 接続 : プロテクト有効 オープンまたはGND接続 : プロテクト無効
8	VCC	電源

*1. High-Zが入力されないようにしてください。

備考 形状については「外形寸法図」を参照してください。

■ ブロック図

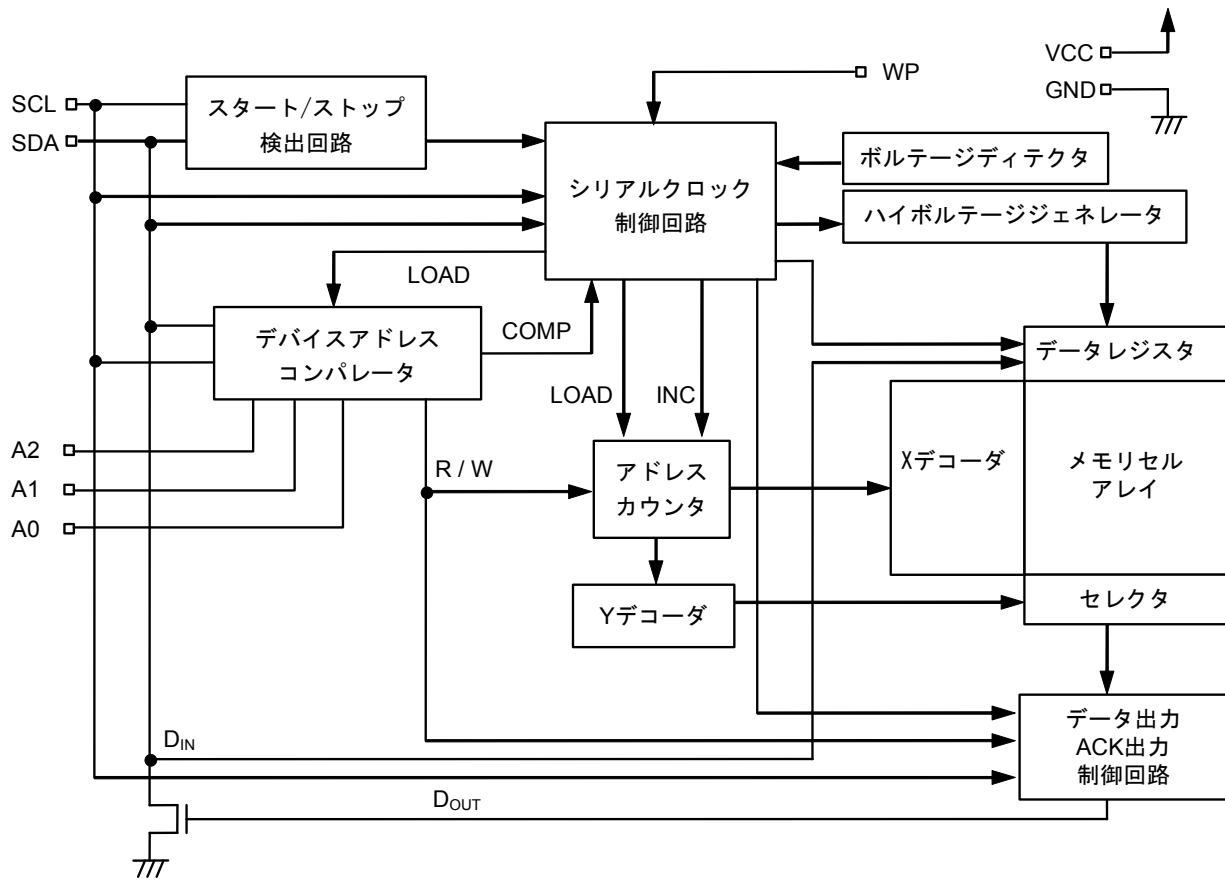


図3

■ 絶対最大定格

表3

項目	記号	定格	単位
電源電圧	V _{CC}	-0.3 ~ +6.5	V
入力電圧	V _{IN}	-0.3 ~ +6.5	V
出力電圧	V _{OUT}	-0.3 ~ +6.5	V
動作周囲温度	T _{opr}	-40 ~ +85	°C
保存温度	T _{stg}	-65 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 推奨動作条件

表4

項目	記号	条件	Ta = -40°C ~ +85°C		単位
			Min.	Max.	
電源電圧	V _{CC}	読み出し	1.6	5.5	V
		書き込み	1.7	5.5	V
高レベル入力電圧	V _{IH}	V _{CC} = 1.8 V ~ 5.5 V	0.7 × V _{CC}	5.5	V
		V _{CC} = 1.6 V ~ 1.8 V	0.8 × V _{CC}	5.5	V
低レベル入力電圧	V _{IL}	V _{CC} = 1.8 V ~ 5.5 V	-0.3	0.3 × V _{CC}	V
		V _{CC} = 1.6 V ~ 1.8 V	-0.3	0.2 × V _{CC}	V

■ 端子容量

表5

(Ta = +25°C, f = 1.0 MHz, V_{CC} = 5.0 V)

項目	記号	条件	Min.	Max.	単位
入力容量	C _{IN}	V _{IN} = 0 V (SCL, A0, A1, A2, WP)	—	10	pF
入出力容量	C _{I/O}	V _{I/O} = 0 V (SDA)	—	10	pF

■ 書き換え回数

表6

項目	記号	動作周囲温度	Min.	Max.	単位
書き換え回数	N _W	Ta = +25°C	10 ⁶	—	回 / ユニット*1

*1. ユニットごと (ユニット : アドレスW14 ~ W2部分が共通する4バイト)

■ データ保持

表7

項目	記号	動作周囲温度	Min.	Max.	単位
データ保持	—	Ta = +25°C	100	—	年

■ DC電気的特性

表8

項目	記号	条件	Ta = -40°C ~ +85°C				単位
			V _{CC} = 2.5 V ~ 5.5 V f _{SCL} = 1.0 MHz		V _{CC} = 1.6 V ~ 2.5 V f _{SCL} = 400 kHz		
			Min.	Max.	Min.	Max.	
読み出し時消費電流	I _{CC1}	—	—	2.0	—	1.5	mA

表9

項目	記号	条件	Ta = -40°C ~ +85°C				単位
			V _{CC} = 2.5 V ~ 5.5 V f _{SCL} = 1.0 MHz		V _{CC} = 1.7 V ~ 2.5 V f _{SCL} = 400 kHz		
			Min.	Min.	Min.	Max.	
書き込み時消費電流	I _{CC2}	—	—	4.0	—	4.0	mA

表10

項目	記号	条件	Ta = -40°C ~ +85°C				単位
			V _{CC} = 2.5 V ~ 5.5 V		V _{CC} = 1.6 V ~ 2.5 V		
			Min.	Max.	Min.	Max.	
待機時消費電流	I _{SB}	V _{IN} = V _{CC} or GND	—	4.0	—	3.0	μA
入力リーク電流1	I _{LI1}	SCL, SDA V _{IN} = GND ~ V _{CC}	—	1.0	—	1.0	μA
入力リーク電流2	I _{LI2}	A0, A1, A2 V _{IN} > 0.7 × V _{CC} スタンバイモード時	—	1.0	—	1.0	μA
出力リーク電流	I _{LO}	SDA V _{OUT} = GND ~ V _{CC}	—	1.0	—	1.0	μA
入力電流1	I _{IL}	WP V _{IN} < 0.3 × V _{CC}	—	50.0	—	50.0	μA
入力電流2	I _{IH}	WP V _{IN} > 0.7 × V _{CC}	—	2.0	—	2.0	μA
入力インピーダンス1	Z _{IL}	WP V _{IN} = 0.3 × V _{CC}	30	—	30	—	kΩ
入力インピーダンス2	Z _{IH}	WP V _{IN} = 0.7 × V _{CC}	500	—	500	—	kΩ
低レベル出力電圧	V _{OL}	I _{OL} = 3.2 mA	—	0.4	—	—	V
		I _{OL} = 1.5 mA	—	0.3	—	0.3	V
		I _{OL} = 0.7 mA	—	0.2	—	0.2	V

■ AC電气的特性

表11 測定条件

入力パルス電圧	$0.2 \times V_{CC} \sim 0.8 \times V_{CC}$
入力パルス立ち上がり / 立ち下がり時間	20 ns以下
出力判定電圧	$0.3 \times V_{CC} \sim 0.7 \times V_{CC}$
出力負荷	100 pF

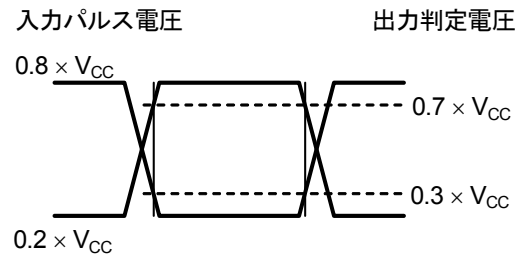


図4 AC測定入出力波形

表12

項目	記号	Ta = -40°C ~ +85°C				単位
		V _{CC} = 2.5 V ~ 5.5 V		V _{CC} = 1.6 V ~ 2.5 V		
		Min.	Max.	Min.	Max.	
SCLクロック周波数	f _{SCL}	0	1000	0	400	kHz
SCLクロック“L”時間	t _{LOW}	0.4	—	1.3	—	μs
SCLクロック“H”時間	t _{HIGH}	0.3	—	0.6	—	μs
SDA出力遅延時間	t _{AA}	0.1	0.5	0.1	0.9	μs
SDA出力保持時間	t _{DH}	50	—	50	—	ns
スタートコンディションセットアップ時間	t _{SU.STA}	0.25	—	0.6	—	μs
スタートコンディションホールド時間	t _{HD.STA}	0.25	—	0.6	—	μs
データ入力セットアップ時間	t _{SU.DAT}	80	—	100	—	ns
データ入力ホールド時間	t _{HD.DAT}	0	—	0	—	ns
ストップコンディションセットアップ時間	t _{SU.STO}	0.25	—	0.6	—	μs
SCL・SDA立ち上がり時間	t _R	—	0.3	—	0.3	μs
SCL・SDA立ち下がり時間	t _F	—	0.3	—	0.3	μs
WPセットアップ時間	t _{WS1}	0	—	0	—	μs
WPホールド時間	t _{WH1}	0	—	0	—	μs
WP解除セットアップ時間	t _{WS2}	0	—	0	—	μs
WP解除ホールド時間	t _{WH2}	0	—	0	—	μs
バス解放時間	t _{BUF}	0.5	—	1.3	—	μs
ノイズサプレッション時間	t _I	—	50	—	50	ns

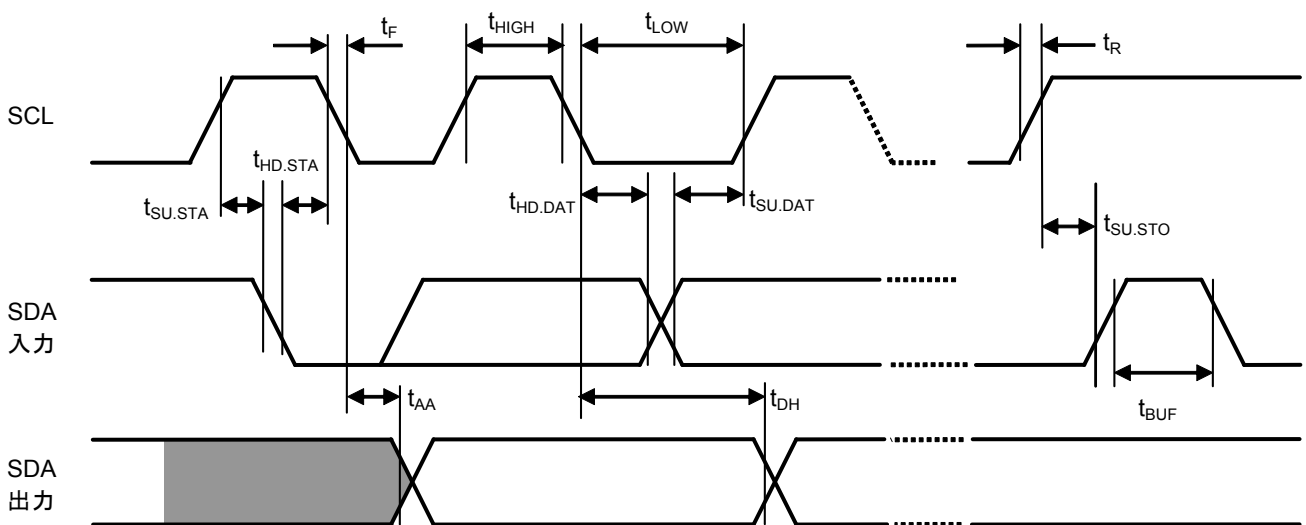


図5 バスタイミング

表13

項目	記号	Ta = -40°C ~ +85°C		単位
		V _{CC} = 1.7 V ~ 5.5 V		
		Min.	Max.	
書き込み時間	t _{WR}	—	5.0	ms

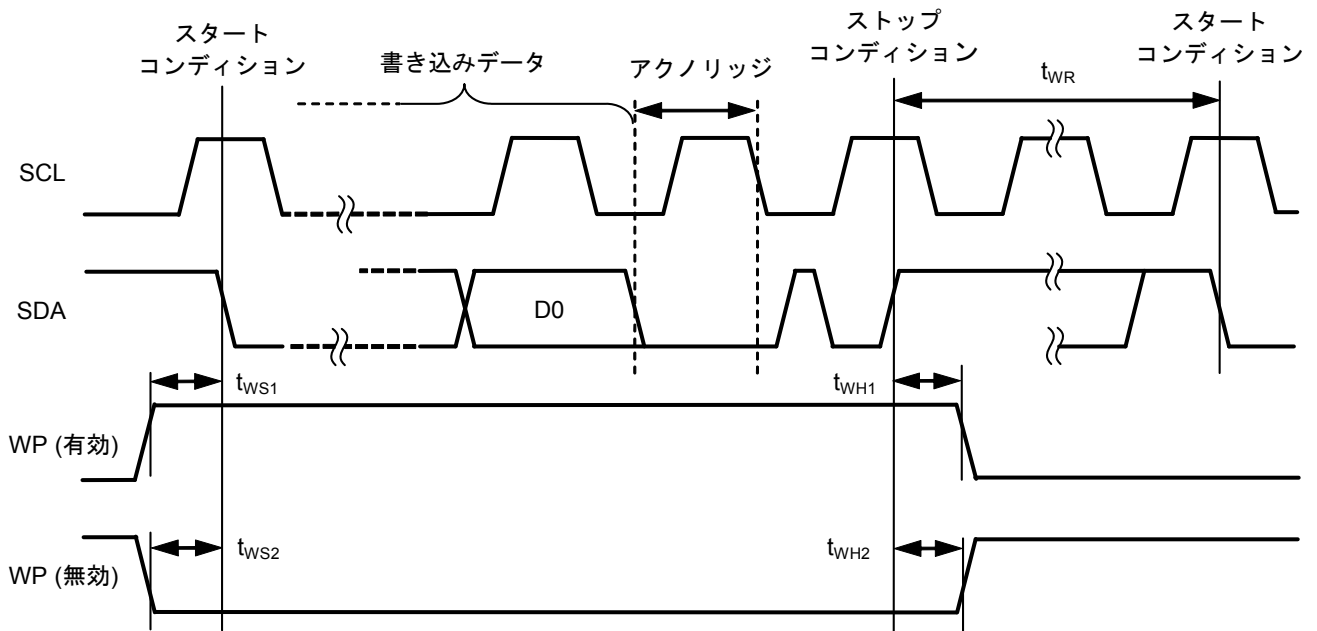


図6 ライトサイクルタイミング

■ 各端子の機能説明

1. A0, A1, A2 (スレーブアドレス入力) 端子

A0, A1, A2の各端子をGNDまたはV_{CC}に接続してスレーブアドレスを設定します。したがってA0, A1, A2の組み合わせにより、8通りのスレーブアドレスを設定することができます。

設定したスレーブアドレスは、マスタデバイスから送られてくるスレーブアドレスと一致するかを照合することで、バス上に複数接続されたデバイスの中からひとつを選択することが可能となります。

A0, A1, A2の各端子にはプルダウン素子が内蔵されているため、オープンとした場合にはGND接続した場合と同様になります。

2. SDA (シリアルデータ入出力) 端子

SDA端子は双方向にシリアルデータ転送を行うためのもので、信号入力端子とNch型トランジスタオープンドレイン出力端子から構成されています。通常SDAラインは抵抗でV_{CC}電位にプルアップし、他のオープンドレインあるいはオープンコレクタ出力のデバイスとワイアードオア接続して使用します (出力負荷の関係を図7に示します)。

3. SCL (シリアルクロック入力) 端子

SCL端子はシリアルクロック入力端子であり、SCLクロック入力信号の立ち上がり / 立ち下がりエッジで信号処理を行いますので、立ち上がり時間 / 立ち下がり時間には十分注意を払い、スペックを守ってください。

4. WP (ライトプロテクト入力) 端子

ライトプロテクト機能を使用する場合には、WP端子をV_{CC}電位にします。ライトプロテクト機能を使用しない場合は、必ずWP端子をオープン、またはGNDに接続しておきます。

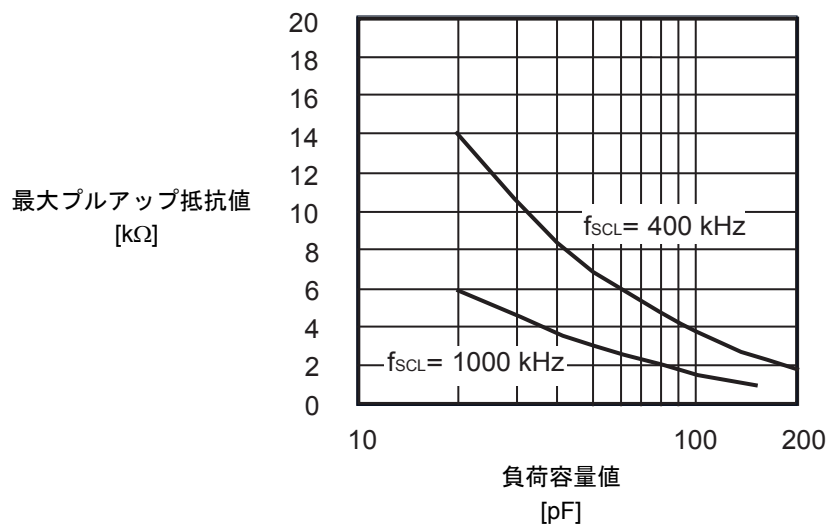


図7 出力負荷

■ 初期出荷データ

すべてのアドレスの初期出荷データはFFhです。

■ ECC機能 (エラー訂正機能)

S-24C256CはアドレスW14～W2が共通する4バイトごとにエラー訂正用のECCビットを6ビット付加しています。読み出し動作中1ビットの誤ったデータが4バイトのデータ中に存在した場合にも、エラー訂正機能により正しいデータへ補正し出力します。

なお、1バイトデータの書き込みを行った場合でも、S-24C256C内部では書き換え最小ユニットとなる4バイトと6ビットのECCビットを同時に書き換えます。

そのため、頻繁にデータの書き換えを行うアプリケーションでは、書き換え可能な回数を最大化するために、アドレスW14～W2が共通する4バイトごとにデータの書き換えを推奨します。

■ 動作説明

1. スタートコンディション

SCLラインが“H”レベルの時に、SDAラインが“H”から“L”へ変化することでスタートコンディションとなります。

すべての動作は、スタートコンディションではじまります。

2. ストップコンディション

SCLラインが“H”レベルの時に、SDAラインが“L”から“H”へ変化することでストップコンディションとなります。

読み出しシーケンスの際にストップコンディションを受け取ると、読み出し動作は中断され、デバイスはスタンバイモードとなります。

書き込みシーケンスの際にストップコンディションを受け取ると、書き込みデータの取り込みを終了し、S-24C256Cの書き換え動作が開始します。

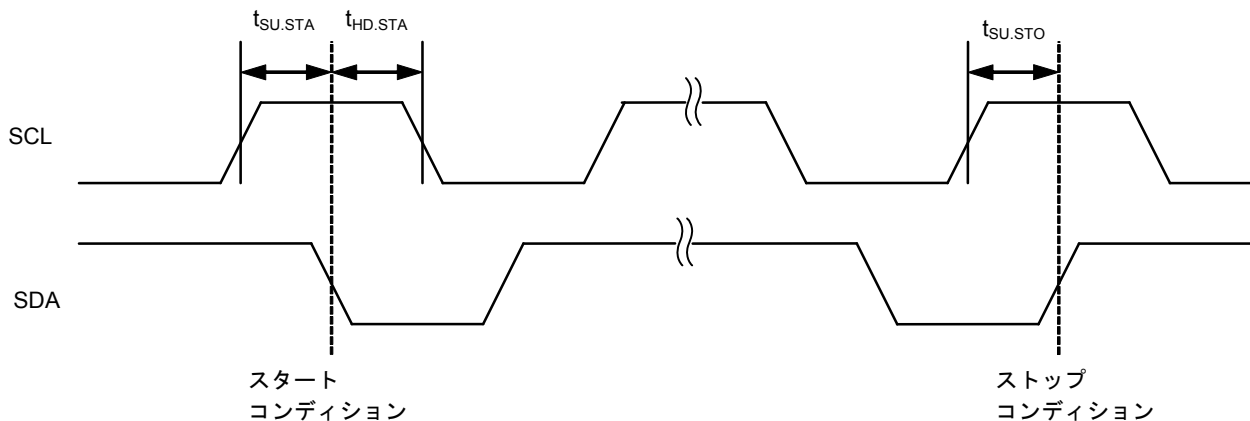


図8 スタート・ストップコンディション

5. デバイスアドレッシング

通信を行うために、システム上のマスタデバイスは、スレーブデバイスに対してスタートコンディションを発生させます。引き続き、7ビット長のデバイスアドレスと1ビット長のリード / ライト命令コードを、SDAバス上に送出します。

デバイスアドレスの上位4ビットはデバイスコードと呼び、“1010”に固定されています。

S-24C256Cの場合、続く3ビットをスレーブアドレスと呼び、システムバス上のデバイスを選択するために用いられ、アドレス入力端子 (A2, A1, A0) で設定されたアドレス値と比較されます。比較した結果が一致している場合には、スレーブアドレスは9番目のクロックサイクル期間において、アクノリッジを返します。

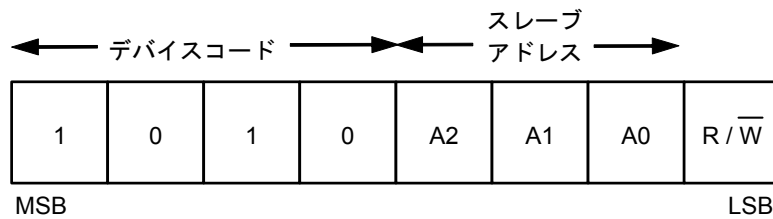


図11 デバイスアドレス

6. 書き込み動作

6.1 バイトライト

S-24C256Cがスタートコンディションに続き、7ビット長のデバイスアドレスと、リード / ライト命令コードの“0”を受け取ると、アクノリッジが発生します。

次に、8ビット長の上位ワードアドレスを受け取り、アクノリッジが発生します。続けて、8ビット長の下位ワードアドレスを受け取り、アクノリッジが発生します。さらに、8ビットの書き込みデータを受け取り、アクノリッジが発生した後、ストップコンディションを受け取ることで、指定したメモリアドレスのS-24C256Cの書き換え動作が開始します。

S-24C256Cの書き換え動作中は、すべての動作は禁止され、アクノリッジ信号は返しません。

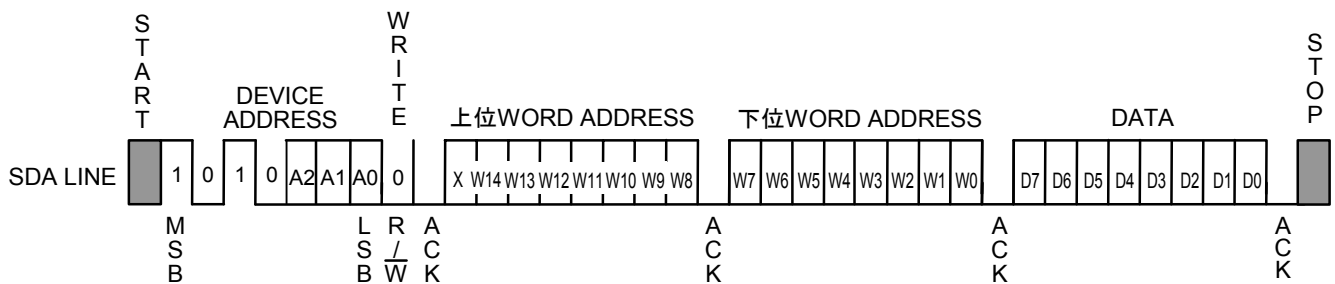


図12 バイトライト

6.2 ページライト

S-24C256Cは、最大64バイトのページ書き込みが可能です。

基本的なデータ転送手順は、バイトライトと同様ですが、8ビットの書き込みデータをページサイズ分、連続して受け取ることでページライトを行います。

S-24C256Cがスタートコンディションに続き、7ビット長のデバイスアドレスと、リード / ライト命令コード“0”を受け取ると、アクノリッジが発生します。次に、8ビット長の上位ワードアドレスを受け取り、アクノリッジが発生します。続けて8ビット長の下位ワードアドレスを受け取り、アクノリッジが発生します。さらに、8ビットの書き込みデータを受け取り、アクノリッジが発生した後、続けて次のワードアドレスに相当する8ビットの書き込みデータを受け取り、アクノリッジが発生します。以後、連続的に8ビットの書き込みデータの受け取りとアクノリッジの発生を繰り返し、最大ページサイズ分の書き込みデータを受け取ることができます。

最後に、ストップコンディションを受け取ることで、指定したメモリアドレスからはじまる書き込みデータを受け取ったページサイズに相当するS-24C256Cの書き換え動作が開始します。

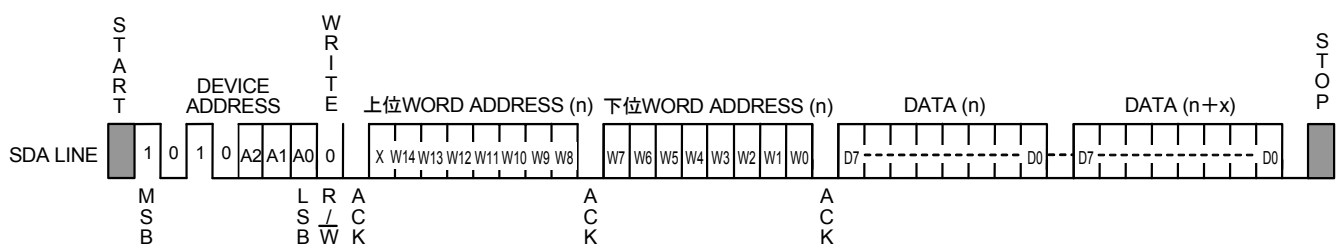


図13 ページライト

S-24C256Cの場合、ワードアドレスの下位6ビットは、8ビットの書き込みデータを受け取るごとに自動的にインクリメントされます。書き込みデータが64バイトを越える場合であってもワードアドレスの上位9ビットは変化せず、ワードアドレスの下位6ビットがロールオーバーし、最後に受け取った64バイトのデータが書き込みされます。

6.3 ライトプロテクト

S-24C256Cは、ライトプロテクト機能を有しています。WP端子がV_{CC}に接続されているときは、全メモリ領域への書き込みを禁止します。

WP端子がオープン、またはGNDに接続されているときは、ライトプロテクト機能は無効となり、全メモリ領域の書き込み動作が可能となります。

WP端子は、書き込み動作 (バイトライト、ページライト) のスタートコンディションから、ストップコンディションまで固定してください。その間にWP端子が変化したときは、書き込み中のアドレスのデータは保証されません。ライトプロテクトのタイミングについては図6を参照してください。

ライトプロテクト機能を使用しない場合は、WP端子をGNDに接続、またはオープンにしておきます。ライトプロテクト機能は、動作電源電圧範囲内において有効です。

また、図14に示すようにライトプロテクト機能が有効になっている場合、データ入力後のアクノリッジを発生しません。

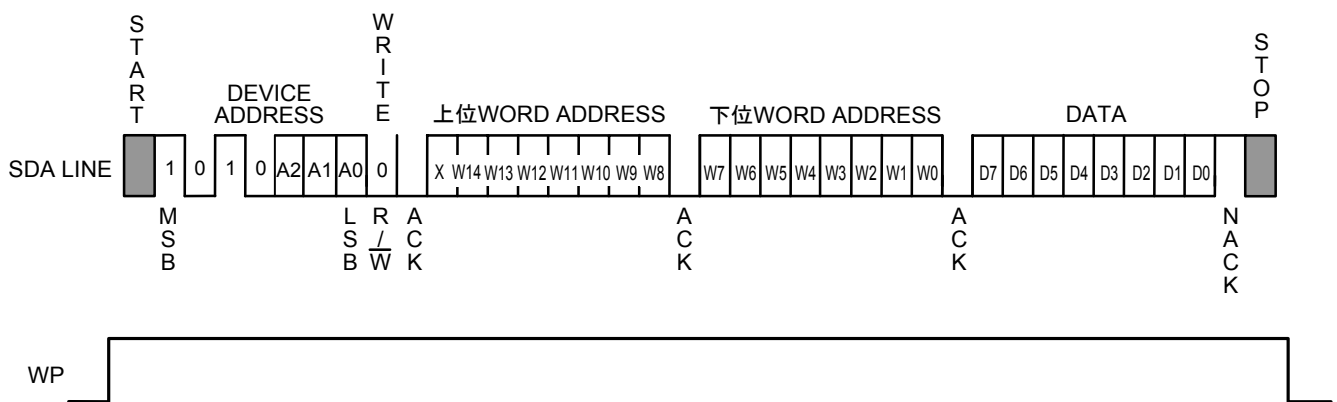
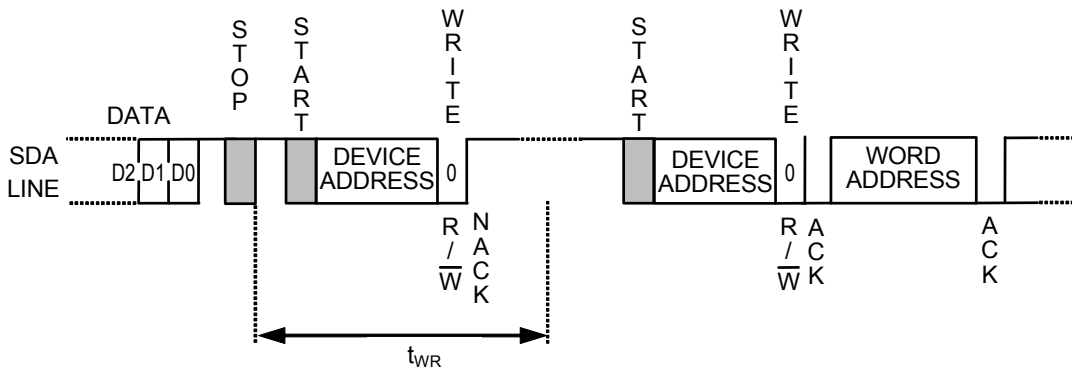


図14 ライトプロテクト

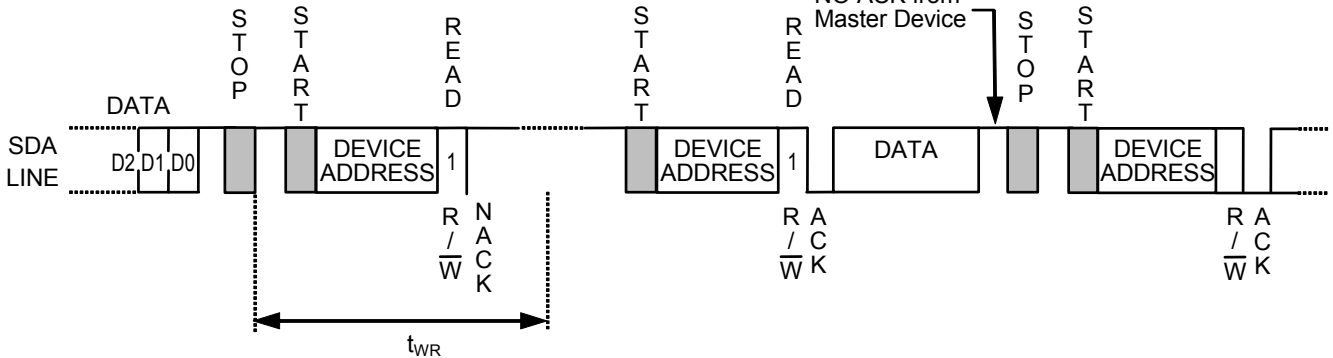
6.4 アクノリッジポーリング

アクノリッジポーリングは、S-24C256Cの書き換え動作の終了を知るために用います。ストップコンディションを受け取り、いったんS-24C256Cの書き換え動作が開始すると、すべての動作は禁止され、マスタデバイスの送出する信号に反応することはできません。したがって、マスタデバイスはS-24C256C (スレーブデバイス) に対してスタートコンディション、デバイスアドレス、リード / ライト命令コードを送出し、スレーブデバイスの応答を検出することで、S-24C256Cの書き換え動作の終了を知ることができます。すなわち、スレーブデバイスがアクノリッジを返さなければ、書き換え動作中であることを示し、アクノリッジを返せば、書き換え動作が終了したということを知ることができます。アクノリッジポーリングの際にマスタデバイスが送出するリード / ライト命令コードは、リード命令の“1”を用いることを推奨します。

ライト命令でのアクノリッジポーリング



リード命令でのアクノリッジポーリング



備考 ライト命令でのアクノリッジポーリング使用時、ACK出力後続けてワードアドレス、データ入力が可能です。
リード命令でのアクノリッジポーリング使用時、ACK出力後続けてデータの読み出しが可能です。
ただし、次にライト命令を入力する際には、データ出力中にスタートコンディションを入力できない場合があるため、ACK出力後のデータ出力後、ストップコンディションを入力し、次の命令を入力してください。

図15 アクノリッジポーリング使用例

7. 読み出し動作

7.1 カレントアドレスリード

S-24C256Cは、書き込み、読み出し動作ともに、最後にアクセスしたメモリアドレスを保持しています。メモリアドレスは、電源電圧が動作電圧未満にならない限り保持されます。したがって、マスターデバイスがS-24C256Cのアドレスポインタの位置を認識しているのであれば、ワードアドレスを指定することなしに、現在のアドレスポインタのメモリアドレスより、データを読み出すことができます。これをカレントアドレスリードと呼びます。カレントアドレスリード動作に先立ち、S-24C256C内部のアドレスカウンタの内容がn番地である場合で説明します。

S-24C256Cがスタートコンディションに続き、7ビット長のデバイスアドレスと、リード / ライト命令コードの“1”を受け取ると、アクノリッジを発生します。

続けて、SCLクロックに同期してアドレスn番地の8ビット長のデータがS-24C256Cより出力されます。その後、アドレスカウンタがインクリメントされ、アドレスカウンタの内容はn + 1番地となります。この後に、マスターデバイスがアクノリッジを出力しないでストップコンディションを送出することで、読み出し動作は終了します。

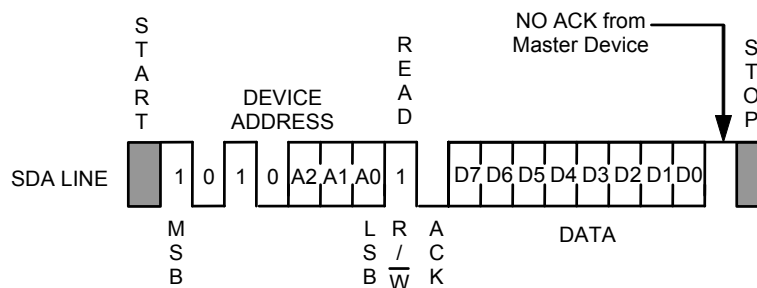


図16 カレントアドレスリード

S-24C256Cのアドレスポインタの認識に関して、以下の点に注意を払う必要があります。

読み出し動作の際には、8ビット目のデータが出力後、S-24C256Cのメモリアドレスカウンタは自動的にインクリメントされていきますが、書き込み動作の際には、メモリアドレスの上位ビット (ワードアドレスの上位ビット*)は固定され、インクリメントされないことに注意してください。

*1. ワードアドレスの上位9ビットになります。

7.2 ランダムリード

ランダムリードは、任意のメモリアドレスのデータを読み出す場合に用いられる手法です。

まず、メモリアドレスをS-24C256Cのアドレスカウンタにロードするために、以下の要領でダミーライトを行います。

S-24C256Cが、スタートコンディションに続き、7ビット長のデバイスアドレスと、リード / ライト命令コードの“0”を受け取るとアクノリッジを発生します。

まず8ビット長の上位ワードアドレスを受け取り、アクノリッジを発生します。そのあと、8ビット長の下位ワードアドレスを受け取り、アクノリッジを発生します。ここまでの動作で、S-24C256Cのアドレスカウンタにメモリアドレスがロードされます。

バイトライト、ページライト動作の場合は、この後書き込みデータを受け取るようになりますが、ダミーライトでは、データの受け取りを行いません。

ダミーライトによってS-24C256Cのメモリアドレスカウンタにメモリアドレスがロードされましたので、以降のマスタデバイスは新たにスタートコンディションを送出し、カレントアドレスリードと同様の動作をさせることで、任意のメモリアドレスからはじまるデータの読み出しを行うことができます。

すなわち、S-24C256Cがスタートコンディションに続き、7ビット長のデバイスアドレスと、リード / ライト命令コードの“1”を受け取ると、アクノリッジを発生します。

続けて、SCLクロックに同期して8ビット長のデータが、S-24C256Cより出力されます。

この後に、マスタデバイスがアクノリッジを出力せずにストップコンディションを送出することで、読み出し動作は終了します。

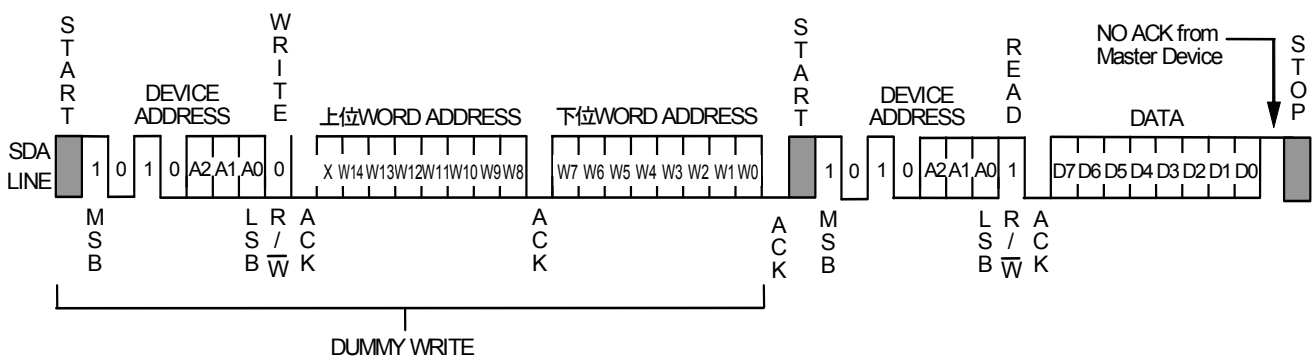


図17 ランダムリード

7.3 シーケンシャルリード

カレントアドレスリード、ランダムリードどちらにおいても、S-24C256Cがスタートコンディションに続き、7ビット長のデバイスアドレスと、リード / ライト命令コードの“1”を受け取るとアクノリッジが発生します。続けて、SCLクロックに同期して8ビット長のデータが、S-24C256Cより出力される際、S-24C256Cのメモリアドレスカウンタは自動的にインクリメントされます。

その後、マスタデバイスがアクノリッジを送出すると、次のメモリアドレスのデータを出力します。マスタデバイスがアクノリッジを送出することで、順次S-24C256Cのメモリアドレスカウンタはインクリメントされ、連続してデータを読み続けることができます。これをシーケンシャルリードと呼びます。

読み出し動作を終了させるためには、マスタデバイスがアクノリッジを出力しないで、ストップコンディションを送出することで行います。

シーケンシャルリードでは、連続してデータを読み続けることができますが、このときメモリアドレスカウンタが最終ワードアドレスに到達すると、次いで先頭ワードアドレスにロールオーバーします。

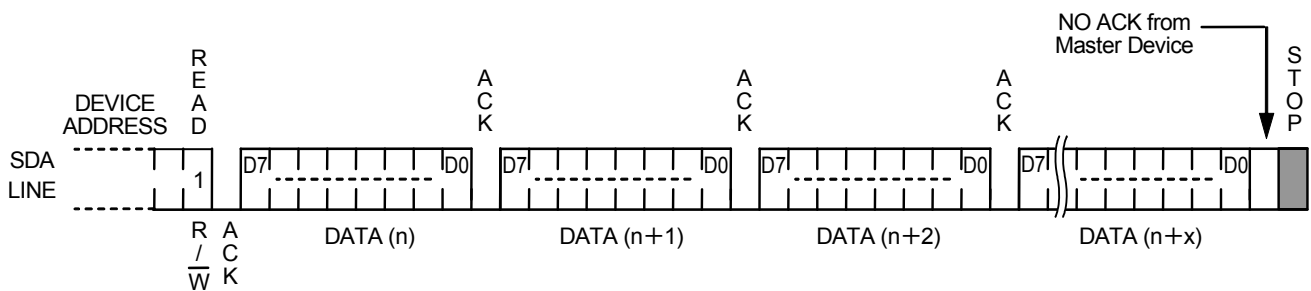


図18 シーケンシャルリード

■ 低電源電圧時の書き込み禁止機能

S-24C256Cは低電源電圧の検出回路を内蔵し、電源電圧の低下時および電源投入時には書き込み命令をキャンセルします。検出電圧、解除電圧は1.50 V typ.です (図19参照)。

ストップコンディションを受け取る際に、低電源電圧を検出すると書き込み命令がキャンセルされます。データ転送中や書き込み動作中に電源電圧が低下した場合は、書き込みを行っていたアドレスのデータは保証されません。

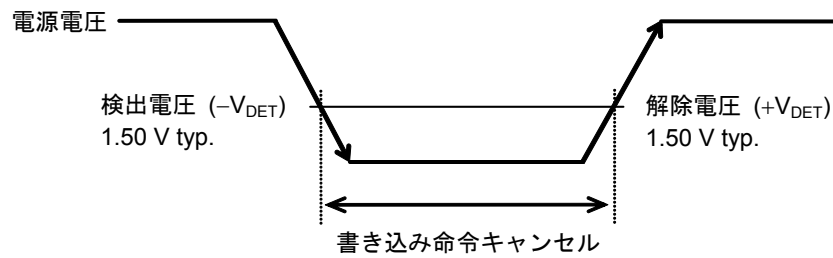


図19 低電源電圧時の動作

■ S-24C256Cの使用手法

1. SDA入出力端子およびSCL入力端子のプルアップについて

SDA入出力端子は、I²C-busプロトコルの機能上、必ずプルアップしてください。プルアップ抵抗がない場合、正常な通信を行うことができません。

マスタデバイスが、Nchオープンドレイン出力端子にS-24C256CのSCL入力端子が接続されている場合は、必ずプルアップしてください。また、マスタデバイスのトリステート出力端子にS-24C256CのSCL入力端子が接続されている場合は、High-Z状態がSCL入力端子に入力されないように、同様のプルアップ抵抗を付けてください。これは、電圧降下時にマスタデバイスがリセットされると、トリステート端子の不定出力 (High-Z) によってS-24C256Cが誤動作するのを防止するためです。

2. 入力、入出力端子等価回路

本ICのSCL, SDA端子には、プルアップ / プルダウン抵抗は内蔵しておりません。WP, A2, A1, A0端子には、プルダウンを内蔵しています。また、SDA端子はオープンドレイン出力になります。以下に等価回路を示します。

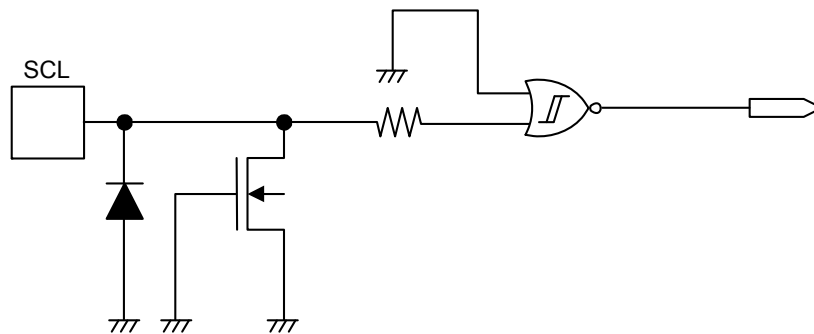


図20 SCL端子

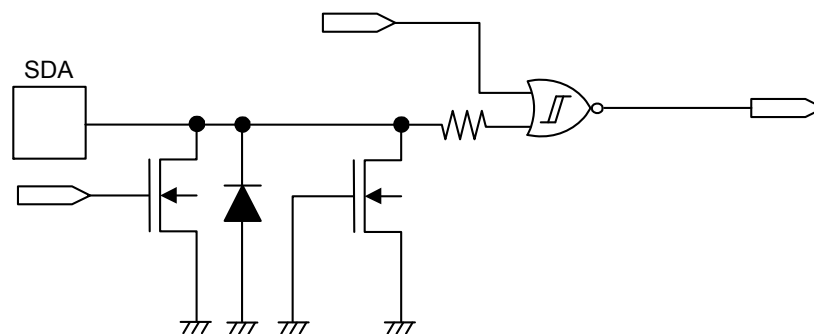


図21 SDA端子

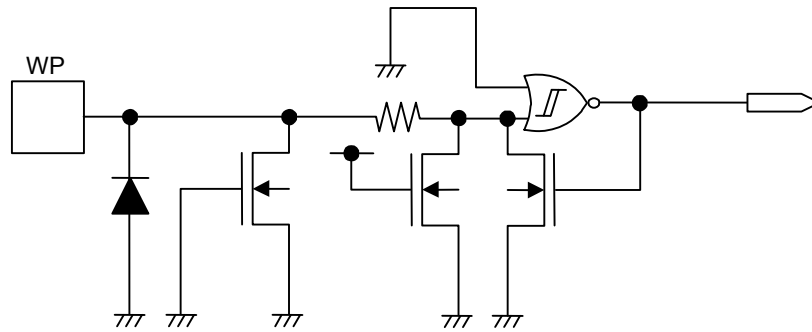


図22 WP端子

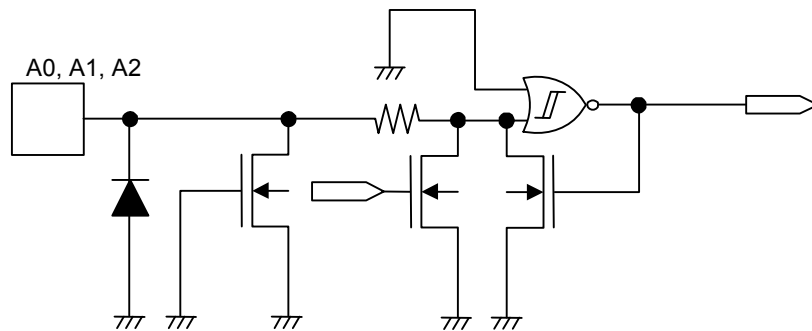


図23 A0, A1, A2端子

3. S-24C256Cアクセス途中からのフェーズ合わせ

S-24C256Cには、リセット (内部回路のリセット) 端子がありませんので、外部から強制的にリセットすることができません。したがって、S-24C256Cへの通信中断が起きた場合は、ソフトウェア的に対処する必要があります。S-24C256Cは、スタートコンディション + ストップコンディションを入力することにより、内部回路のリセットを行うことが可能です。

たとえば、マスタデバイスに対してリセット信号が入力された場合でも、S-24C256Cへストップコンディションを入力しない限り、S-24C256Cの内部回路はリセットされません。当然S-24C256Cは状態を保持していますので、次の動作に入ることができません。特に電源電圧の降下時にマスタデバイスだけがリセットされた場合が、これに該当します。この状態で電源電圧が復帰した場合は、S-24C256Cをリセットしたあと (マスタデバイスとのフェーズを合わせたあと) に、命令を入力してください。このリセット方法を以下に示します。

【S-24C256Cのリセット方法】

通常はスタートおよびストップ命令で、リセットは実行できますが、S-24C256C がデータ “0” 読み出し中、またはアクリッジ出力中は、SDA ラインに “0” を出力していますので、この状態からマスタデバイスは SDA ラインに命令を出力することはできません。この場合は、S-24C256C のアクリッジ出力動作または読み出し動作を終了させてから、あらためてスタートコンディションを入力します。

この手続きを図24に示します。

はじめにスタートコンディションを入力します。続けて SCL ラインに9クロック (ダミークロック) 送ります。その間、マスタデバイスは SDA ラインを “H” 状態に保ちます。この動作で S-24C256C はアクリッジ出力動作またはデータ出力を中止しますので、続けてスタートコンディションを入力します^{*1}。スタートコンディションが入力されると、S-24C256C はリセットされます。その後、念のため、ストップコンディションを S-24C256C に入力してください。通常の実操作が可能になります。

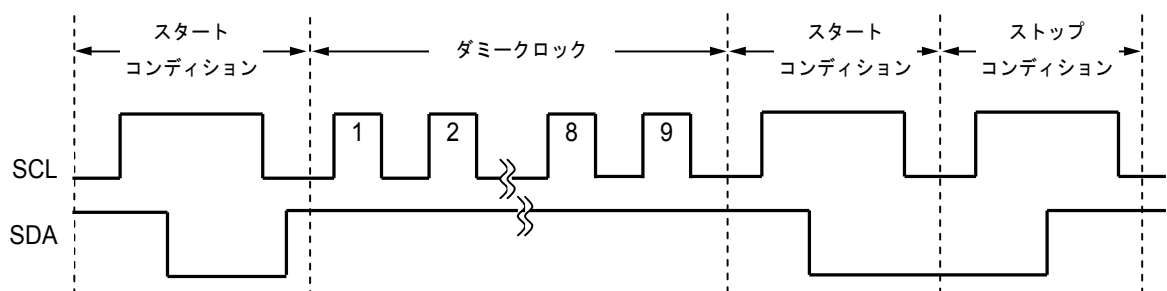


図24 S-24C256Cのリセット方法

- *1. 9クロック (ダミークロック) の終了後、スタートコンディションの入力なしに、そのまま SCL のクロックを出し続けると、ストップコンディションを受け取った時点で書き込み動作に入ってしまう可能性があります。これを避けるために、9クロック (ダミークロック) の終了後、スタートコンディションの入力を行ってください。

備考 ダミークロックによるリセット方法は、電源電圧立ち上げ後、システムの初期化の際に実行することを推奨します。

4. アクノリッジチェック

I²C-busプロトコルには、通信エラーを回避するためのハンドシェイク機能として、アクノリッジチェック機能がついており、マスタデバイスとS-24C256Cとの間でデータ通信途上の通信不良を検出することができます。したがって、誤動作防止の手段として有効ですので、マスタデバイス側でアクノリッジチェックを実行することを推奨します。

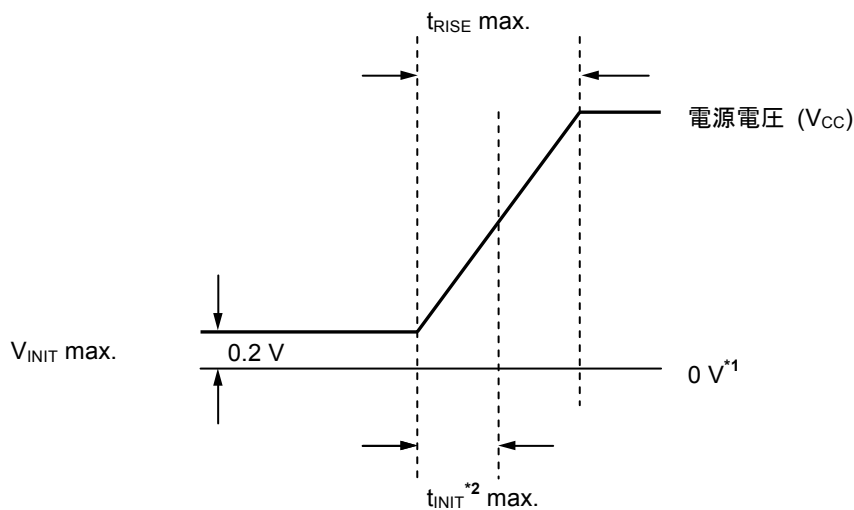
5. パワーオンクリア回路内蔵

S-24C256Cはパワーオンクリア回路によって、電源電圧の立ち上げと同時にS-24C256Cのイニシャライズを行います。イニシャライズが正常に行われないと、誤動作をおこす可能性がありますので、パワーオンクリア回路を正常に動作させるために、電源電圧の立ち上げには以下の条件が必要となります。

5.1 電源電圧の立ち上げ方法

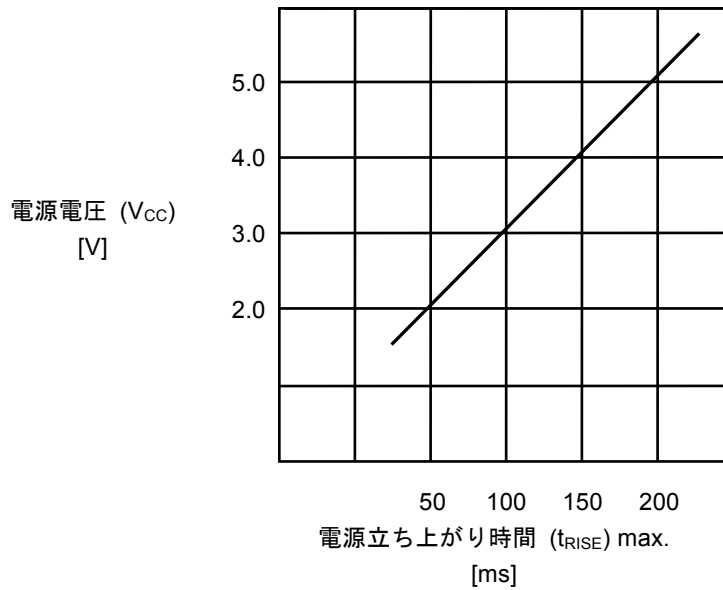
図25に示すように、電源電圧は最大0.2 Vから立ち上げ、使用電源電圧への到達時間を t_{RISE} で規定される時間内で立ち上げてください。

たとえば、使用電源電圧が5.0 Vの場合は、図26より $t_{\text{RISE}} = 200 \text{ ms}$ となり、電源電圧は200 ms以内に立ち上げる必要があります。



- *1. 0 Vは、S-24C256CのVCC端子とGND端子の電位差がないことを意味します。
- *2. t_{INIT} は、S-24C256Cが内部をイニシャライズする時間を意味します。この期間は、S-24C256Cは命令を受け付けません。

図25 電源電圧の立ち上げ方法



例) 使用電源電圧が5.0 Vの場合 : 5.0 Vまでの到達時間は200 ms以内にしてください。

図26 電源電圧立ち上げ時間

パワーオンクリア回路により、正常にイニシャライズが終了すると、S-24C256Cはスタンバイ状態になります。パワーオンクリア回路が動作しない場合、S-24C256Cの内部がイニシャライズできていないため、以前入力した命令が有効になっていたり、命令を誤認識したりする場合があります。この場合、書き込みを実行してしまう可能性があります。パワーオンクリア回路が動作しない原因としては、S-24C256Cアクセス途中で電源オフなどによる電圧の低下が考えられます。電圧の低下によりマスタデバイスがリセットされた場合でも、S-24C256Cのパワーオンクリア動作条件が満たされない場合は、S-24C256Cが誤動作する可能性があります。

図26の電源立ち上がり時間が守れない場合は、フェーズ合わせ (リセット) を実行すれば、S-24C256Cの内部回路のリセットが正常に行われます。

5.2 イニシャライズ時間

電源電圧の立ち上げと同時にS-24C256Cはイニシャライズを行います。S-24C256Cは、イニシャライズ実行期間中は命令を受け付けませんので、S-24C256Cへの命令送信の開始はこのイニシャライズ期間以降に行う必要があります。

S-24C256Cのイニシャライズ実行時間を図27に示します。

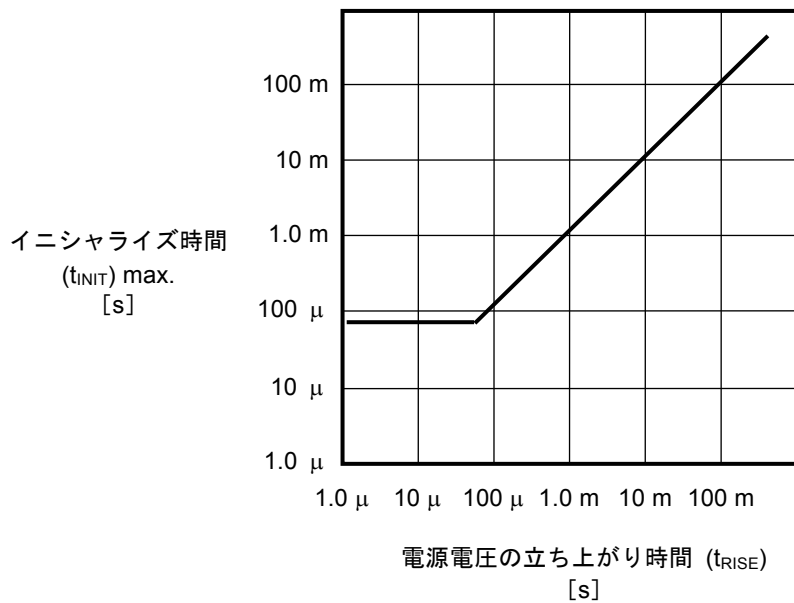


図27 S-24C256Cのイニシャライズ時間

6. データホールド時間 ($t_{HD, DAT} = 0 \text{ ns}$) について

S-24C256CのSCLおよびSDAを同時に変化させた場合、ノイズの影響により、誤ってスタート / ストップコンディションを認識されないようにする必要があります。

通信途中で、スタート / ストップコンディションを誤認識すると、誤動作する可能性があります。

S-24C256CではSCLの立ち下がりエッジに対して、SDAは、最小で0.3 μs の遅延を推奨します。

これは、バスラインの負荷によるタイミングのズレがスタート / ストップコンディションになるのを避けるためです。

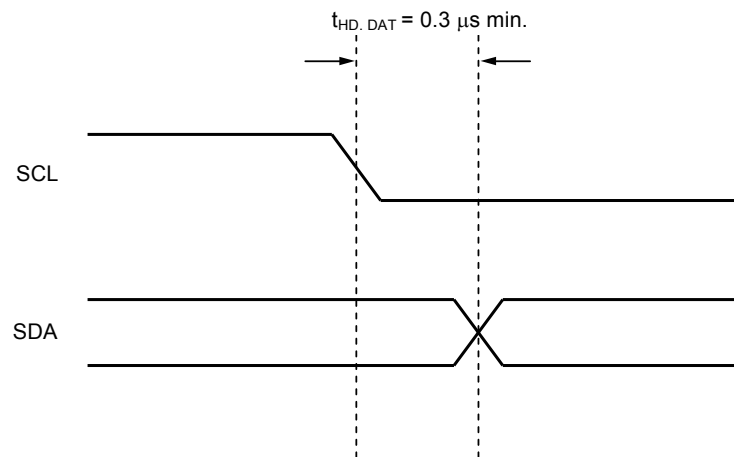


図28 S-24C256Cのデータホールド時間

7. SDA端子とSCL端子ノイズサプレッション時間について

S-24C256Cには、SDA端子とSCL端子にノイズを除去するためのローパスフィルター回路が内蔵されています。

この除去時間は電源電圧が5.0 Vの場合、90 ns程度のパルス幅のノイズを除去することができます。

保証値の詳細については、表12のノイズサプレッション時間 (t_i) を参照してください。

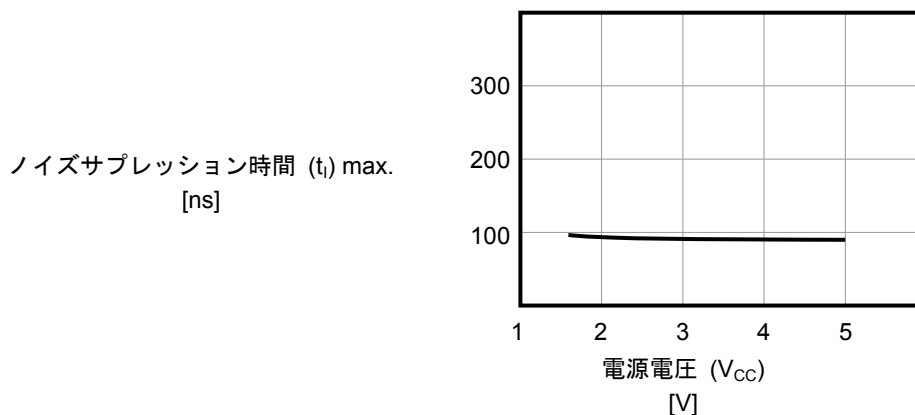


図29 SDA端子とSCL端子ノイズサプレッション時間

8. 書き込みデータ入力中にストップコンディションを入力した場合の動作について

S-24C256C の書き込み動作は、データを 1 バイト以上受信し、アクノリッジ出力直後にストップコンディションを受信した場合のみ、書き込みを実行します。

詳細は図30を参照してください。

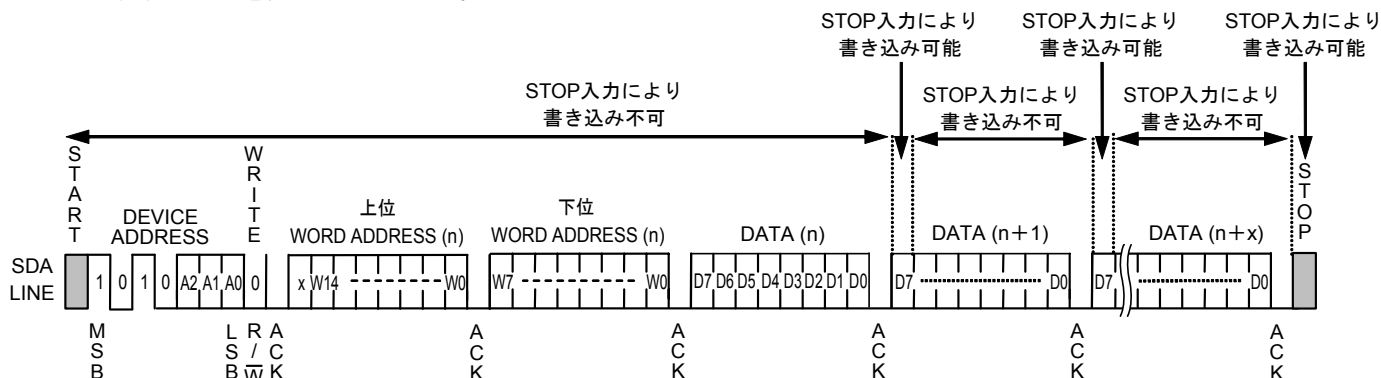


図30 書き込み中のストップコンディション入力による書き込み実行

9. スタートコンディションによるコマンドキャンセルについて

コマンドの入力途中でスタートコンディションを入力することで、コマンドをキャンセルすることが可能です。ただし、S-24C256Cが“L”を出力している最中には、スタートコンディションを入力することができませんので、フェーズ合わせを実行してください。また、コマンドをキャンセルした場合、アドレスが確定しない場合がありますので、読み出し動作はカレントアドレスリードを使用せず、ランダムリードを使用してください。

10. 使用上の注意

S-24C256Cに限らず半導体デバイスは絶対最大定格を越えて使用しないでください。特に電源電圧には十分注意してください。定格外の瞬間的なサージ電圧がラッチアップや、誤動作の原因になります。詳しい使用条件は、データシート記載の項目を十分にご確認の上、使用してください。

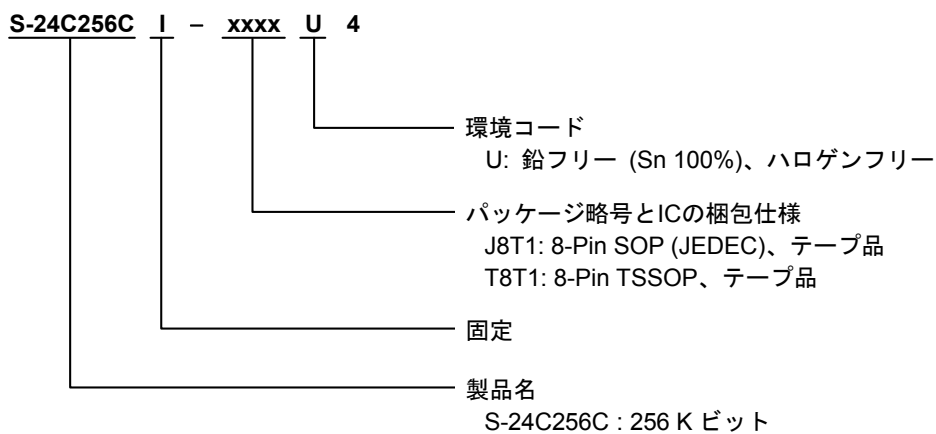
S-24C256Cの端子に水分が付着したまま動作させますと端子間で短絡して誤動作する可能性があります。とくにお客様の評価中に低温の恒温槽からS-24C256Cを取り出したときなどに、S-24C256Cの端子に霜がついた場合、このまま動作させますと端子間が水分によって短絡し誤動作する可能性がありますので、ご注意ください。また結露しやすい場所での使用の際も同様の理由で、十分に注意が必要です。

■ 注意事項

- ・安定化のため、VCC-GND 端子間に 0.1 μF 程度のバイパスコンデンサを付けてください。
- ・本 IC は静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気が IC に印加されないようにしてください。
- ・弊社 IC を使用して製品を作る場合には、その製品での当 IC の使い方や製品の仕様また、出荷先の国などによって当 IC を含めた製品が特許に抵触した場合、その責任は負いかねます。

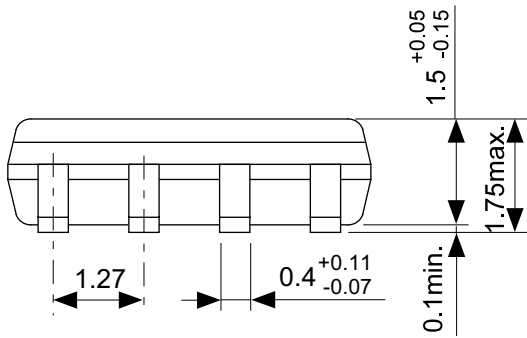
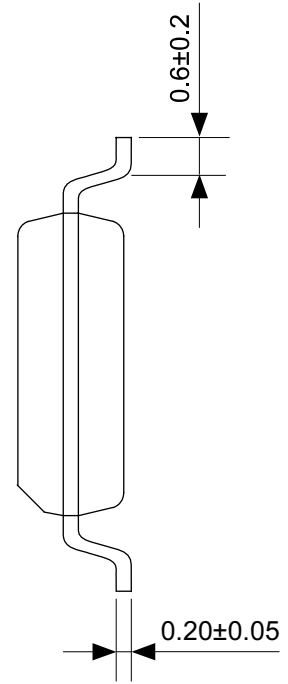
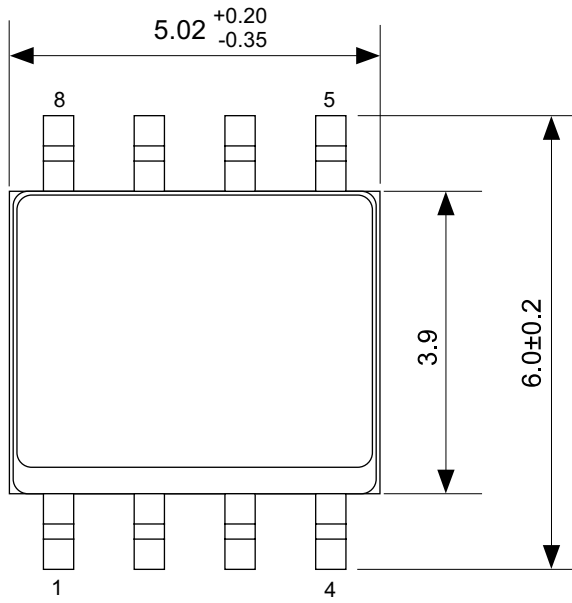
■ 品目コードの構成

1. 製品名



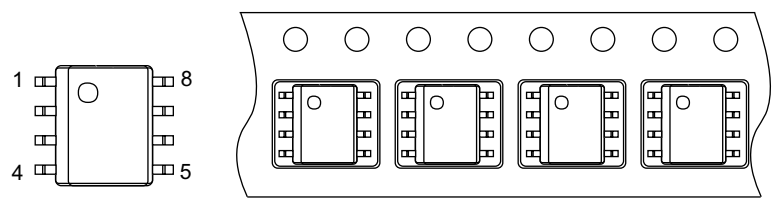
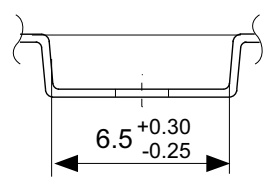
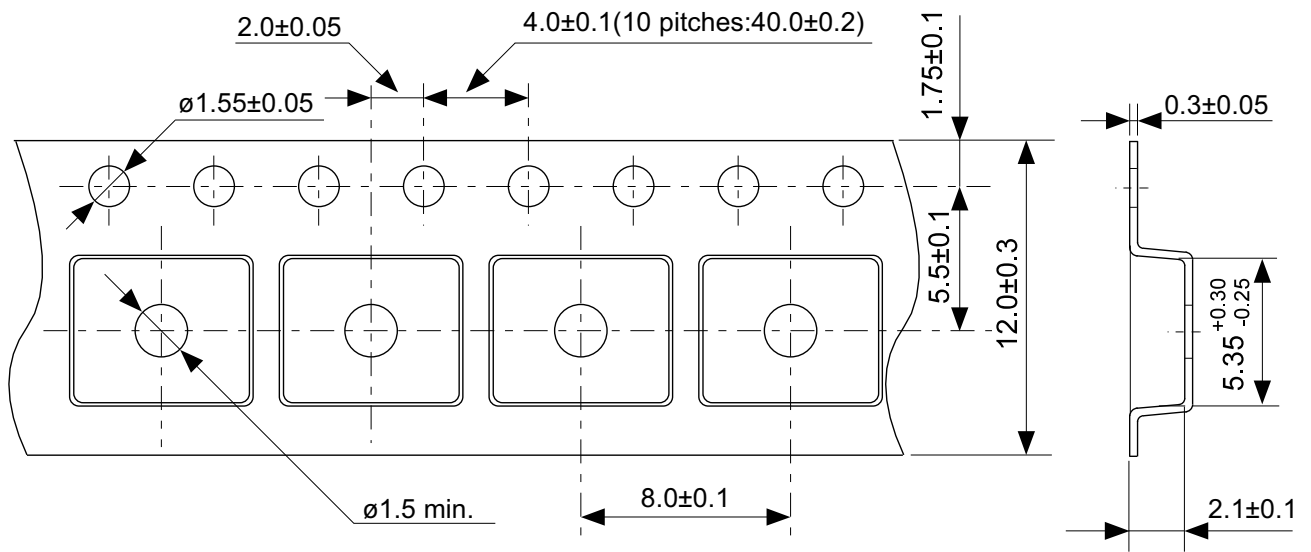
2. パッケージ

パッケージ名	図面コード		
	パッケージ図面	テープ図面	リール図面
8-Pin SOP (JEDEC)	FJ008-Z-P-SD	FJ008-Z-C-SD	FJ008-Z-R-SD
8-Pin TSSOP	FT008-Z-P-SD	FT008-Z-C-SD	FT008-Z-R-SD



No. FJ008-Z-P-SD-2.0

TITLE	SOP8J-Z-PKG Dimensions
No.	FJ008-Z-P-SD-2.0
SCALE	
UNIT	mm
Seiko Instruments Inc.	

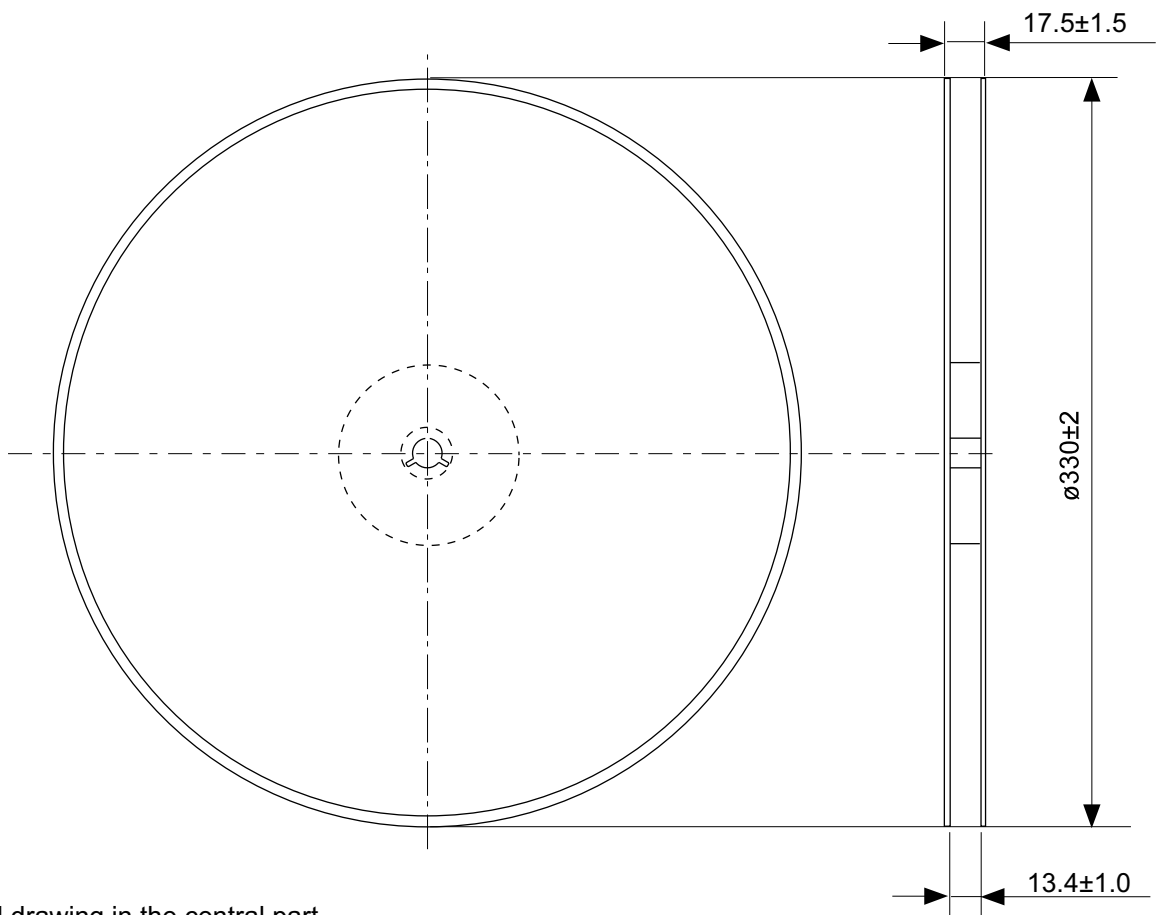


→
Feed direction

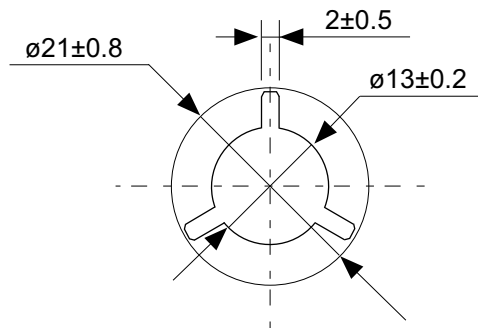
No. FJ008-Z-C-SD-1.0

TITLE	SOP8J-Z-Carrier Tape
No.	FJ008-Z-C-SD-1.0
SCALE	
UNIT	mm

Seiko Instruments Inc.

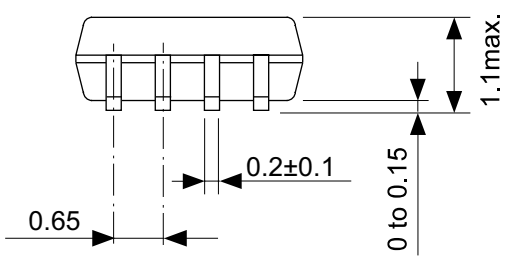
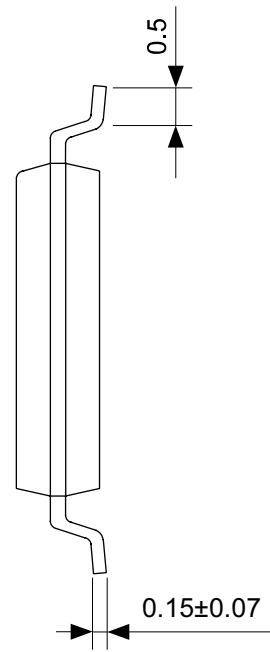
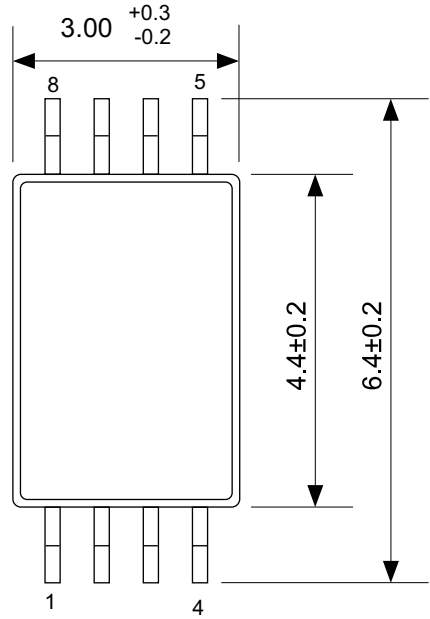


Enlarged drawing in the central part



No. FJ008-Z-R-SD-1.0

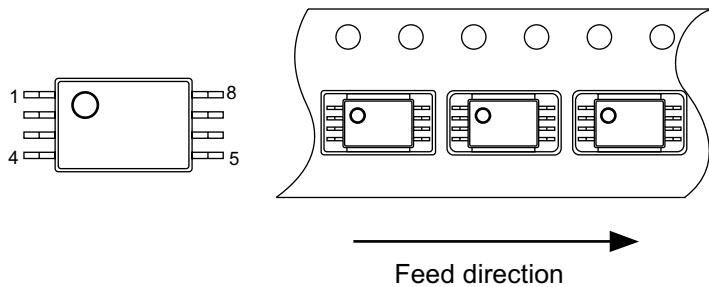
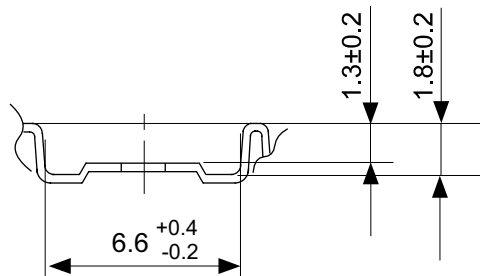
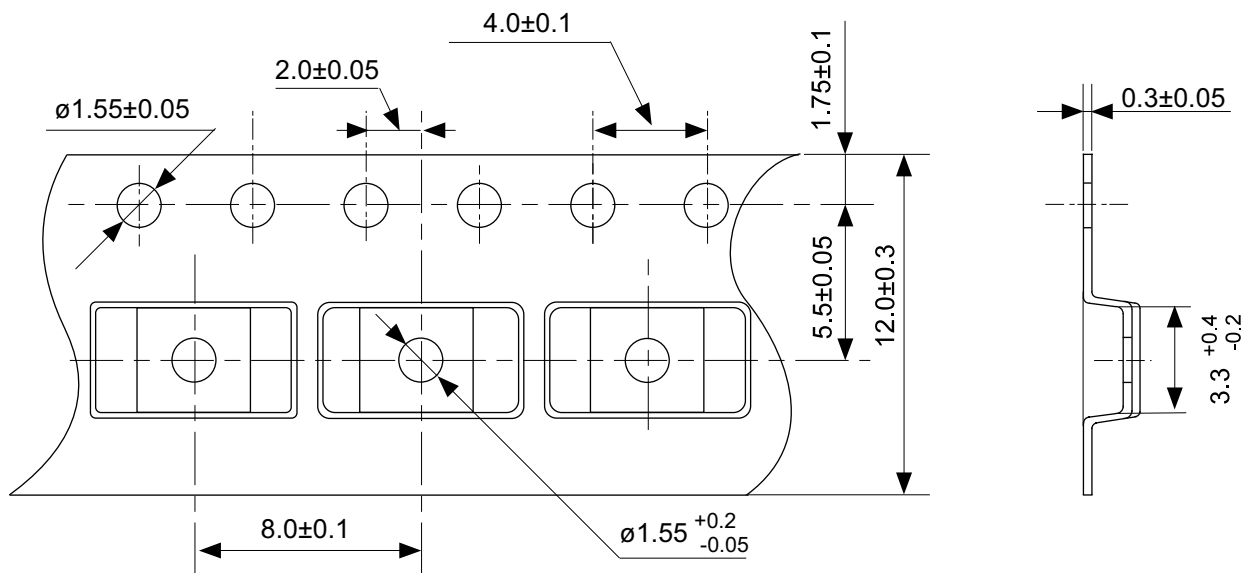
TITLE	SOP8J-Z-Reel		
No.	FJ008-Z-R-SD-1.0		
SCALE		QTY.	4,000
UNIT	mm		
Seiko Instruments Inc.			



No. FT008-Z-P-SD-1.0

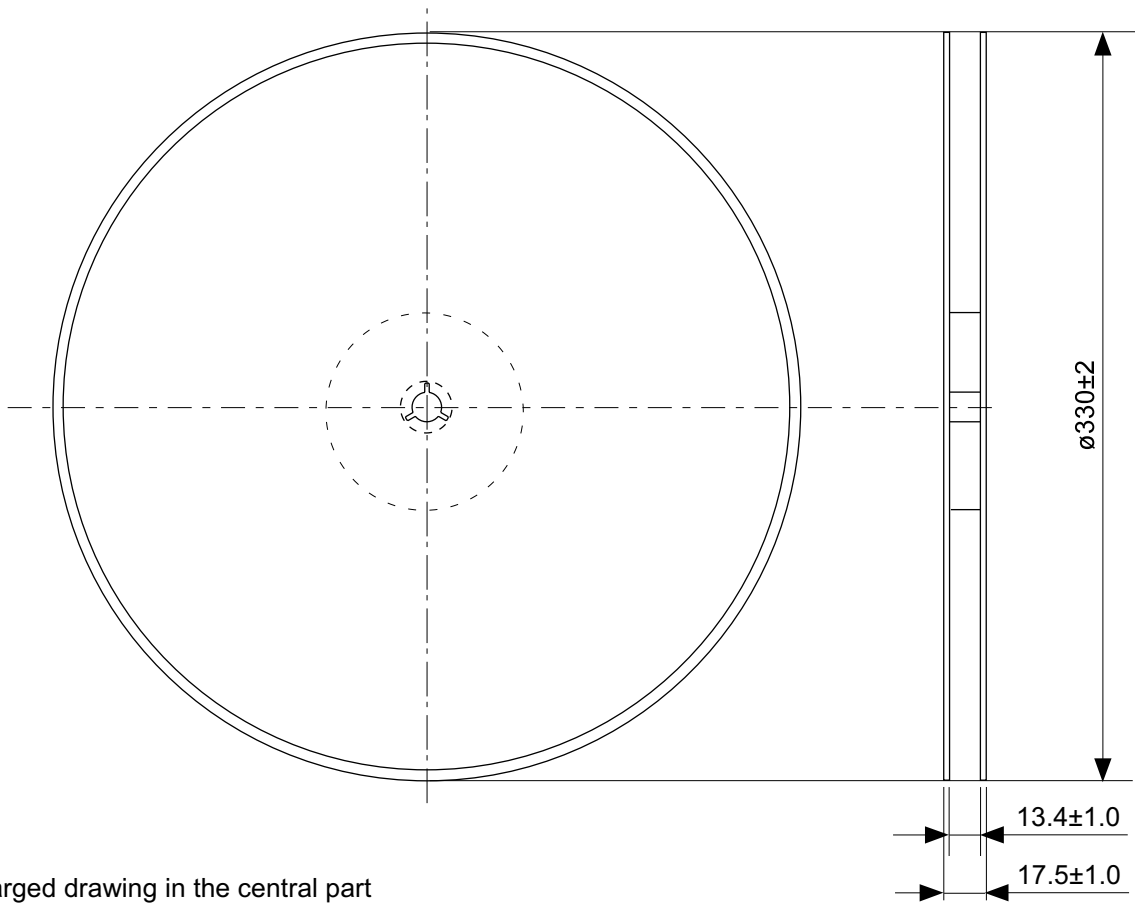
TITLE	TSSOP8-Z-PKG Dimensions
No.	FT008-Z-P-SD-1.0
SCALE	
UNIT	mm

Seiko Instruments Inc.

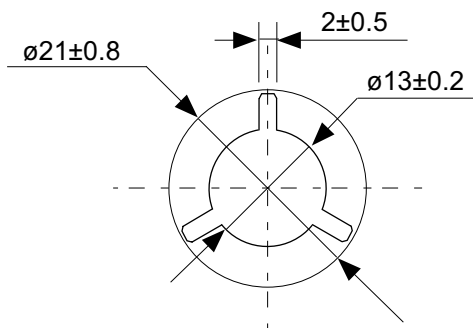


No. FT008-Z-C-SD-1.0

TITLE	TSSOP8-Z-Carrier Tape
No.	FT008-Z-C-SD-1.0
SCALE	
UNIT	mm
Seiko Instruments Inc.	



Enlarged drawing in the central part



No. FT008-Z-R-SD-1.0

TITLE	TSSOP8-Z-Reel		
No.	FT008-Z-R-SD-1.0		
SCALE		QTY.	4,000
UNIT	mm		
Seiko Instruments Inc.			

SII



セイコーインスツル株式会社
www.sii-ic.com

- 本資料の内容は、製品の改良に伴い、予告なく変更することがあります。
- 本資料に記載されている図面等の第三者の工業所有権に起因する諸問題については弊社はその責任を負いかねます。また、応用回路例は製品の代表的な応用を説明するものであり、量産設計を保証するものではありません。
- 本資料に掲載されている製品が、外国為替及び外国貿易法に定める規制貨物（又は役務）に該当する場合は、同法に基づく日本国政府の輸出許可が必要です。
- 本資料の内容を弊社に断ることなしに、記載または、複製など他の目的で使用することは堅くお断りします。
- 本資料に記載されている製品は、弊社の書面による許可なくしては、健康機器、医療機器、防災機器、ガス関連機器、車両機器、航空機器、及び車載機器等、人体に影響を及ぼす機器または装置の部品として使用することはできません。
- 弊社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障や誤動作する場合があります。故障や誤動作により、人身事故、火災事故、社会的損害などを生じさせないような冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。