

■ ピン配置図

1. 8-Pin SOP (JEDEC)

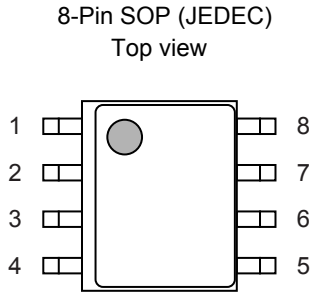


図1

S-25C256A0I-J8T1U4

表1

端子番号	端子記号	端子内容
1	$\overline{\text{CS}}^{*1}$	チップセレクト入力
2	SO	シリアルデータ出力
3	$\overline{\text{WP}}^{*1}$	ライトプロテクト入力
4	GND	グラウンド
5	SI ^{*1}	シリアルデータ入力
6	SCK ^{*1}	シリアルクロック入力
7	$\overline{\text{HOLD}}^{*1}$	ホールド入力
8	VCC	電源

*1. High-Zが入力されないようにしてください。

2. 8-Pin TSSOP

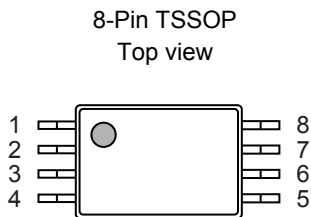


図2

S-25C256A0I-T8T1U4

表2

端子番号	端子記号	端子内容
1	$\overline{\text{CS}}^{*1}$	チップセレクト入力
2	SO	シリアルデータ出力
3	$\overline{\text{WP}}^{*1}$	ライトプロテクト入力
4	GND	グラウンド
5	SI ^{*1}	シリアルデータ入力
6	SCK ^{*1}	シリアルクロック入力
7	$\overline{\text{HOLD}}^{*1}$	ホールド入力
8	VCC	電源

*1. High-Zが入力されないようにしてください。

備考 形状については「外形寸法図」を参照してください。

■ ブロック図

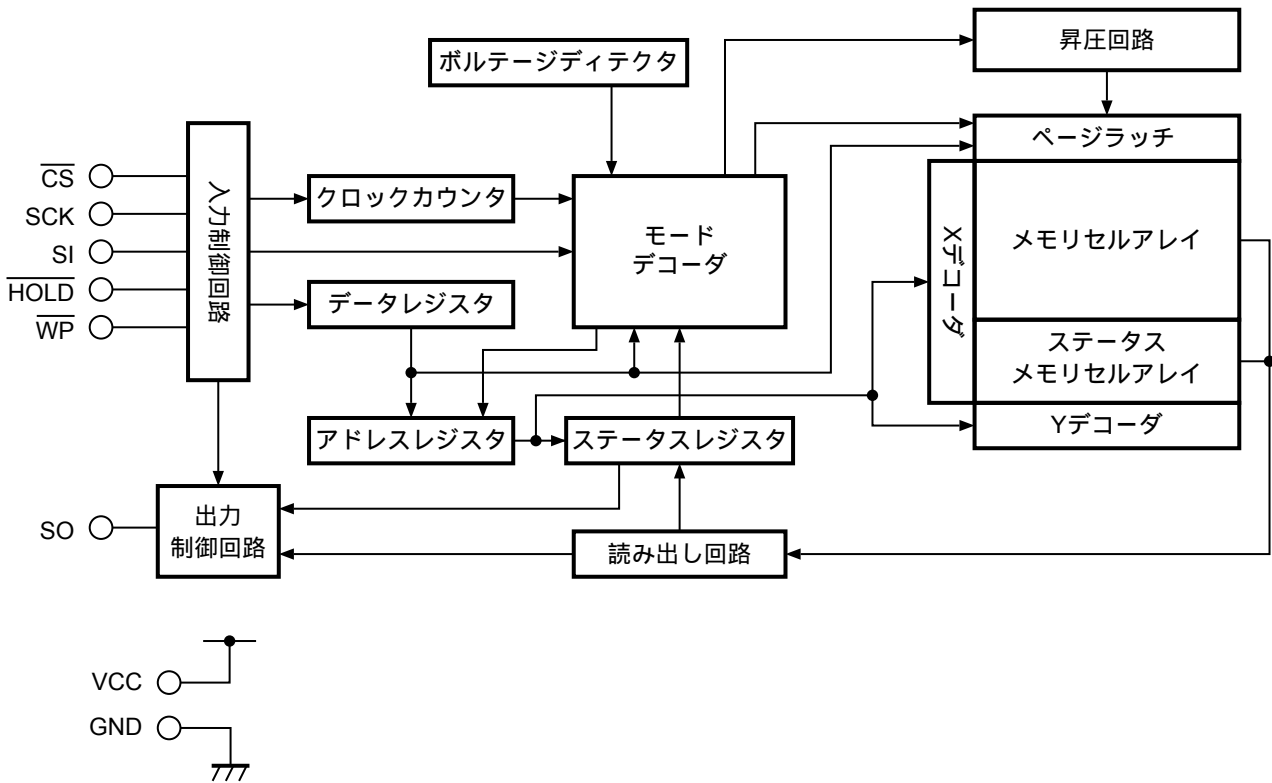


図3

■ 絶対最大定格

表3

項目	記号	定格	単位
電源電圧	V _{CC}	-0.3 ~ +6.5	V
入力電圧	V _{IN}	-0.3 ~ +6.5	V
出力電圧	V _{OUT}	-0.3 ~ V _{CC} + 0.3	V
動作周囲温度	T _{opr}	-40 ~ +85	°C
保存温度	T _{stg}	-65 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 推奨動作条件

表4

項目	記号	条件	Ta = -40°C ~ +85°C		単位
			Min.	Max.	
電源電圧	V _{CC}	読み出し	1.6	5.5	V
		書き込み	1.7	5.5	V
高レベル入力電圧	V _{IH}	V _{CC} = 1.8 V ~ 5.5 V	0.7 × V _{CC}	V _{CC} + 1.0	V
		V _{CC} = 1.6 V ~ 1.8 V	0.8 × V _{CC}	V _{CC} + 1.0	V
低レベル入力電圧	V _{IL}	V _{CC} = 1.8 V ~ 5.5 V	-0.3	0.3 × V _{CC}	V
		V _{CC} = 1.6 V ~ 1.8 V	-0.3	0.2 × V _{CC}	V

■ 端子容量

表5

(Ta = +25°C, f = 1.0 MHz, V_{CC} = 5.0 V)

項目	記号	条件	Min.	Max.	単位
入力容量	C _{IN}	V _{IN} = 0 V (CS, SCK, SI, WP, HOLD)	—	8	pF
出力容量	C _{OUT}	V _{OUT} = 0 V (SO)	—	10	pF

■ 書き換え回数

表6

項目	記号	動作周囲温度	Min.	Max.	単位
書き換え回数	N _W	Ta = +25°C	10 ⁶	—	回 / ユニット ^{*1}

*1. ユニットごと (ユニット : アドレスA14 ~ A2部分が共通する4バイト)

■ データ保持

表7

項目	記号	動作周囲温度	Min.	Max.	単位
データ保持	—	Ta = +25°C	100	—	年

■ DC電気的特性

表8

項目	記号	条件	Ta = -40°C ~ +85°C						単位
			V _{CC} = 1.6 V ~ 1.8 V		V _{CC} = 1.8 V ~ 2.5 V		V _{CC} = 2.5 V ~ 5.5 V		
			f _{SCK} = 2.0 MHz		f _{SCK} = 5.0 MHz		f _{SCK} = 10.0 MHz		
Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.		
読み出し時消費電流	I _{CC1}	SO端子 無負荷	—	2.5	—	2.5	—	4.0	mA

表9

項目	記号	条件	Ta = -40°C ~ +85°C						単位
			V _{CC} = 1.7 V ~ 1.8 V		V _{CC} = 1.8 V ~ 2.5 V		V _{CC} = 2.5 V ~ 5.5 V		
			f _{SCK} = 2.0 MHz		f _{SCK} = 5.0 MHz		f _{SCK} = 10.0 MHz		
Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.		
書き込み時消費電流	I _{CC2}	SO端子 無負荷	—	4.0	—	4.0	—	4.0	mA

表10

項目	記号	条件	Ta = -40°C ~ +85°C						単位
			V _{CC} = 1.6 V ~ 1.8 V		V _{CC} = 1.8 V ~ 2.5 V		V _{CC} = 2.5 V ~ 5.5 V		
			Min.	Max.	Min.	Max.	Min.	Max.	
待機時消費電流	I _{SB}	$\overline{CS} = V_{CC}$, SO = オープン, 他の入力端子は V _{CC} または GND	—	1.5	—	3.0	—	4.0	μA
入力リーク電流	I _{LI}	V _{IN} = GND ~ V _{CC}	—	1.0	—	1.0	—	1.0	μA
出力リーク電流	I _{LO}	V _{OUT} = GND ~ V _{CC}	—	1.0	—	1.0	—	1.0	μA
低レベル出力電圧	V _{OL1}	I _{OL} = 2.0 mA	—	—	—	0.4	—	0.4	V
	V _{OL2}	I _{OL} = 1.5 mA	—	0.4	—	0.4	—	0.4	V
高レベル出力電圧	V _{OH1}	I _{OH} = -2.0 mA	—	—	0.8 × V _{CC}	—	0.8 × V _{CC}	—	V
	V _{OH2}	I _{OH} = -0.4 mA	0.8 × V _{CC}	—	0.8 × V _{CC}	—	0.8 × V _{CC}	—	V

■ AC電気的特性

表11 測定条件

入力パルス電圧	$0.2 \times V_{CC} \sim 0.8 \times V_{CC}$
出力判定電圧	$0.5 \times V_{CC}$
出力負荷	100 pF

表12

項目	記号	Ta = -40°C ~ +85°C						単位
		V _{CC} = 1.6 V ~ 1.8 V		V _{CC} = 1.8 V ~ 2.5 V		V _{CC} = 2.5 V ~ 5.5 V		
		Min.	Max.	Min.	Max.	Min.	Max.	
SCKクロック周波数	f _{SCK}	—	2.0	—	5.0	—	10.0	MHz
\overline{CS} 立ち下がり時 \overline{CS} セットアップ時間	t _{CSS.CL}	150	—	90	—	30	—	ns
\overline{CS} 立ち上がり時 \overline{CS} セットアップ時間	t _{CSS.CH}	150	—	90	—	30	—	ns
\overline{CS} ディセレクト時間	t _{CDS}	200	—	90	—	40	—	ns
\overline{CS} 立ち下がり時 \overline{CS} ホールド時間	t _{CSS.CL}	200	—	90	—	30	—	ns
\overline{CS} 立ち上がり時 \overline{CS} ホールド時間	t _{CSS.CH}	150	—	90	—	30	—	ns
SCKクロック “H” 時間 ^{*1}	t _{HIGH}	200	—	90	—	40	—	ns
SCKクロック “L” 時間 ^{*1}	t _{LOW}	200	—	90	—	40	—	ns
SCKクロック立ち上がり時間 ^{*2}	t _{RSK}	—	1	—	1	—	1	μs
SCKクロック立ち下がり時間 ^{*2}	t _{FSK}	—	1	—	1	—	1	μs
SIデータ入力セットアップ時間	t _{DS}	50	—	20	—	10	—	ns
SIデータ入力ホールド時間	t _{DH}	60	—	30	—	10	—	ns
HOLD 立ち上がり時 SCK “L” ホールド時間	t _{SKH.HH}	150	—	70	—	30	—	ns
HOLD 立ち下がり時 SCK “L” ホールド時間	t _{SKH.HL}	100	—	40	—	30	—	ns
HOLD 立ち下がり時 SCK “L” セットアップ時間	t _{SKS.HL}	0	—	0	—	0	—	ns
HOLD 立ち上がり時 SCK “L” セットアップ時間	t _{SKS.HH}	0	—	0	—	0	—	ns
SO出力ディスエーブル時間 ^{*2}	t _{OZ}	—	200	—	100	—	40	ns
SO出力遅延時間	t _{OD}	—	150	—	70	—	40	ns
SO出力ホールド時間	t _{OH}	0	—	0	—	0	—	ns
SO出力立ち上がり時間 ^{*2}	t _{RO}	—	100	—	40	—	40	ns
SO出力立ち下がり時間 ^{*2}	t _{FO}	—	100	—	40	—	40	ns
HOLD 立ち下がり時 SO出力ディスエーブル時間 ^{*2}	t _{OZ.HL}	—	200	—	100	—	40	ns
HOLD 立ち上がり時 SO出力遅延時間 ^{*2}	t _{OD.HH}	—	150	—	50	—	40	ns
\overline{WP} セットアップ時間	t _{WS1}	0	—	0	—	0	—	ns
\overline{WP} ホールド時間	t _{WH1}	0	—	0	—	0	—	ns
\overline{WP} 解除セットアップ時間	t _{WS2}	0	—	0	—	0	—	ns
\overline{WP} 解除ホールド時間	t _{WH2}	60	—	30	—	30	—	ns

*1. SCK クロック (周波数 f_{SCK}) のクロック周期は 1 / f_{SCK} μs です。このクロック周期は、いくつかの AC 特性の組み合わせにより決定されます。そのため、SCK クロックサイクル時間を最小にする場合でも、クロック周期 (1 / f_{SCK}) = t_{LOW} (min.) + t_{HIGH} (min.) とすることはできませんのでご注意ください。

*2. このパラメータは全数測定されたものではなく、サンプル値です。

表13

項目	記号	Ta = -40°C ~ +85°C		単位
		V _{CC} = 1.7 V ~ 5.5 V		
		Min.	Max.	
書き込み時間	t _{PR}	—	5.0	ms

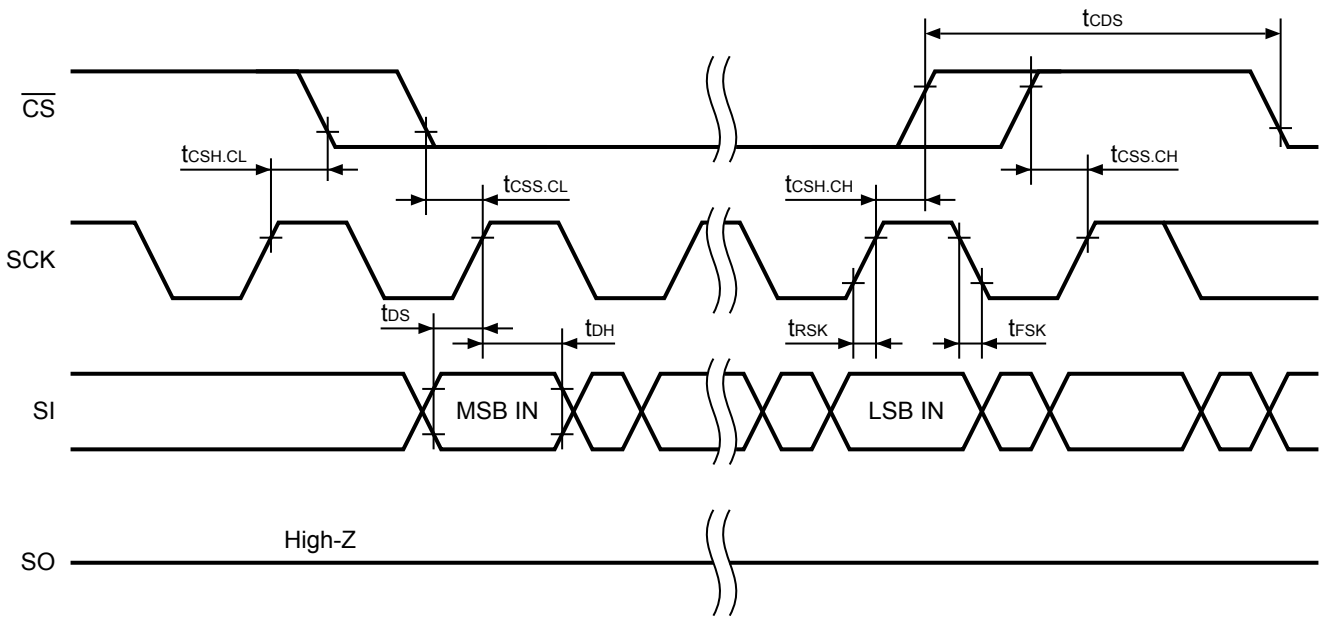


図4 シリアル入カタイミング

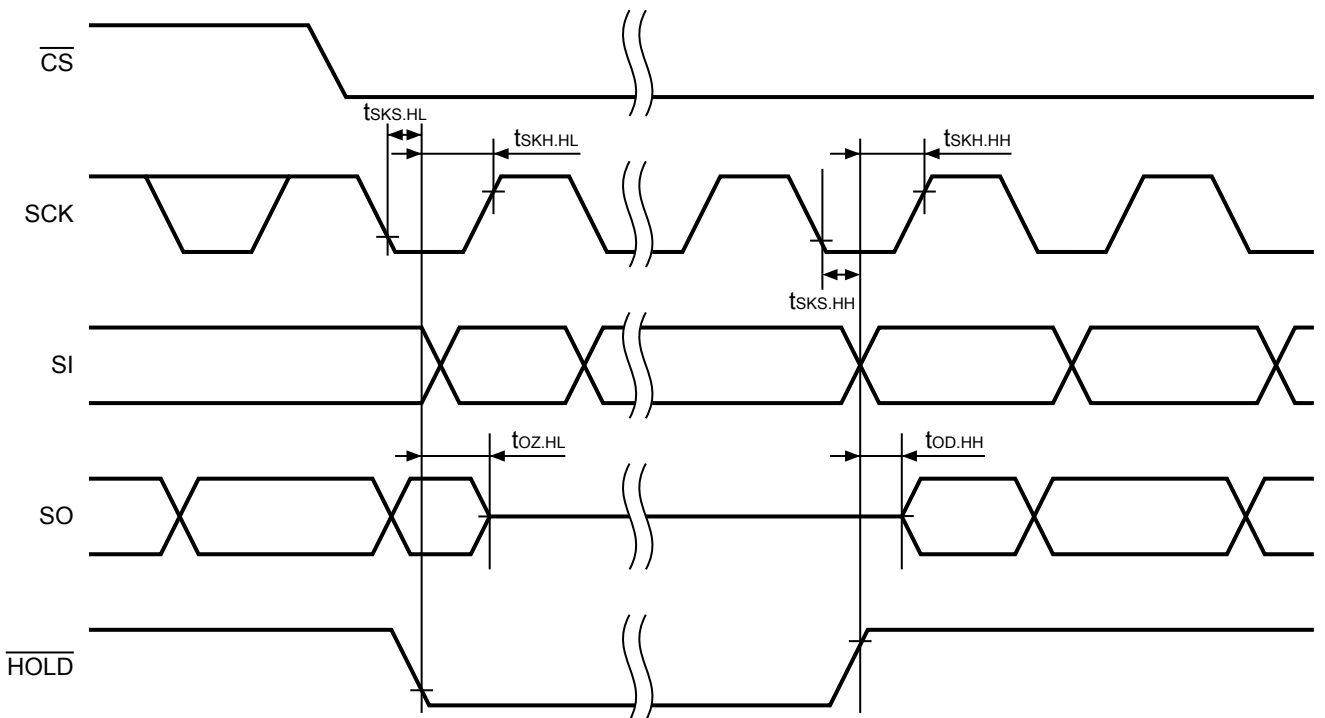


図5 ホールドタイミング

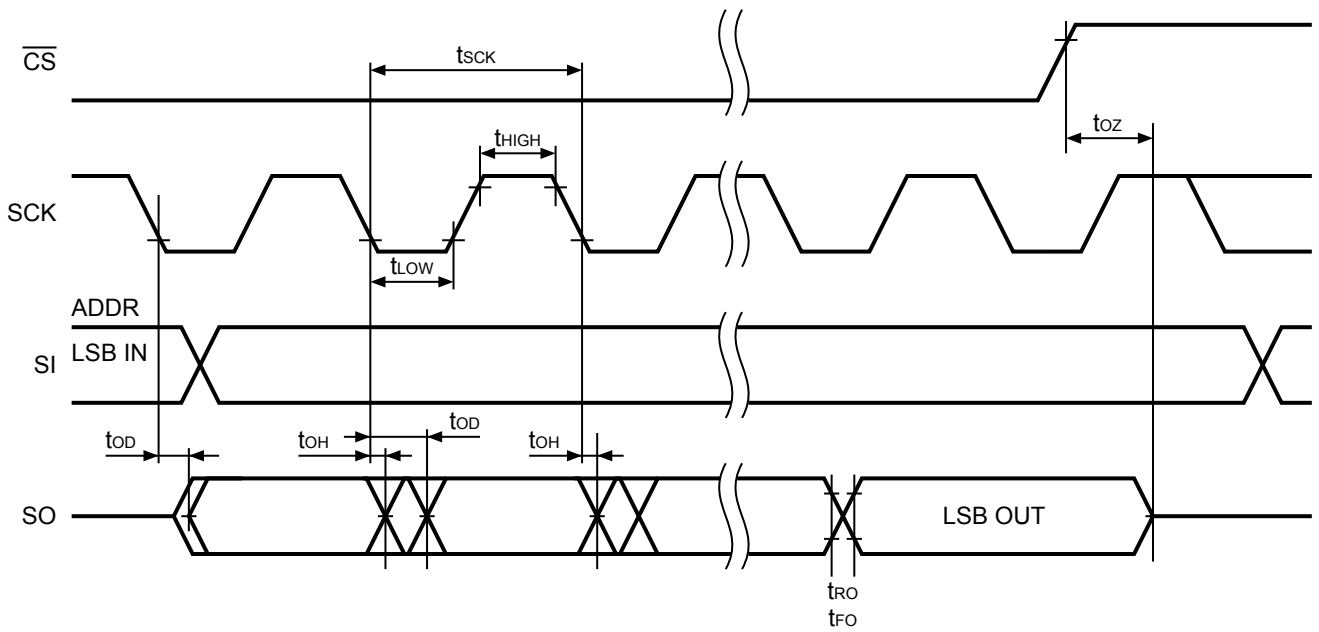


図6 シリアル出力タイミング

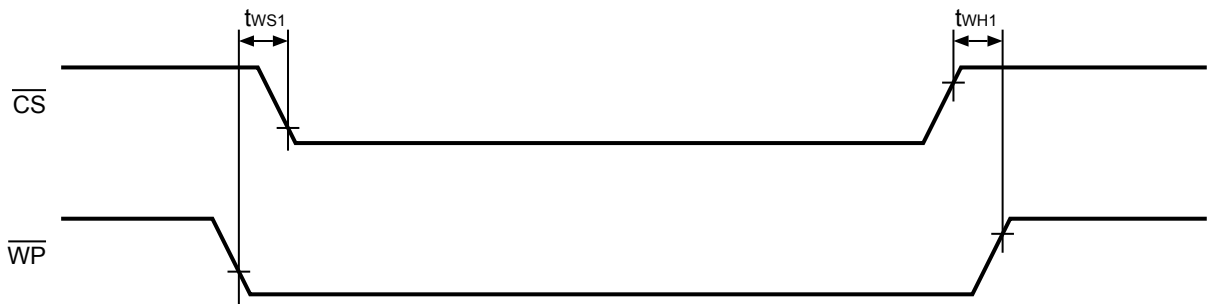


図7 ライトプロテクト有効タイミング

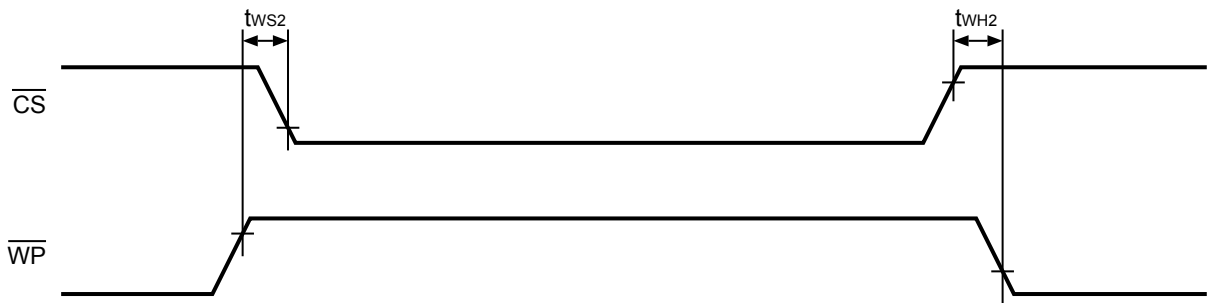


図8 ライトプロテクト無効タイミング

■ 各端子の機能説明

1. $\overline{\text{CS}}$ (チップセレクト入力) 端子

チップを選択状態に設定するための入力端子です。この入力が“H”レベルのとき、デバイスは非選択状態で出力はHigh-Zとなります。内部にて書き込み状態でない限りデバイスはスタンバイ状態です。チップセレクトを“L”レベルにするとデバイスはアクティブ状態になります。電源立ち上げ後、チップセレクトを立ち下げたときに何らかの命令コードを入力する必要があります。

2. SI (シリアルデータ入力) 端子

シリアルデータの入力端子です。命令コード・アドレス・書き込みデータを取り込みます。シリアルクロックの立ち上がりにてデータをラッチします。

3. SO (シリアルデータ出力) 端子

シリアルデータの出力端子です。データ出力は、シリアルクロックの立ち下がりにて変化します。

4. SCK (シリアルクロック入力) 端子

シリアルデータのタイミングを設定するためのクロック入力端子です。命令コード・アドレスおよび書き込みデータの出力は、クロックの立ち上がりで取り込まれます。データ出力は、クロックの立ち下がり時に出力します。

5. $\overline{\text{WP}}$ (ライトプロテクト入力) 端子

ライトプロテクトは、書き込み命令に対するプロテクトエリアサイズ（ステータスレジスタのBP1, BP0）を保護することを目的としています。 $\overline{\text{WP}}$ 端子は“H”もしくは“L”に固定し、フローティング状態にならないようにしてください。
詳細は、「■ プロテクト動作」を参照してください。

6. $\overline{\text{HOLD}}$ (ホールド入力) 端子

ホールドは、デバイスを非選択状態にせずにシリアルコミュニケーションを休止するときに使用します。ホールド状態では、シリアル出力はHigh-Z状態となり、シリアル入力およびシリアルクロックは Don't Care となります。ホールド動作中は、 $\overline{\text{CS}}$ (チップセレクト入力) 端子を“L”レベルにし、デバイスをアクティブ状態にしなければなりません。
詳細は、「■ ホールド動作」を参照してください。

■ 初期出荷データ

すべてのアドレスの初期出荷データはFFhです。
また、ステータスレジスタの不揮発性メモリの初期出荷データは以下のとおりです。

- ・ SRWD = 0
- ・ BP1 = 0
- ・ BP0 = 0

■ ECC機能 (エラー訂正機能)

S-25C256AはアドレスA14～A2部分が共通する4バイトごとにエラー訂正用のECCビットを6ビット付加しています。読み出し動作中1ビットの誤ったデータが4バイトのデータ中に存在した場合にも、エラー訂正機能により正しいデータへ補正し出力します。
なお、1バイトデータの書き込みを行った場合でも、S-25C256A内部では書き換え最小ユニットとなる4バイトと6ビットのECCビットを同時に書き換えます。
そのため、頻繁にデータの書き換えを行うアプリケーションでは、書き換え可能な回数を最大化するために、アドレスA14～A2部分が共通する4バイトごとにデータの書き換えを推奨します。

■ 命令セット

S-25C256Aの命令一覧を表14に示します。チップセレクト (\overline{CS}) が“H”から“L”に変化すると命令入力は可能になり、命令はMSBファーストで入力します。命令コードは下記の表に示すように1バイトの構成です。もし、無効な命令コードを受信したときは、デバイスは非選択状態になります。

表14 命令セット

命令	内容	命令コード	アドレス			データ
		SCK 入力クロック 1 ~ 8	SCK 入力クロック 9 ~ 16	SCK 入力クロック 17 ~ 24	SCK 入力クロック 25 ~ 32	SCK 入力クロック 25 ~ 32
WREN	書き込み許可	0000 0110	—	—	—	—
WRDI	書き込み禁止	0000 0100	—	—	—	—
RDSR	ステータスレジスタ読み出し	0000 0101	b7 ~ b0 出力 ^{*1}	—	—	—
WRSR	ステータスレジスタ書き込み	0000 0001	b7 ~ b0 入力	—	—	—
READ	メモリデータ読み出し	0000 0011	A15 ~ A8 ^{*2}	A7 ~ A0	—	D7 ~ D0 出力 ^{*3}
WRITE	メモリデータ書き込み	0000 0010	A15 ~ A8 ^{*2}	A7 ~ A0	—	D7 ~ D0 入力

*1. 連続してデータを読み出すことが可能です。

*2. 上位アドレス A15 = Don't care になります。

*3. 指定されたアドレスのデータが出力されると、それに続いて次のアドレスのデータが出力されます。

■ 動作説明

1. ステータスレジスタ

ステータスレジスタの構成を、下記に示します。ステータスレジスタは、専用の命令により読み出し・書き込み可能です。

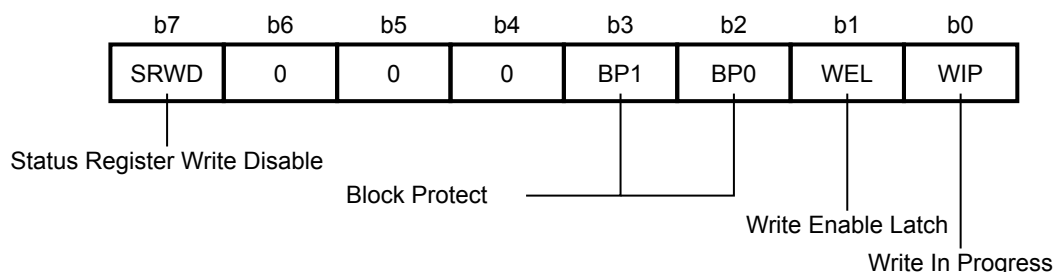


図9 ステータスレジスタ構成図

ステータスレジスタのステータスおよびコントロールビットは下記の通りです。

1.1 SRWD (b7) : Status Register Write Disable

SRWDビットは、ライトプロテクト (\overline{WP}) 信号と関連して動作します。SRWDビットとライトプロテクト (\overline{WP}) 信号 (SRWD = “1”, \overline{WP} = “L”) の組み合わせにより、このデバイスはハードウェアプロテクト状態になります。このとき、ステータスレジスタ内の不揮発性メモリで構成されるビット (SRWD, BP1, BP0) はリードオンリーとなり、WRSR命令は実行されません。

1.2 BP1, BP0 (b3, b2) : Block Protect

BP1, BP0ビットは不揮発性メモリで構成されています。これは、WRITE命令に対するソフトウェアプロテクトの領域サイズを定義するものです。これらのビットは、WRSR命令にて書き換え可能です。BP1, BP0ビットの一つまたは両方を “1” にセットしたときWRITE命令に対して関連するメモリ領域がプロテクトされません。BP1, BP0ビットは、ハードウェアプロテクトモードでなければ書き換えが可能です。

Block Protect の詳細は、「■ プロテクト動作」を参照してください。

1.3 WEL (b1) : Write Enable Latch

WELビットは、内部のWrite Enable Latchの状態を示します。WELビットはWREN命令のみでセットできます。“1”であれば内部のWrite Enable Latchがセットされている状態です。“0”であれば内部のWrite Enable Latchがリセット状態で、デバイスはWRITEまたはWRSRの命令を受け取ることができません。リセットは、下記に示す動作の実行後に行われます。

- ・ 電源電圧の低下時
- ・ 電源投入時
- ・ WRDI実行後
- ・ WRSR命令での書き込み動作完了後
- ・ WRITE命令での書き込み動作完了後

1.4 WIP (b0) : Write in Progress

WIPビットは、リードオンリーで内部メモリがWRITE命令またはWRSR命令での書き込み動作中か否かを示します。書き込み動作中であれば“1”、それ以外の状態であれば“0”です。使用例を図10に示します。

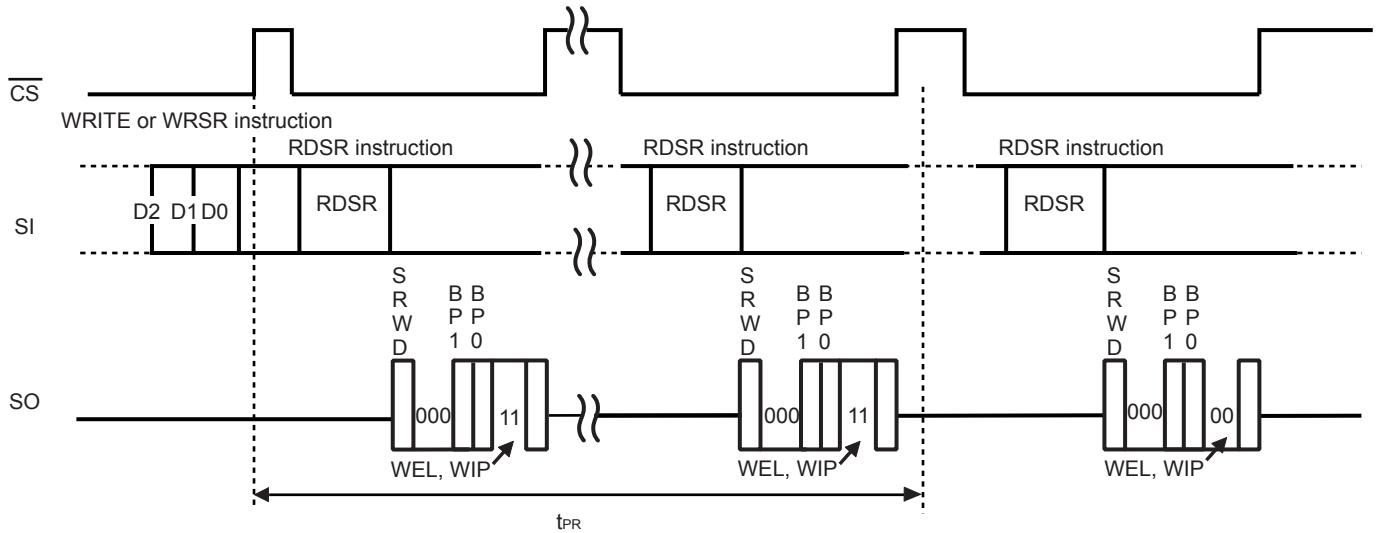


図10 書き込み動作中のWEL, WIPビット使用例

2. 書き込み許可 (WREN)

データの書き込み動作 (WRITE と WRSR) を行う前には、Write Enable Latch (WEL) ビットをセットしてはなりません。本命令が、WEL ビットをセットする方法です。下記に動作を示します。

チップセレクト (\overline{CS}) にてデバイスを選択後、シリアルデータ入力 (SI) より命令コードを入力します。シリアルクロック (SCK) の 8 発目で、 \overline{CS} でデバイスを非選択状態にすることにより WEL ビットがセットされます。

チップセレクト (\overline{CS}) が “L” の期間中に、規定数 ($n = 8$ クロック) と異なるクロックを入力した場合、WREN 命令はキャンセルされます。

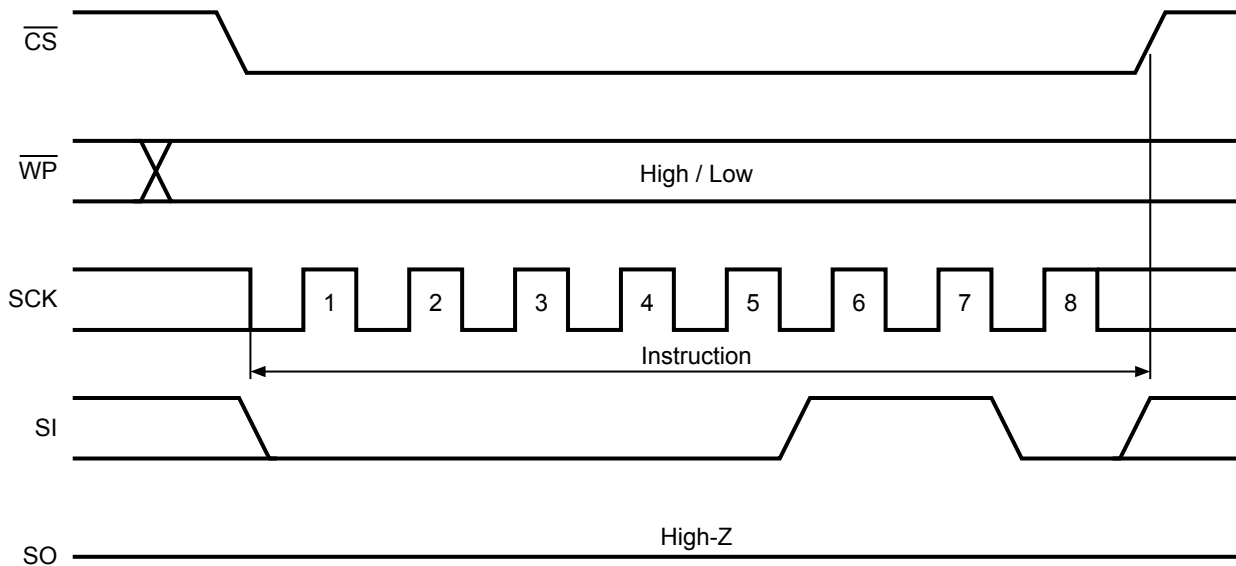


図11 WREN動作

3. 書き込み禁止 (WRDI)

WRDI 命令は、Write Enable Latch (WEL) ビットをリセットする 1 つの方法です。チップセレクト (\overline{CS}) にてデバイスを選択後、シリアルデータ入力 (SI) より命令コードを入力します。

シリアルクロック (SCK) の 8 発目で、チップセレクト (\overline{CS}) でデバイスを非選択状態することにより WEL ビットがリセットされます。

チップセレクト (\overline{CS}) が “L” の期間中に、規定数 ($n = 8$ クロック) と異なるクロックを入力した場合、WRDI 命令はキャンセルされます。

WEL ビットは、下記に示す動作実行後にリセットされます。

- ・ 電源電圧の低下時
- ・ 電源投入時
- ・ WRDI 実行後
- ・ WRSR 命令での書き込み動作完了後
- ・ WRITE 命令での書き込み動作完了後

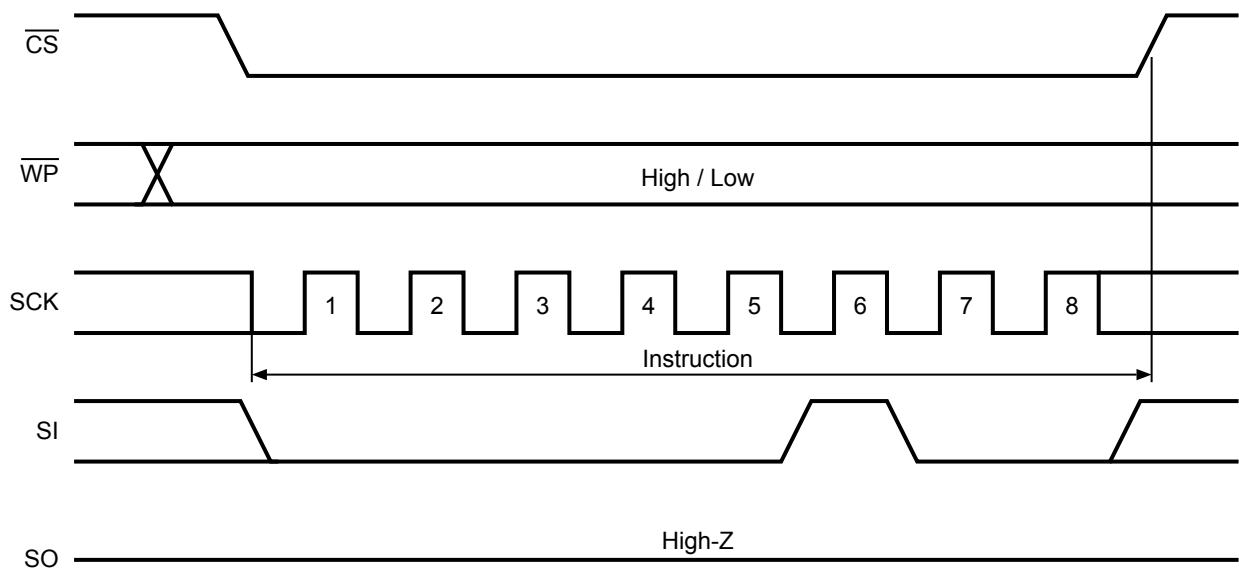


図12 WRDI動作

4. ステータスレジスタ読み出し (RDSR)

RDSR命令は、ステータスレジスタのデータを読み出すことができます。書き込み動作進行中に、WIPビットをチェックすることにより書き込み動作の進行を確認することができます。

最初にチップセレクト (\overline{CS}) を“L” とします。その後命令コードをシリアルデータ入力 (SI) より入力すると、シリアルデータ出力 (SO) よりステータスレジスタの現在のビットの状態が出力されます。

ステータスレジスタは、連続して読み出すことが可能です。チップセレクト (\overline{CS}) を“H” とすることにより、リードサイクルを終了させることができます。

ステータスレジスタは、いつでも読み出し可能です。書き込みサイクル中であってもステータスレジスタのビットは有効であり、RDSRにより読み出すことができます。

しかしながら、現在の書き込みサイクル中において不揮発性ビットSRWD, BP1, BP0はある一定値に固定のままとなります。アップデートされたこれらのビットの値は、書き込みサイクル完了後、新たにRDSR命令を実行することで得ることができます。一方、2つのリードオンリービットWEL, WIPは書き込みサイクル進行中にアップデートされていきます。

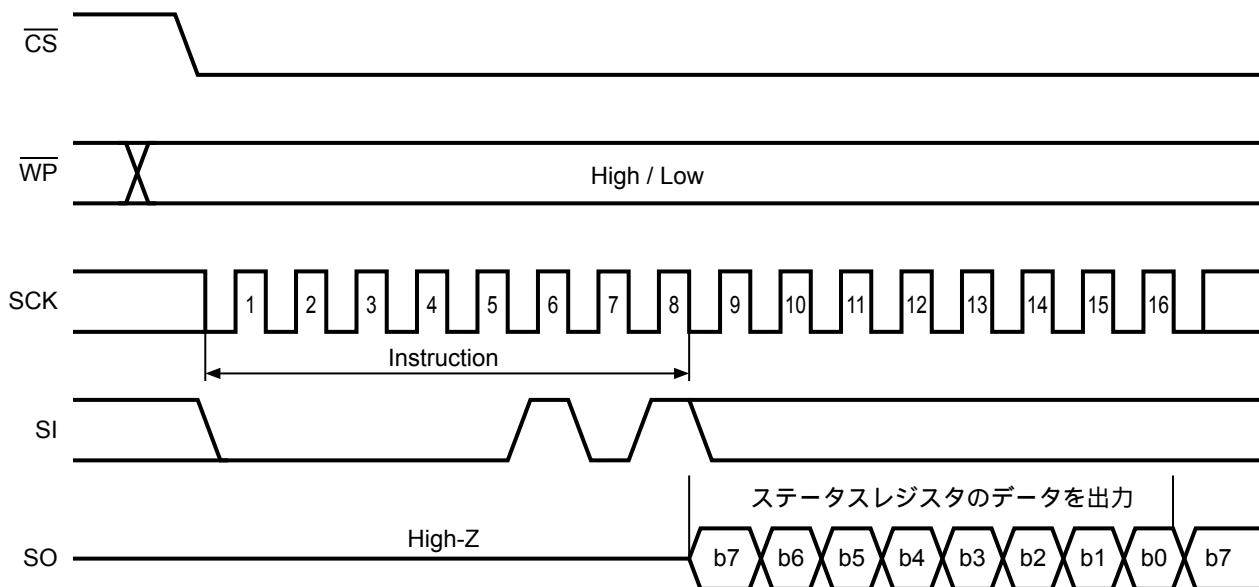


図13 RDSR動作

5. ステータスレジスタ書き込み (WRSR)

WRSR 命令は、ステータスレジスタの値 (SRWD, BP1, BP0) を書き換えることができます。ステータスレジスタの b6, b5, b4, b1, b0 については書き換えできません。ステータスレジスタを読み出したときには、b6, b5, b4 はいつも “0” データで読み出されます。

WRSR 命令を実行する前に、WREN 命令にて WEL ビットをあらかじめセットしてください。WRSR の動作を下記に示します。

最初にチップセレクト (\overline{CS}) を “L” とします。その後命令コード・データをシリアルデータ入力 (SI) より入力します。データ入力後または、次のシリアルクロック立ち上がり入力前にチップセレクト (\overline{CS}) を “H” とすることにより、WRSR 書き込み動作を開始します (t_{PR})。WRSR 書き込み動作の間、WIP ビットの値を読み出すことにより動作状態を確認することができます。書き込み動作中であれば “1”、それ以外の状態であれば “0” です。書き込み動作が完了したときに WEL ビットはリセットされます。

WRSR 命令は、ユーザーがリードオンリーメモリとして取り扱う領域サイズを規定する BP1, BP0 の値を変更することが可能です。また、ライトプロテクト (\overline{WP}) の状態によっては、SRWD ビットをセットまたはリセットすることも可能です。SRWD ビットとライトプロテクト (\overline{WP}) の組み合わせによりデバイスはハードウェアプロテクトモード (HPM) に設定されます。このとき、WRSR 命令は実行されません (「**■ プロテクト動作**」参照)。SRWD と BP1, BP0 の内容は、WRSR 命令実行中は、WRSR 命令前の値を保持しています。新しくアップデートされた値は、WRSR 命令の実行が完了した時点で変更されます。

チップセレクト (\overline{CS}) が “L” の期間中に、規定数 ($n = 16$ クロック) と異なるクロックを入力した場合、WRSR 命令はキャンセルされます。

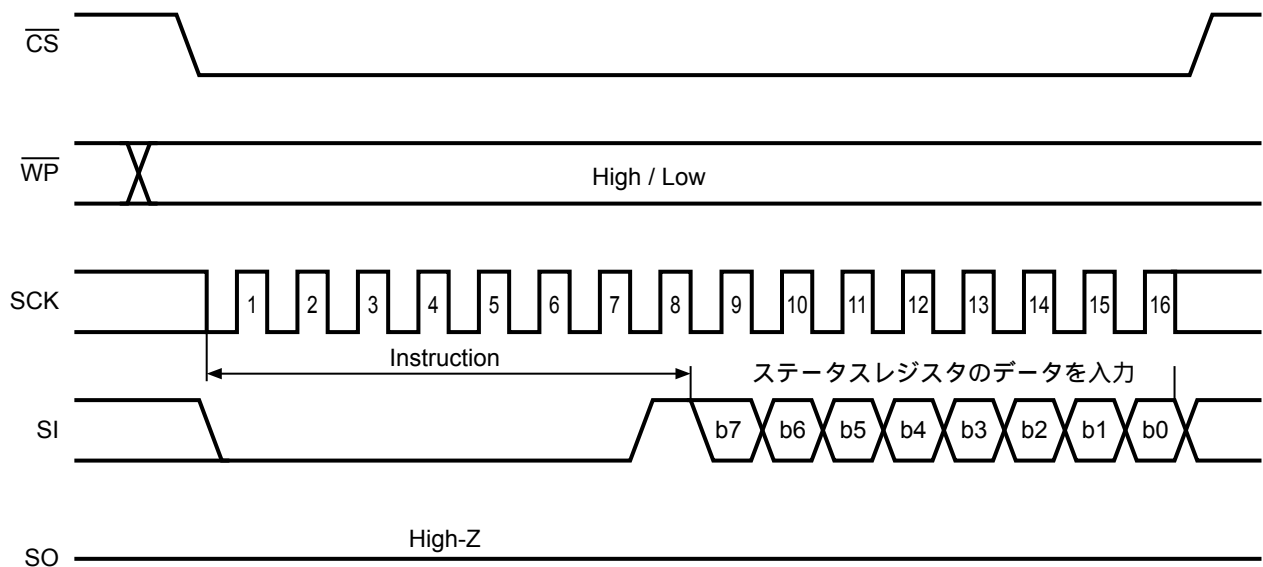


図14 WRSR動作

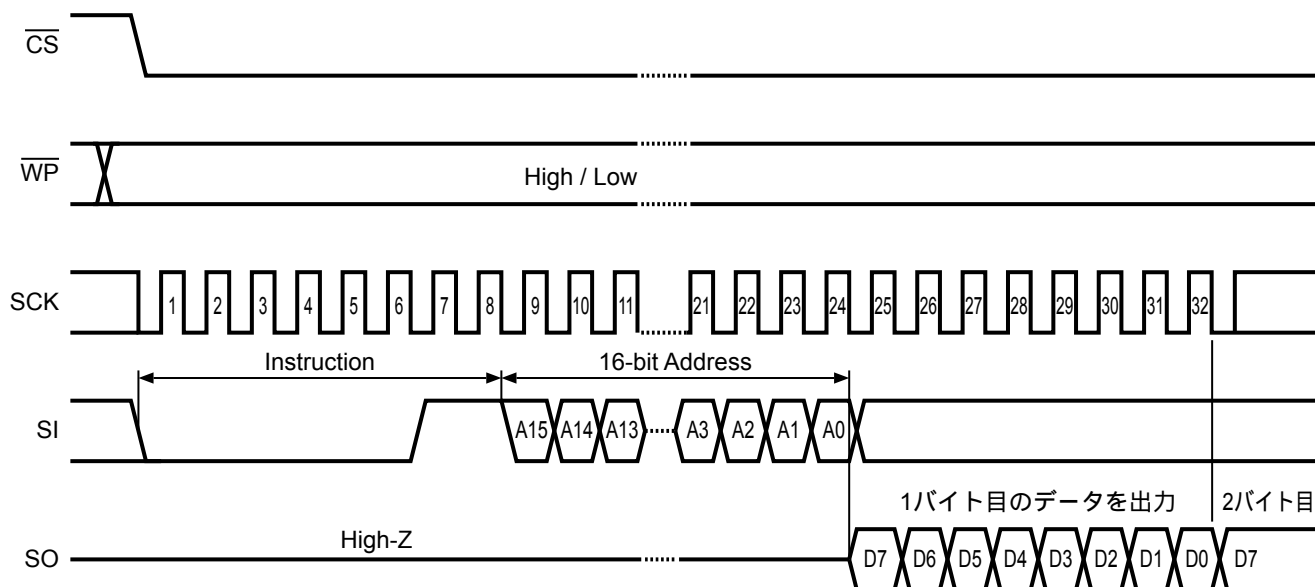
6. メモリデータ読み出し (READ)

下記に READ 動作を示します。チップセレクト (\overline{CS}) に“L” 入力後、シリアルデータ入力 (SI) より命令コード・アドレスを入力します。入力されたアドレスは、内部アドレスカウンタへロードされ、そしてアドレスのデータがシリアルデータ出力 (SO) より出力されます。

続けてチップセレクト (\overline{CS}) を“L” に維持したままシリアルクロック入力 (SCK) を入力すると、自動的にアドレスがインクリメントされ、次のアドレスデータが順次出力されます。

最終アドレスがインクリメントされると、先頭アドレスにロールオーバーします。

リードサイクルを終わらせるためには、チップセレクト (\overline{CS}) を“H” にします。チップセレクトの立ち上がりはサイクル中いつでも可能です。READ 命令コードが受け付けられない、または実行できない場合は、書き込み動作中です。



備考 上位アドレスA15 = Don't careになります。

図15 READ動作

7. メモリデータ書き込み (WRITE)

図16に、1バイトのデータを入力した場合を示します。チップセレクト (\overline{CS}) に“L”入力後、シリアルデータ入力 (SI) より命令コード・アドレス・データを入力します。データ入力後または、次のシリアルクロック立ち上がり入力前にチップセレクト (\overline{CS}) を“H”とすることにより、WRITE動作を開始し (t_{PR})、書き込み動作が終了するとWIPビット、WELビットは“0”にリセットされます。

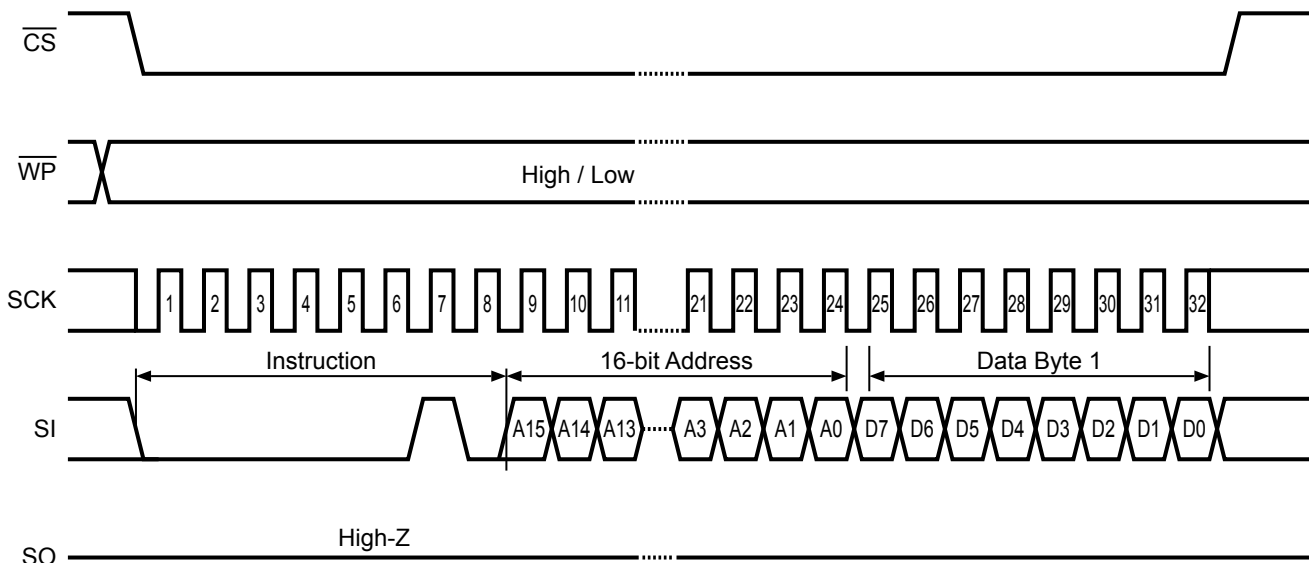
また、S-25C256Aは64バイトのページ書き込みが可能です。基本的なデータ転送手段はバイトライトと同様ですが、8ビットの書き込みデータをページサイズ分、連続して受け取ることでページ書き込みを行います。図17に示すWRITE動作 (ページ) のようにチップセレクト (\overline{CS}) に“L”入力後、シリアルデータ入力 (SI) より、命令コード・アドレス・データを入力します。引き続きチップセレクト (\overline{CS}) を“L”としたまま、次のデータを入力します。以降、連続的に8ビットのデータ入力を繰り返します。最後にチップセレクト (\overline{CS}) を“H”とすることにより、WRITE動作を開始します (t_{PR})。

アドレスの下位6ビットは、8ビットの書き込みデータを受け取るごとに自動的にインクリメントされます。したがって、書き込みデータが64バイトを越える場合であってもアドレスの上位ビットは変化せず、アドレスの下位6ビットがロールオーバーし、先に入力された書き込みデータは重ね書きされます。

WRITE命令が受け付けられないか、または実行されない場合を下記に示します。

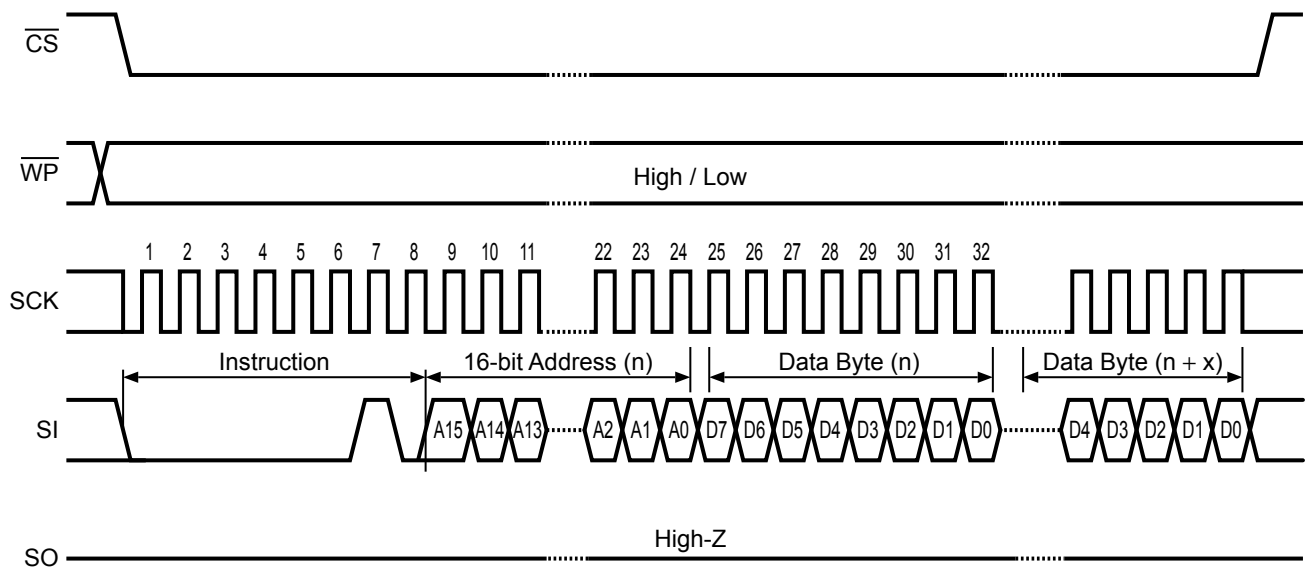
- ・ WELビットが“1”にセットされていないとき (WRITE命令直前にあらかじめセットされていない)
- ・ 書き込み動作中
- ・ 書き込むアドレスがBP1, BP0によってプロテクト領域となっている

チップセレクト (\overline{CS}) が“L”の期間中に、規定数 ($n = 24 + m \times 8$ クロック) と異なるクロックを入力した場合、WRITE命令はキャンセルされます。



備考 上位アドレスA15 = Don't careになります。

図16 WRITE動作 (1バイト)



備考 上位アドレスA15 = Don't careになります。

図17 WRITE動作 (ページ)

■ プロテクト動作

書き込み禁止ブロックの設定を表 15 に示します。また、デバイスのプロテクト動作について表 16 に示します。ステータスレジスタの Status Register Write Disable (SRWD) ビットが“0”にリセット（出荷時には、リセット状態になっています）されているときには、ステータスレジスタの値を変更することが可能です。

SRWD ビットが“1”にセットされたとき、下記に示す二つの状態があります。

- ・ ライトプロテクト (\overline{WP}) が“H”のとき、ステータスレジスタの書き込みが可能です。
- ・ ライトプロテクト (\overline{WP}) が“L”のとき、ステータスレジスタに書き込むことができません。このため、ステータスレジスタのプロテクトビット (BP1, BP0) によって設定されている書き込み禁止領域の変更はできません。

ハードウェアプロテクト (HPM) は、下記に示す動作により設定されます。

- ・ SRWD ビットをセットした後、ライトプロテクト (\overline{WP}) を“L”にしたとき
- ・ ライトプロテクト (\overline{WP}) を“L”にて、SRWD ビットをセット完了したとき

図 7, 8 にステータスレジスタ書き込みサイクルでのライトプロテクト有効タイミングとライトプロテクト無効タイミングを示します。

ライトプロテクト (\overline{WP}) に“H”を入力することで、ハードウェアプロテクト (HPM) を解除することが可能です。ライトプロテクト (\overline{WP}) が“H”状態である場合、ハードウェアプロテクト (HPM) は機能せず、ステータスレジスタのプロテクトビット (BP1, BP0) によって設定されるソフトウェアプロテクト (SPM) のみの機能となります。

表15 書き込み禁止ブロックの設定

ステータスレジスタ		書き込み禁止領域	書き込み禁止ブロック アドレス
BP1	BP0		
0	0	0%	なし
0	1	25%	6000h-7FFFh
1	0	50%	4000h-7FFFh
1	1	100%	0000h-7FFFh

表16 プロテクト動作

モード	\overline{WP} 端子	SRWD ビット	WEL ビット	書き込み禁止 ブロック	通常ブロック	ステータスレジスタ
ソフトウェア プロテクト (SPM)	1	X	0	書き込み不可	書き込み不可	書き込み不可
	1	X	1	書き込み不可	書き込み可	書き込み可
	X	0	0	書き込み不可	書き込み不可	書き込み不可
	X	0	1	書き込み不可	書き込み可	書き込み可
ハードウェア プロテクト (HPM)	0	1	0	書き込み不可	書き込み不可	書き込み不可
	0	1	1	書き込み不可	書き込み可	書き込み不可

備考 X = Don't care

■ ホールド動作

ホールドは、デバイスを非選択状態にせずにシリアルコミュニケーションを中断するために使用します。ホールド状態では、シリアルデータ出力は High-Z となり、シリアルデータ入力およびシリアルクロックは“Don't Care”となります。ホールド状態のときは、チップセレクト (\overline{CS}) を“L”レベルにし、デバイスを選択状態にする必要があります。

通常、ホールド状態の期間、デバイスは選択状態を保持しますが、ホールド状態の期間に、デバイスを非選択状態にすることで、進行中の動作を終了することができます。

図 18 にホールド動作を示します。シリアルクロック (SCK) が“L”の状態、ホールド (\overline{HOLD}) を“L”にした場合、ホールド (\overline{HOLD}) の切り替わりと同時にホールド状態を開始し、ホールド (\overline{HOLD}) を“H”にした場合、ホールド (\overline{HOLD}) の切り替わりと同時にホールド状態を終了します。

シリアルクロック (SCK) が“H”の状態、ホールド (\overline{HOLD}) を“L”にした場合、ホールド (\overline{HOLD}) の切り替わり後、シリアルクロック (SCK) が“L”となったときホールド状態を開始し、ホールド (\overline{HOLD}) を“H”にした場合、ホールド (\overline{HOLD}) の切り替わり後、シリアルクロック (SCK) が“L”となったときホールド状態を終了します。

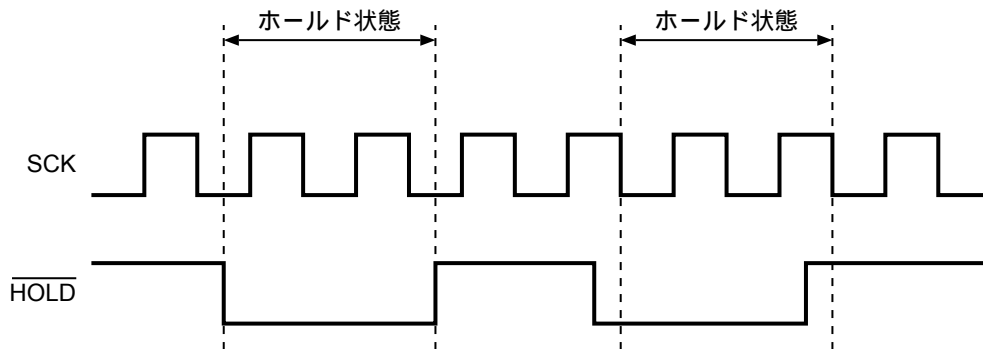


図18 ホールド動作

■ 低電源電圧時の書き込み禁止機能

S-25C256Aは低電源電圧の検出回路を内蔵し、電源電圧の低下時および電源投入時には書き込み動作 (WRITE, WRSR) をキャンセルすると共に自動的に書き込み禁止状態 (WRDI) となりWELビットがリセットされます。検出電圧、解除電圧は1.50 V typ.です (図19参照)。

したがって、電源電圧が低下し再び書き込み可能な電圧まで上昇した後に書き込み動作を行う場合には、書き込み動作 (WRITE, WRSR) を行う前に、必ずWrite Enable Latch (WEL) ビットをセットしなくてはなりません。

また、書き込み動作中に電源電圧が低下した場合は、書き込みを行っていたアドレスのデータは保証されません。

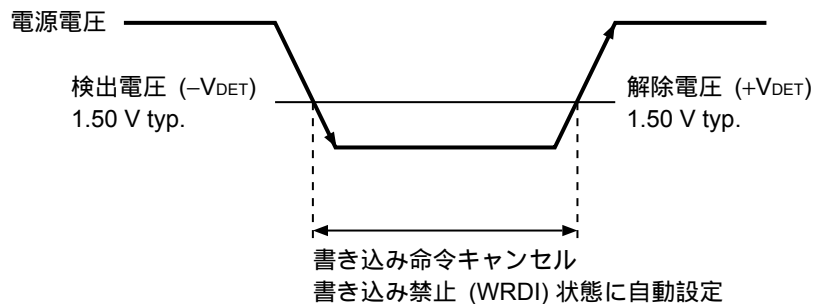


図19 低電源電圧時の動作

■ 入力、出力端子について

1. 入力端子の接続について

S-25C256Aの入力端子は、すべてCMOS構造になっておりますので、動作時にはハイインピーダンスが入力されないように設計してください。特に「電源ON / OFF時」や「動作待機時」は \overline{CS} 入力を非選択状態“H”にしてください。データの誤書き込みは、 \overline{CS} 端子が非選択状態“H”であれば起こりません。 \overline{CS} 端子を抵抗 (10 k Ω ~ 100 k Ω のプルアップ抵抗) を介して V_{CC} に接続してください。

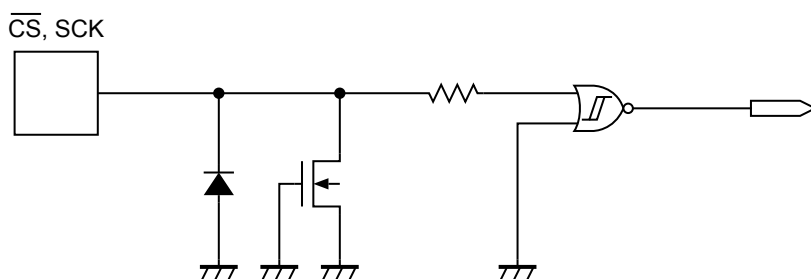
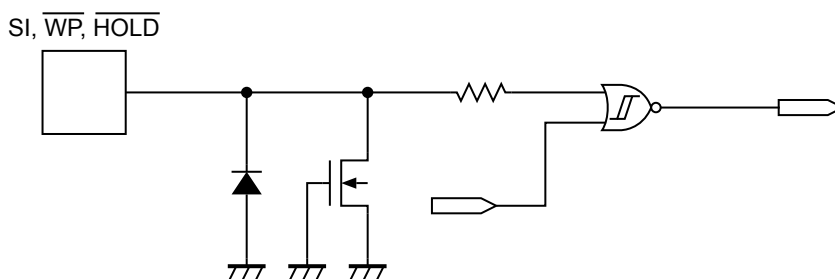
\overline{CS} 端子とSCK端子が同時に“L”から“H”に遷移すると、SI端子からデータが取り込まれることがあります。より確実に誤動作を防止するためには、SCK端子をGNDにプルダウン処理することを推奨します。また、SI, \overline{WP} , \overline{HOLD} 端子をそれぞれ V_{CC} にプルアップ処理、あるいはGNDにプルダウン処理することを推奨します。 \overline{WP} , \overline{HOLD} 端子に関しては、使用しない場合は V_{CC} に直接接続することも可能です。

2. 入力、出力端子等価回路

S-25C256Aの入力端子の等価回路を図20, 21に示します。各入力端子にはプルアップおよびプルダウン素子は内蔵していませんので、フローティング状態にならないよう、設計の際は十分にご注意ください。

図22に出力端子の等価回路を示します。出力端子は“H” / “L” / High-Zのトライステート出力になります。

2.1 入力端子

図20 $\overline{\text{CS}}$, SCK端子図21 SI, $\overline{\text{WP}}$, $\overline{\text{HOLD}}$ 端子

2.2 出力端子

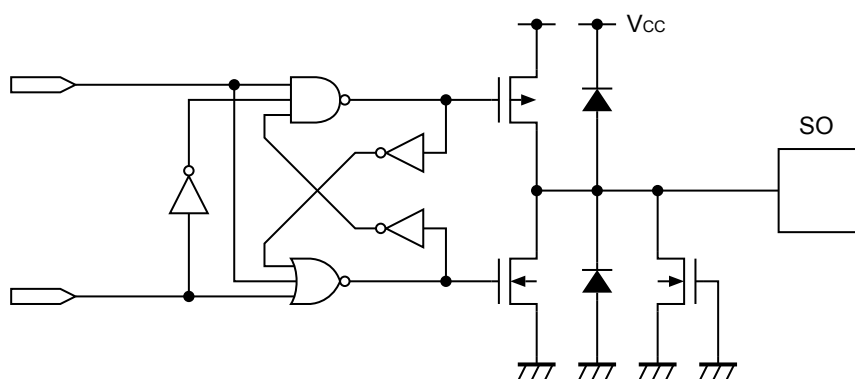


図22 SO端子

3. 使用上の注意

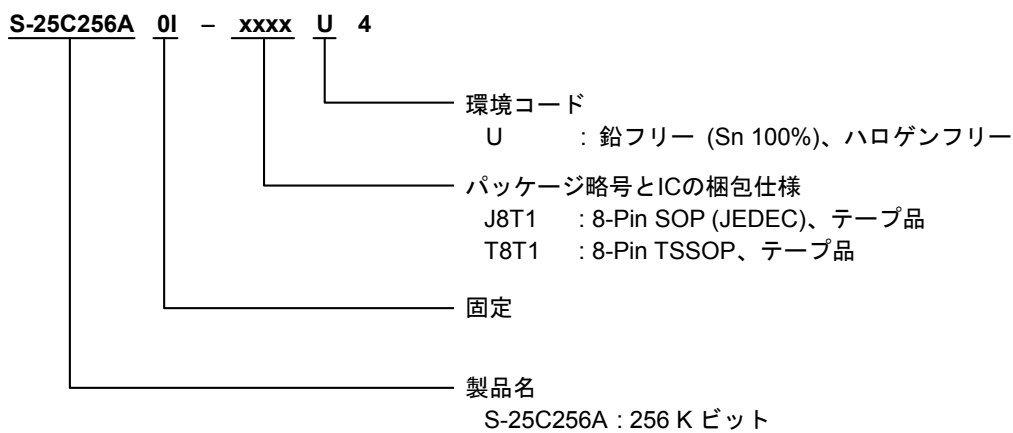
- ・ S-25C256Aに限らず半導体デバイスは絶対最大定格を越えて使用しないでください。特に電源電圧には十分注意してください。定格外の瞬間的なサージ電圧がラッチアップや、誤動作の原因になります。詳しい使用条件は、データシート記載の項目を十分にご確認の上、使用してください。
- ・ S-25C256Aの端子に水分が付着したまま動作させますと端子間で短絡して誤動作する可能性があります。とくにお客様の評価中に低温の恒温槽からS-25C256Aを取り出したときなどに、S-25C256Aの端子に霜がついた場合、このまま動作させますと端子間が水分によって短絡し誤動作する可能性がありますので、ご注意ください。また結露しやすい場所での使用の際も同様の理由で、十分に注意が必要です。

■ 注意事項

- ・ 安定化のため、VCC-GND端子間に0.1 μF程度のバイパスコンデンサを付けてください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での本ICの使い方や製品の仕様また、出荷先の国などによって本ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

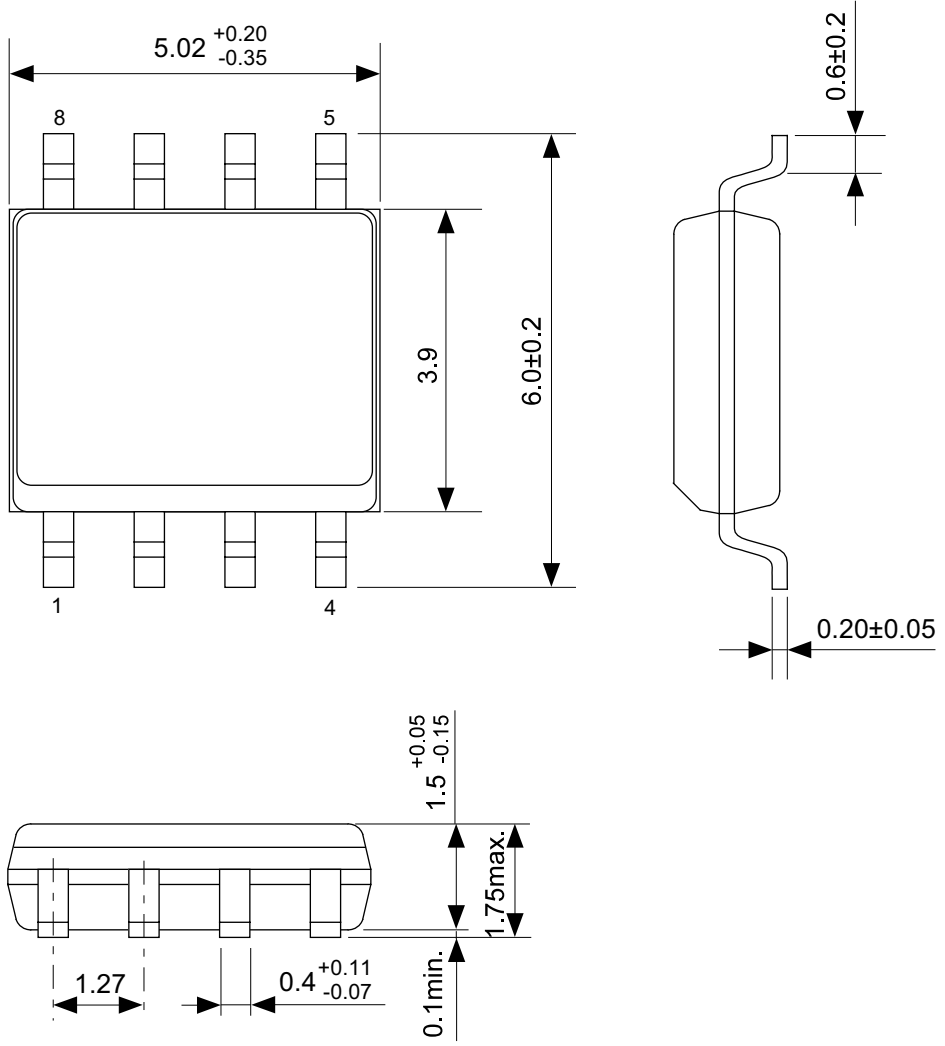
■ 品目コードの構成

1. 製品名



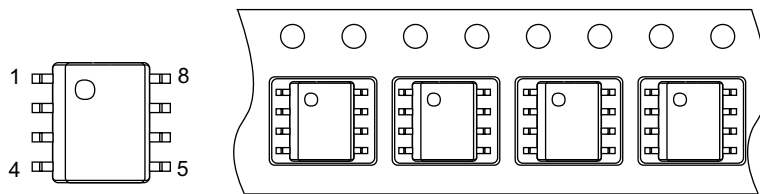
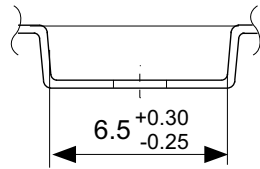
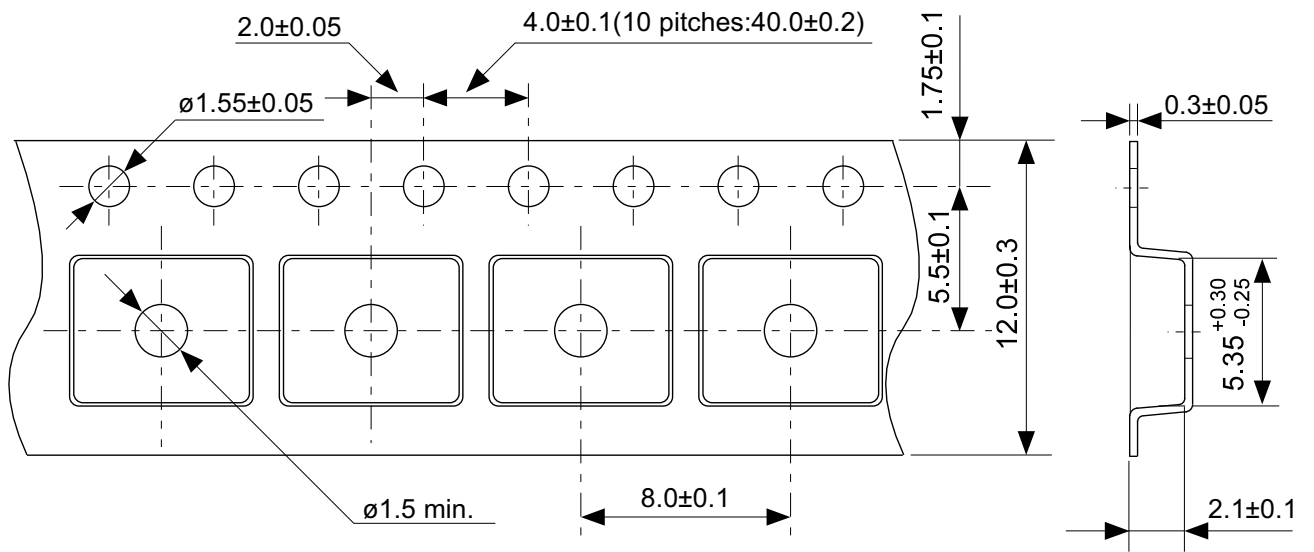
2. パッケージ

パッケージ名	図面コード		
	パッケージ図面	テープ図面	リール図面
8-Pin SOP (JEDEC)	FJ008-Z-P-SD	FJ008-Z-C-SD	FJ008-Z-R-SD
8-Pin TSSOP	FT008-Z-P-SD	FT008-Z-C-SD	FT008-Z-R-SD



No. FJ008-Z-P-SD-2.0

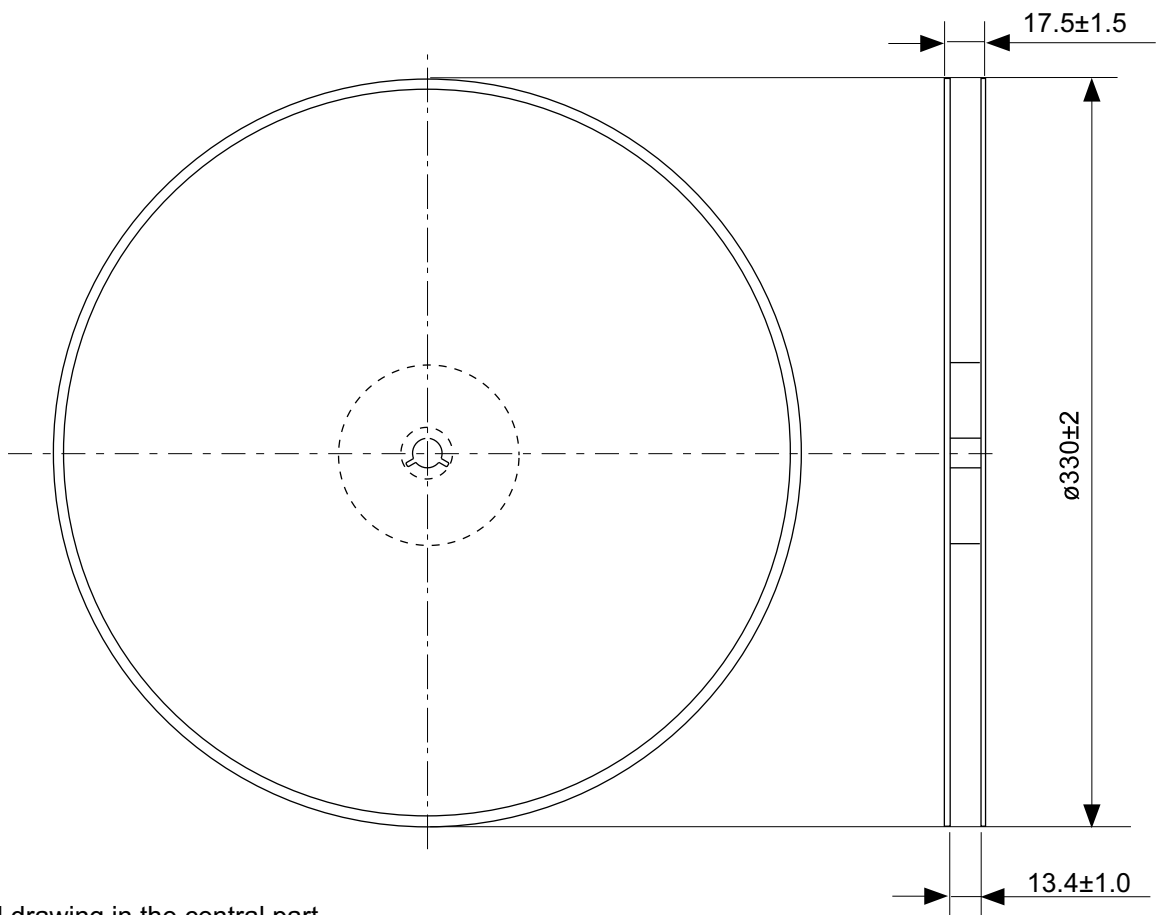
TITLE	SOP8J-Z-PKG Dimensions
No.	FJ008-Z-P-SD-2.0
SCALE	
UNIT	mm
Seiko Instruments Inc.	



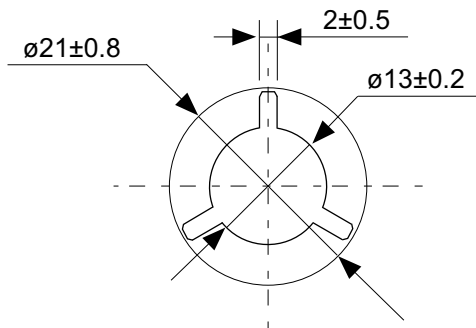
→
Feed direction

No. FJ008-Z-C-SD-1.0

TITLE	SOP8J-Z-Carrier Tape
No.	FJ008-Z-C-SD-1.0
SCALE	
UNIT	mm
Seiko Instruments Inc.	

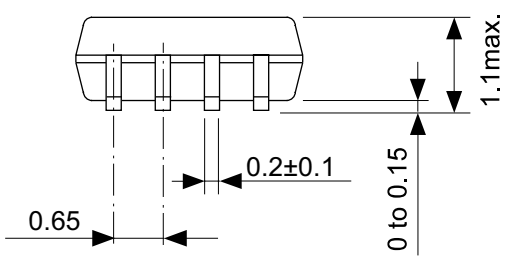
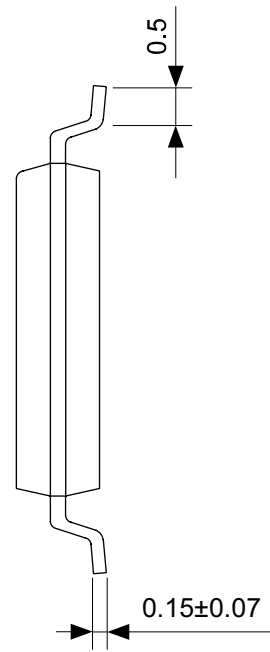
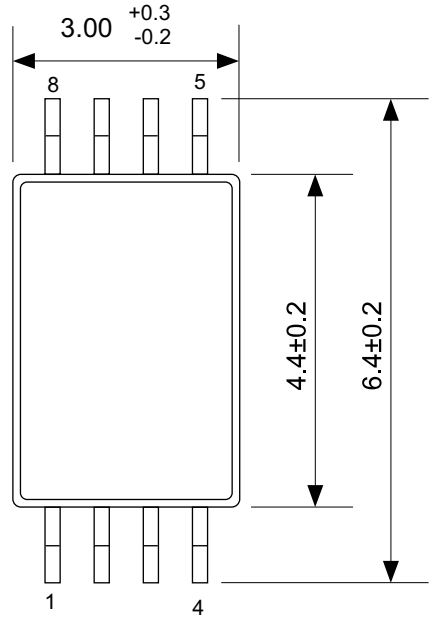


Enlarged drawing in the central part



No. FJ008-Z-R-SD-1.0

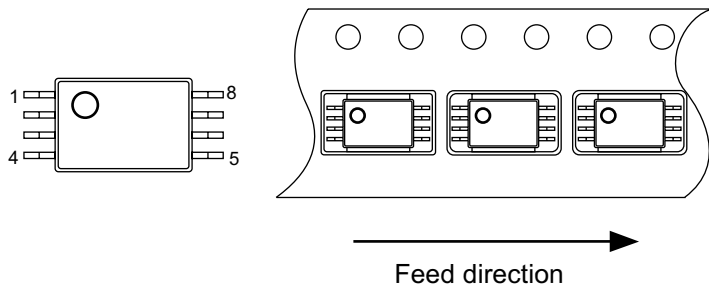
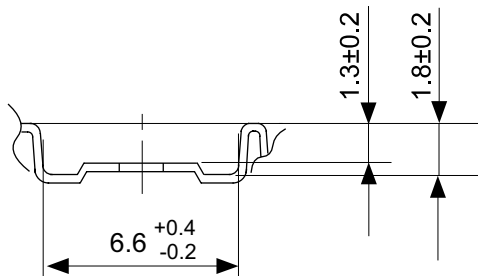
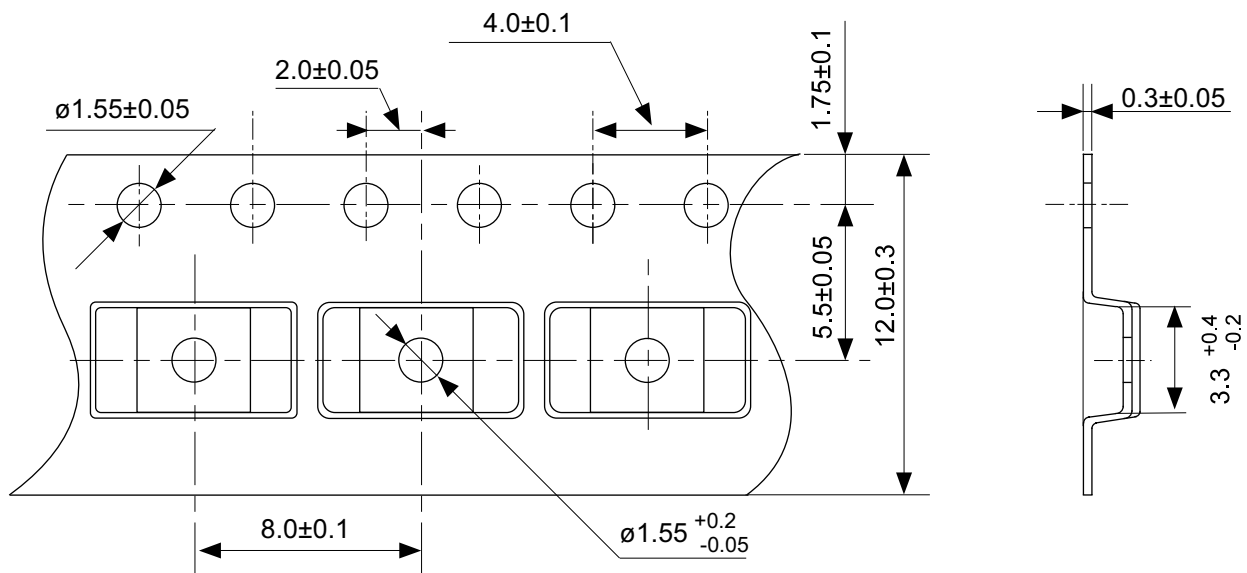
TITLE	SOP8J-Z-Reel		
No.	FJ008-Z-R-SD-1.0		
SCALE		QTY.	4,000
UNIT	mm		
Seiko Instruments Inc.			



No. FT008-Z-P-SD-1.0

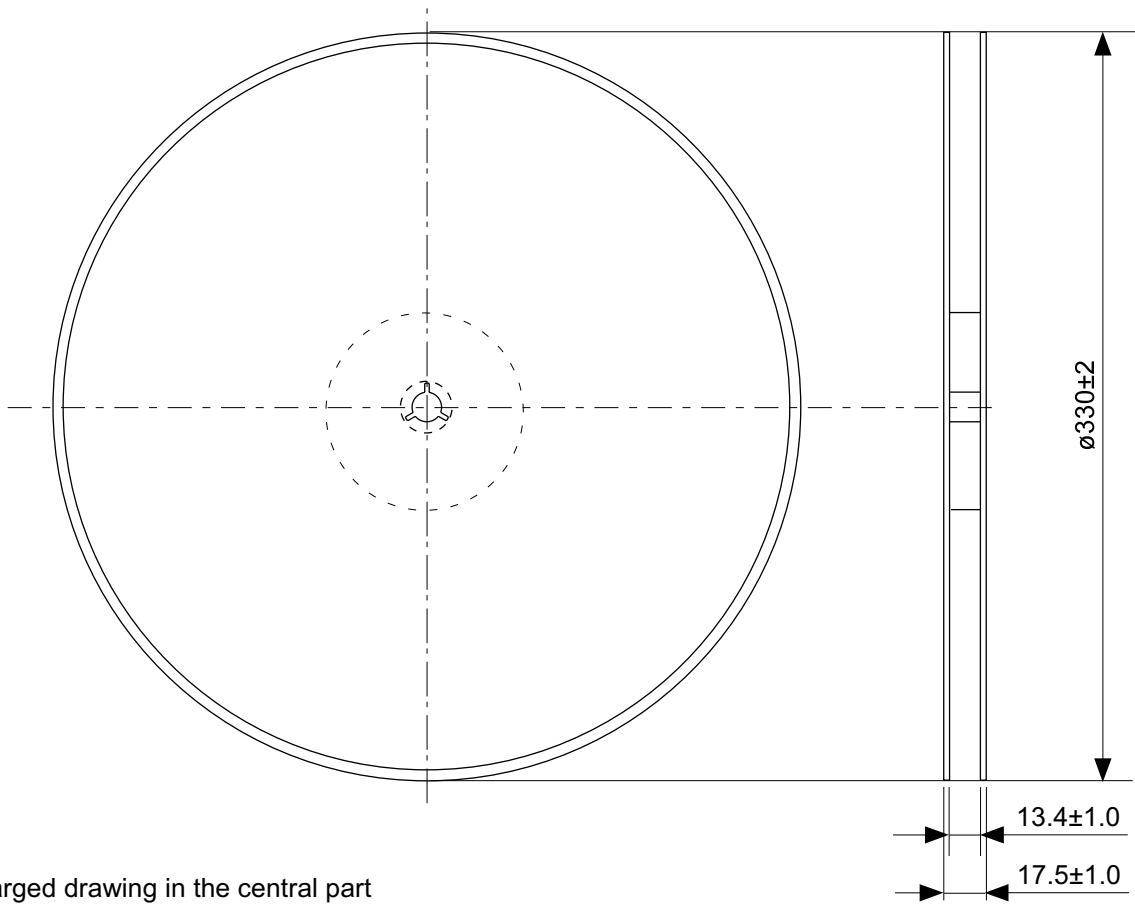
TITLE	TSSOP8-Z-PKG Dimensions
No.	FT008-Z-P-SD-1.0
SCALE	
UNIT	mm

Seiko Instruments Inc.

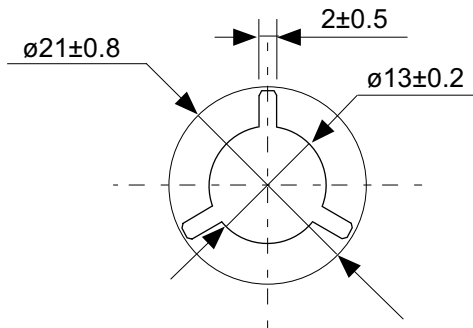


No. FT008-Z-C-SD-1.0

TITLE	TSSOP8-Z-Carrier Tape
No.	FT008-Z-C-SD-1.0
SCALE	
UNIT	mm
Seiko Instruments Inc.	



Enlarged drawing in the central part



No. FT008-Z-R-SD-1.0

TITLE	TSSOP8-Z-Reel		
No.	FT008-Z-R-SD-1.0		
SCALE		QTY.	4,000
UNIT	mm		
Seiko Instruments Inc.			

SII



セイコーインスツル株式会社
www.sii-ic.com

- 本資料の内容は、製品の改良に伴い、予告なく変更することがあります。
- 本資料に記載されている図面等の第三者の工業所有権に起因する諸問題については弊社はその責任を負いかねます。また、応用回路例は製品の代表的な応用を説明するものであり、量産設計を保証するものではありません。
- 本資料に掲載されている製品が、外国為替及び外国貿易法に定める規制貨物（又は役務）に該当する場合は、同法に基づく日本国政府の輸出許可が必要です。
- 本資料の内容を弊社に断ることなしに、記載または、複製など他の目的で使用することは堅くお断りします。
- 本資料に記載されている製品は、弊社の書面による許可なくしては、健康機器、医療機器、防災機器、ガス関連機器、車両機器、航空機器、及び車載機器等、人体に影響を及ぼす機器または装置の部品として使用することはできません。
- 弊社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障や誤動作する場合があります。故障や誤動作により、人身事故、火災事故、社会的損害などを生じさせないような冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。